

# Stichwortverzeichnis

3D-Die Stacking 492

## A

Abhängigkeit  
  echte 424  
Abhängigkeitsgraph 426  
Abwicklerverwalter 211  
Adressauswahlnetz 137  
Adressbus 79  
Adressdecodierer 87  
Adressdistanz 154  
Adresse  
  effektive 145, 150  
Adressetikett 315  
Adressfeld 160  
Adress-Hit 307  
Adressierung  
  befehlszählerrelative 156  
  isolierte 106  
  speicherbezogene 105  
Adress-Miss 307  
Adress-Multiplexing 269  
Adressraum  
  logischer 105  
  virtueller 340  
Adressrechnung  
  dynamische 151  
Adressregister 96  
Adress-Speicher 307  
Adressumsetzung  
  zweistufige 365  
Adressumsetzungspuffer 343  
Akteur 48  
Alterungszähler 308  
Amdahlsche Regel 68  
Anfangsmarkierung 52  
Anforderungspriorität 102,  
  218  
Anti Dependence 424  
Arbeitsspeicher 260  
Arbitrierungslogik 435  
Arithmetic Logic Unit 91  
ARM-Prozessor 398  
Array-Prozessor 384  
Assembleranweisungen 161

Assemblerprogrammierung  
  139  
Asymmetrische Multi-  
  prozessorsysteme (AMP)  
  385  
Ausführungsfaden 469  
Ausführungszeit 57  
Ausgabeabhängigkeit 424  
Ausgabeinstanz 75  
Ausnahmeverarbeitung  
  211  
Automat  
  endlicher 81  
  getakteter 88  
Autovektor-Interrupt 215

## B

BCD-Zahlen 108  
Befehle  
  arithmetische 146  
  logische 147  
  nicht-privilegierte 101  
  privilegierte 101  
Befehlsausführungsrate 58  
Befehlsebenenparallelität  
  380, 474  
Befehlsfächer 474  
Befehlsfenster 450  
Befehlsholinanz 126  
Befehlspipeline 411  
Befehlspuffer 451  
Befehlsregister 93, 103  
Befehlssatz 144  
Befehlssatzarchitektur 34  
Befehlsverarbeitung  
  spekulative 464  
Befehlszähler 91, 103  
Befehlszählerprinzip 86  
Befehlszyklus 87  
Benchmarkprogramme 63  
Beschleunigung 67  
Best-Fit-Verfahren 354  
Beyond-von Neumann-  
  Architektur 506  
Big-Endian-Byte-Ordnung  
  111

Big-Endian-Format 110  
Binärcodiertes Befehlsformat  
  82  
Binärer Semaphor 402  
Binärvokabel 80  
Bipartit 48  
Bitmanipulationsbefehle 148  
Blockbuszyklen 267, 271  
Block Interleaving 472  
Blocknummer 315  
Block-Transfer 315  
Branch Address 462  
Branch History Bits 461  
Branch Prediction 451, 458  
Branch Recovery 464  
Branch Target Buffer 462  
Burst Mode 249  
Bus-Arbitrer 203  
Bus-Arbitration  
  globale 203  
  lokale 203  
Bus Master 79, 194  
  Slave 194  
Bus Skew 195  
Bustakt 195  
Busvergabe  
  dezentrales Verfahren 208  
  zentrales Verfahren 207  
Busverwalter 203  
Busy-Waiting 238  
Buszyklus 194  
  minimaler 272  
Bypass 396, 431  
Bytenummer 346

## C

Cache  
  direkt-abbildend 319  
  Fehlzugriffsrate 309  
  Lesezugriff 301  
  Mehrwege-Satz-assoziativ  
  322  
  mittlere Zugriffszeit 310  
  Schreibzugriff 303  
  Trefferrate 309  
  voll-assoziativ 316

- Cache-Adressierung
    - reale 370
    - virtuelle 368
  - Cache-Clear 313
  - Cachecontroller 298
  - Cache-Fehlzugriffszeit 310
  - Cache-Flush 314
  - Cache-Hit 302
  - Cacheline 315
  - Cache-Miss 302
  - Cachespeicher-Hierarchie 332
  - Cache-Tag 315
  - Cache-Zugriffszeit 310
  - Call by Reference 185
  - Call by Value 185
  - Callee 185
  - Caller 185
  - Carbon-Nanotubes 493
  - Carry Bit 97–98
  - CAS-Speicher 260
  - Chiplets 492
  - Chip-Select 107
  - Cloud Computing 486
  - Cluster 480
  - Coarse-grain Multithreading 472
  - Commitment 456
  - Compiler 34, 141
  - Completion 456
  - Complex Instruction Set Computer 389
  - Computing Nodes 480
  - Condition Code Register 98
  - Copy-back-Strategie 303
  - Core-Architektur 466
  - CPI 61
  - CPU (Central Processing Unit) 76
  - Cross-Assembler 178
  - Cycle-by-Cycle Interleaving 472
- D**
- Daisy-Chain 225
  - Data-Alignment 109, 277
  - Data-Misalignment 110, 277
  - Datenabhängigkeiten 423
  - Daten-ALU 96
  - Datenbus 79
  - Datenregister 95
  - Datenspeicher 307
  - DDR-SDRAM 271
  - Dekohärenz 502
  - Demand Transfer Mode 249
  - Deskriptorcache 364
  - Dienstleistungsmodelle 488
  - Direktspeicherzugriff 246
  - Dirty-Bit 306
  - Dispatch 455
  - DLX-Pipeline 412
  - DMA-Controller 246
  - DMI-Schnittstelle 282
  - Double Data Rate 275
  - DRAM 266
    - asynchrones 270
    - synchrones 270
  - DRAM-Controller 270
  - Dreiadressbefehle 119
  - Dreiadressformat 119
  - Dual-Channel 279
  - Dual Inline Memory Modul 275
  - Dual-ported Cache 458
  - Dual-Port-Speicher 95
  - Durchschreibverfahren 303
  - Dynamic Bus Sizing 110
  - Dynamic Linked Library 178
  - Dynamic Linking 178
  - Dynamische RAM-Bausteine *siehe* DRAM
- E**
- Echtzeitsysteme 28
  - EEPROM 283
  - Einadressbefehle 120
  - Einadressformat 119
  - Ein-/Ausgabe
    - parallel 234
    - seriell 234
  - Ein-/Ausgabe-Adressraum 105
  - Ein-/Ausgabe-Interface 77
  - Ein-/Ausgaberegister 78
  - Ein-Bit-Prädiktor 459
  - Eingabeinstanz 74
  - Electronic Design Automation (EDA) 45
  - Embedded Systems 203
  - Epilog 184
  - Erholzeit 270
  - Exception Processing 211
  - Execute Phase 414
  - Exhaustive Testing 47
  - Extend Bit 99
- F**
- Fast Page Mode 271
  - Ferroelektrisches RAM 285
  - Festplatte 286
  - Festwertspeicher 263
  - Fibre-Channel 292
  - Field Programmable Gate Arrays 506
  - FIFO 117, 355
  - FIFO-Strategie 308
  - Fine-grain Multithreading 472
  - First-Fit-Verfahren 353
  - First-in-First-out 117
  - First Pass 170
  - Flankenrelevanz 219
  - Flash-Speicher 265
  - Fließbandverarbeitung 410
  - Fly-by-Transfer 247
  - Flynn'sche Taxonomie 381
  - Forwarding 431
  - Forward Reference Problem 170
  - Fragmentierung
    - externe 352
    - interne 362
  - Frame 357
  - Framepointer 184
  - Freispeicherverwaltung 353
  - Front Side Bus 281
  - Function-Code-Signale 220
  - Fundamental Modeling
    - Concepts (FMC) 48
  - Funktion
    - rekursive 113
- G**
- Gegenabhängigkeit 424
  - Gegenseitiger Ausschluss 400
  - Gesetz von Amdahl 68
  - Granularität
    - feinkörnige 441
  - Graphen 493
  - Graphical Processing Unit 480
  - Grid Computing 482
  - Guest Operating System 484

**H**

Hamming Code 289  
 Handshake-Betrieb 242  
 Hardware  
   neuromorphe 497  
 Hardware-Dispatcher 229  
 Hardware-Virtualisierung 484  
 Hardwired-Logic 391  
 Harvard-Architektur 75, 389  
 Hauptspeicher 78, 260  
 Hauptspeicher-Adressraum 104  
 High Performance Computing 479  
 Hintergrund-Adressraum 105  
 Hochsprache 140  
 Host Operating System 484  
 Hot Swapping 290  
 Hyperthreading 467  
 Hypervisor 484

**I**

Indexregister 154  
 InfiniBand 480  
 Infrastructure-as-a-Service 489  
 In-order-Issue 444  
 Instanz 48  
   Rolle 50  
 Instanzenetze 48  
 Instruction Decode Phase 414  
 Instruction Fetch Phase 414  
 Instruction Issue 454  
 Instruction Level Parallelism 441  
 Instruction Level Processing 445  
 Instruction Pipeline 411  
 Instruction Queue 451  
 Instruction Register 93, 103  
 Instruction Scheduler 443  
 Instruction Scheduling 430  
 Instruction Set 144  
 Instruction Set Architecture 34  
   Spezifikation 36  
 Instructions per Cycle 444  
 Instruction Window 454

Interleaving 272  
 Internet of Things and Services 29  
 Interpreter 34  
 Interprozesskommunikation 117, 385  
 Interrupt  
   maskierbar 218  
   nicht-maskierbar 219  
 Interrupt-Acknowledge-Zyklus 222  
 Interrupt-Controller 226  
 Interruptmaske 102  
 Interrupt-Request-Puffer 227  
 Interrupt-Service-Puffer 227  
 Interrupt-Service-Routine 213  
 I/O-Page 106  
 ISA *siehe* Instruction Set Architecture  
 Isolated I/O 107  
 ISR *siehe* Interrupt-Service-Routine  
 Itanium-Prozessor 334

**K**

Kausal nebenläufig 398–399  
 Kausalstruktur 399  
 Kellerspeicher 104  
 Kernel Page Table 476  
 Kohärenz der Daten 303  
 Kohärenzproblem 311  
 Kohärenzzeit 502  
 Kommentarfeld 160  
 Kompaktierung 353  
 Komparator 307  
 Konfliktmarke 401  
 Konfliktplatz. 52  
 Kopplung  
   lose 385  
   starke 385  
 Kritischer Abschnitt 400  
 Künstliche neuronale Netze 497

**L**

Label 341  
 Lader 177  
 Lade-Speicher-Architektur 119  
 Lageunabhängig 156, 341

Lane 251  
 Last-in-First-out 114  
 Latency hiding 471  
 Laufpriorität 102, 218  
 Least Frequently Used 363  
 Least Recently Used 355  
 Least Significant Bit 111  
 Leerbefehle 429  
 Leitwerk 94  
 Liefermodelle 487  
 LIFO 114, 355  
 LIFO-Strategie 308  
 Linker 172  
 Little-Endian-Byte-Ordnung 111  
 Little-Endian-Format 111  
 Load Forwarding 397, 432  
 Lokalitätseigenschaft 259, 298  
 Lokalitätsverhalten 262  
 Look-aside-Cache 299  
 Look-through-Cache 300  
 Loop Stream Decoder 467  
 Loop Unrolling 448  
 Lower Byte 108  
 Lower Word 109  
 LRU-Strategie 308

**M**

Magnetbandkassette 293  
 Magnetoresistiver Effekt 284  
 Makro 177  
 Makro-Op-Fusion 467  
 Mapping-ROM 135  
 Markenfluss 52  
 Maschinen-Datentyp 83  
 Mehrkern-Systeme 333  
 Meltdown 476  
 Memory Access Phase 414  
 Memory Address Register 93, 104  
 Memory-Controller 202, 279  
 Memory Management 339  
 Memory Management Unit (MMU) 343  
 Memory-mapped I/O 105  
 Memristor 499  
 MESI-Protokoll 326  
 Message-Passing-Interface 480

MFLOPS 58  
 Micro Instruction Sequencer 467  
 Middleware 483  
 Mikro-Architektur 38  
 Mikrobefehl 131  
 Mikro-Operationen 467  
 Mikroprogramm 130  
 MIPS-Zahl 58  
 Mnemo-Code 143  
 Mooresches Gesetz 39  
 Most Significant Bit 111  
 Multiple Instruction Multiple Data (MIMD) 382  
 Multiple Instruction Single Data (MISD) 382  
 Multithreading 469, 471

**N**

Namensabhängigkeiten 452  
 NAND-Flash 265  
 Negativbit 99  
 Network Attached Storage 290  
 Network File System 290  
 Network-on-chip 496  
 Neural Processing Unit 499  
 Next-Fit-Verfahren 354  
 Non-cachable Data 313  
 NOP-Befehle 429  
 NOR-Flash 265  
 Northbridge 281  
 Nulladressbefehle 121  
 Nulladressformat 119  
 Nur-Lese-Speicher 258

**O**

Open Grid Forum 483  
 Open Grid Service Architecture 483  
 Operand 82  
 Operandenreferenz 82  
 Operationscodefeld 160  
 Operationswerk (OPW) 77  
 Operator 82  
 Optische Plattenspeicher 292  
 Orthogonalität 156  
 Out-of-order-Completion 444  
 Output Dependence 424  
 Overflow Bit 99

**P**

Page 357  
 PageTable Flush 476  
 Parallel-Interface/Timer (PI/T) 235  
 Parallelität  
 explizite 381  
 feinkörnige 380  
 grobkörnige 380  
 implizite 381  
 makroskopische 379  
 mikroskopische 378  
 räumliche 380  
 zeitliche 380  
 PCI Express 251  
 PCI-Express-Bus 281  
 Performance Gap 43  
 Petri-Netze 51  
 Stelle 51  
 Transition 51  
 Pipeline  
 Durchsatz 420  
 Pipeline Bubbles 430  
 Pipeline Flushing 438  
 Pipeline Hazards 423  
 Pipeline-Hemmnisse 423  
 Pipeline Interlocking 430  
 Pipeline-Konflikte 423  
 Pipeline-Register 420  
 Pipeline Scheduling 430  
 Pipeline Stalling 430  
 Pipeline-Stufe 411  
 Platform-as-a-Service 489  
 Platform Controller Hub 282  
 Polling-Routine 222, 240  
 POP 115  
 Postinkrement 153  
 Prädekrement 153  
 Prädiktor-Modell 459  
 Prefetching 280  
 Prefetch-Register 93, 103  
 Primärspeicher 260  
 Prinzip des minimalen Hardwareaufwands 86  
 Priorisierung  
 dezentrale 225  
 faire 208  
 geografische 208  
 Processing-In-Memory 496

Program Counter 91, 103  
 Programm  
 relozierbar 176  
 Programmable Read Only Memory 265  
 Programmiermodell 142  
 Programmiersprache  
 maschinennahe 140  
 Programmierung  
 maschinennahe 139  
 Programmsteuerbefehle 148  
 Prozedur 112  
 Prozess 345  
 Prozessor  
 optischer 494  
 superskalärer 449  
 Prozessor-Speicher-Integration 496  
 Prozesszustände 468  
 Pseudobefehle 161  
 Pseudocode 158  
 PUSH 115

**Q**

Quantengatter 500  
 Quantenparallelismus 502  
 Qubits 500  
 QuickPath Interconnection-Verbindung 282  
 Quittungsbetrieb 199

**R**

Race-Condition 445  
 Rahmen 357  
 RAID Level 3 289  
 Räumliche Lokalität 263  
 Read-After-Write-Konflikt 424  
 Read Only Memory 264  
 Realisierung  
 direkte 129  
 indirekte 129  
 Rechenkern 376  
 Rechenwerk 94  
 Reduced Instruction Set Processor 391  
 Redundant Array of Inexpensive Disks 288  
 Refresh-Logik 269  
 Refreshzähler 270  
 Register-Adressraum 104

- Register-Register-Architektur. 119
  - Register-Speicher-Architektur 120
  - Reihenfolgentreu 455
  - Rekursive Unterprogramme 190
  - Relozierbar 341
  - Renaming Logic 452
  - Reorder Buffer 455
  - Reservation Station 452
  - Ressourcenkonflikte 433
  - Result Forwarding 396, 431
  - Retirement 457
  - Return from Exception 150
  - Return from Subroutine 149
  - Rotationsbefehle 147
  - RTE-Befehl 213
  - RTS-Befehl 213
  - Rückordnungspuffer 455
  - Rückschreibverfahren 303
- S**
- Satzindex 324
  - Schachtelung 189
  - Schaltregel
    - starke 52
  - Schiebebefehle 147
  - Schnittstellenadapter 234
  - Schreib-/Lesespeicher 258, 263
  - Scoreboarding 454
  - Second Pass 170
  - Segmentbasisadresse 347
  - Segmentdeskriptor 346
  - Segmente 346
  - Segmentnummer 346
  - Segmentverwaltung 346
  - Seitendeskriptor 346
  - Seitenfehler 360
  - Seitenkanalattache 477
  - Seitentabelle 359
  - Seitentabellenverzeichnis 365
  - Seitenverwaltung 346
  - Sektor 286
  - Sekundärspeicher 260
  - Semantische Lücke 84
  - Semaphorvariable 402
  - Separatorinstanz 127
  - Serverfarm 481
  - Server Message Block 290
  - SETI 483
  - Shared Code 350
  - Shared Data 311, 350
  - Shared Memory 300
  - Sign Extension 96
  - Simultaneous Multithreading 474
  - Single Instruction Multiple Data (SIMD) 382
  - Single Scalar Processor 473
  - Single-threaded 470
  - Single Transfer Mode 248
  - Slave 79
  - Small Computer System Interface 288
  - Snoop-Logik 314
  - Software-as-a-Service 489
  - Solid-State-Drives 290
  - Southbridge 282
  - Spalten-Decodierer 267
  - Special Purpose Hardware 67
  - SPEC-Ratio 65
  - Spectre 477
  - Spectre-1 478
  - Spectre-2 478
  - Speedup 417
  - Speedup (Multiprozessorsysteme) 387
  - Speicher
    - flüchtige 258
    - ideale 256
    - nichtflüchtige 258
    - virtuelle 338
  - Speicherbänke 272
  - Speicher-Controller 279
  - Speicherhierarchie 256
  - Speicherlatenz 470
  - Speicherverwaltungsfunktion 340
  - Speicherzentrierter Entwurf 497
  - Sperrvariable (Spin-Lock) 406
  - Spezialprozessoren 45
  - Spiegelung 289
  - Split Caches 298
  - Sprungzielvorhersage 438, 458
  - Spur 286
  - SRAM 266
    - asynchrones 267
    - synchrones 267
  - Stack 104
  - Stackpointer 104, 114
  - Stale Data 304
  - Standard Performance Evaluation Corporation (SPEC) 63
  - Statische RAM-Bausteine *siehe* SRAM
  - Statusregister 98
  - Steuerbus 79
  - Steuerflusskonflikt 435
  - Steuerinstanz 74
  - Steuerwerk (STW) 77, 125
  - Storage-Area-Network 291
  - Streamer 293
  - Striping 288
  - Suboperationen 419
  - Subroutine *siehe* Unterprogramm
  - Superposition 501
  - Superskalaritätsgrad 450
  - Supervisor-Bit 100
  - Supervisor Call 150
  - Supervisor-Modus 100
  - Supervisor-Stackpointer 104
  - Swapping 339
  - Switch 291
  - Symbol
    - globales 174
  - Symoltabelle 168
  - Symmetrische Multiprozessorsysteme (SMP) 379, 385
  - Systembus
    - asynchroner 198
    - semi-synchroner 197
    - synchroner 194
  - Systembyte 100
  - Systeme
    - eingebettete 28
    - ubiquitäre 29
  - System-on-a-Chip 202
- T**
- Taktfrequenz 89
    - maximale 420
  - Taktsignal 88
  - Taktzykluszeit 57
  - Target Address 462
  - Test-and-Set-Befehl 404
  - Thread 469

Thread-level Parallelism  
469

Time-out-Schaltung 201

Timesharing-Betrieb 376

Tracebit 103

Trace Cache 464

Trace-Modus 103

Translation Look-aside Buffer  
(TLB) 319, 343

Trashing 322

Tristate-Logik 193

True Dependence 424

Turbo Boost 467

Two-Cycle-Transfer 246

## U

Umordnungspuffer 452

Unified Code-Datencache  
298

Unterbrechungsanforderung  
211

Unterbrechungsbehandlungs-  
programm 212

Unterprogramm 179  
wiedereintrittsfestes  
191

Ununterbrechbarkeit 405

Upper Byte 108

Upper Word 108

Userbyte 98

User-Modus 100

User-Stackpointer 104

## V

Variablen

globale 113, 400

lokale 113

Vektoradresse 214

Vektor-Interrupt 215

Vektornummer 214

Vektortabelle 214

Verarbeitungsinstanz 74

Verdrängungsstrategie 308

Vergleichsbefehle 147

Verschnitt 347

Verschränkung 273, 503

Very Long Instruction Word  
446

Verzweigungsbefehle 149

Virtualisierungsschicht 486

Virtual-Machine-Monitor  
484

VLIW 446

VLIW-Befehl 446

VLIW-Prozessor 446

von Neumann-Maschine 74

von Neumannscher  
Flaschenhals 84

## W

Wafer on Wafer 492

Wait-Signal 198

Warteschlange 117

Wartezyklen 197, 272

Wearables 29

Wetlauf 427

WORM-Systeme 260

Write-After-Read-Konflikt  
424

Write-After-Write-Konflikt  
425

Write Back Phase 414

Write-through-Strategie  
303

## Z

Zeigeranweisung 127

Zeilen-Decodierer 266

Zeilenindex 321

Zeitliche Lokalität 263

Zero Bit 98

Zugriff  
sequenzieller 258  
wahlfreier 258

Zugriffsschutzattribute 351

Zugriffszeit 268

Zuordnungszähler 167

Zwangs-Sequenzialisierung  
398

Zweiadressbefehle 120

Zweiadressformat 119

Zwei-Bit-Prädiktor 461

Zwei-Phasen-Konzept 82

Zykluszeit 267

Zylinder 286