Anhang

Lösungen zu den Übungen

Kapitel 2

Übung 2.1

Wandeln Sie folgende Zahlen in das dezimale Zahlensystem um:

a) 0100b **b)** 0ABh **c)** 010.1010b

d) $107F_{16}$ **e)** $011{,}011_2$ **f)** 03A,123h

zu a)

geg: $N_2 = 0100\text{b}; B = 2; m = 3; a_0 = 0; a_1 = 0; a_2 = 1; a_3 = 0$

ges: N_{10}

Lösung:

Anwendung des exponentiellen Bildungsgesetzes für polyadische Zahlensysteme für natürliche Zahlen.

$$N_{10} = \sum_{k=0}^{m} a_k \cdot B^k = 0 \cdot 2^0 + 0 \cdot 2^1 + 1 \cdot 2^2 + 0 \cdot 2^3 = \underline{4_{10}}$$

zu b)

geg: $N_{16} = 0\text{ABh}; B = 16; m = 2; a_0 = B; a_1 = A; a_2 = 0$

ges: N_{10}

Lösung:

Anwendung des exponentiellen Bildungsgesetzes für polyadische Zahlensysteme für natürliche Zahlen.

$$N_{10} = \sum_{k=0}^{m} a_k \cdot B^k = B16 \cdot 16^0 + A16 \cdot 16^1 + 0 \cdot 16^2$$

$$= 1110 \cdot 16^0 + 1010 \cdot 16^1 + 0 \cdot 16^2 = \underline{171_{10}}$$

zu c)

geg: $N_2 = 010.1010\text{b}; B = 2; m = 6; a_0 = 0; a_1 = 1; a_2 = 0; a_3 = 1;$

$a_4 = 0; a_5 = 1; a_6 = 0$

ges: N_{10}

Lösung:

Anwendung des exponentiellen Bildungsgesetzes für polyadische Zahlensysteme für natürliche Zahlen.

$$N_{10} = \sum_{k=0}^{m} a_k \cdot B^k = 0 \cdot 2^0 + 1 \cdot 2^1 + 0 \cdot 2^2 + 1 \cdot 2^3 + 0 \cdot 2^4 + 1 \cdot 2^5 + 0 \cdot 2^6$$

$$= \underline{42_{10}}$$

zu d)

geg: $N_{16} = 107\text{F}_{16}; B = 16; m = 3; a_0 = \text{F}_{16}; a_1 = 7_{16}; a_2 = 0; a_3 = 1_{16}$

ges: N_{10}

Lösung:

Anwendung des exponentiellen Bildungsgesetzes für polyadische Zahlensysteme für natürliche Zahlen.

$$N_{10} = \sum_{k=0}^{m} a_k \cdot B^k = \text{F}_{16} \cdot 16^0 + 7_{16} \cdot 16^1 + 0 \cdot 16^2 + 1 \cdot 16^3$$

$$= 15_{10} \cdot 16^0 + 7_{10} \cdot 16^1 + 0_{10} \cdot 16^2 + 1_{10} \cdot 16^3 = \underline{4223_{10}}$$

zu e)

geg: $N_2 = 011{,}0112; B = 2; m = 2; l = 3; a_{-3} = 1; a_{-2} = 1; a_{-1} = 0;$

$a_0 = 1; a_1 = 1; a_2 = 0$

ges: N_{10}

Lösung:

Anwendung des exponentiellen Bildungsgesetzes für polyadische Zahlensysteme für die Vor- und Nachkommastellen.

$$N_{10} = \sum_{k=-l}^{m} a_k \cdot B^k = 1 \cdot 2^{-3} + 1 \cdot 2^2 + 0 \cdot 2^{-1} + 1 \cdot 2^0 + 1 \cdot 2^1 + 0 \cdot 2^2$$

$$= \underline{3{,}375_{10}}$$

zu f)

geg: $N_{16} = 03\mathrm{A}, 123_{16}; B = 16; m = 2; l = 3; a_{-3} = 3_{16}; a_{-2} = 2_{16};$

$a_{-1} = 1_{16}; a_0 = \mathrm{A}_{16}; a_1 = 3_{16}; a_2 = 0_{16}$

ges: N_{10}

Lösung:

Anwendung des exponentiellen Bildungsgesetzes für polyadische Zahlensysteme für die Vor- und Nachkommastellen.

$$N_{10} = \sum_{k=-l}^{m} a_k \cdot B^k = 3_{16} \cdot 16^{-3} + 2_{16} \cdot 16^{-2} + 1_{16} \cdot 16^{-1} + \mathrm{A}_{16} \cdot 16^0 + 3 \cdot 16^1 + 0 \cdot 16^2$$

$$= 3_{10} \cdot 16^{-3} + 2_{10} \cdot 16^{-2} + 1_{10} \cdot 16^{-1} + 10_{10} \cdot 16^0 + 3_{10} \cdot 16^1 + 0_{10} \cdot 16^2$$

$$= \underline{58,071044921875_{10}}$$

Übung 2.2

Wandeln Sie folgende Zahlen in das duale Zahlensystem um:

a) 123d **b)** $0\mathrm{AD}_{16}$ **c)** $45{,}078125_{10}$

d) 7F,12h **e)** $12{,}23_8$ **f)** $1\mathrm{A}{,}56_{16}$

zu a)

geg: $N_{10} = 123\mathrm{d}; B = 2$

ges: N_2

Lösung:

Da es sich hier mit N_{10} um eine natürliche Zahl handelt, ist auch nur sie wie die Vorkommastellen einer Zahl zu wandeln.

$$
\begin{array}{rcrl}
123 \div 2 & = & 61 & \text{Rest } 1 = a_0 \\
61 \div 2 & = & 30 & \text{Rest } 1 = a_1 \\
30 \div 2 & = & 15 & \text{Rest } 0 = a_2 \\
15 \div 2 & = & 7 & \text{Rest } 1 = a_3 \\
7 \div 2 & = & 3 & \text{Rest } 1 = a_4 \\
3 \div 2 & = & 1 & \text{Rest } 1 = a_5 \\
1 \div 2 & = & 0 & \text{Rest } 1 = a_6
\end{array}
$$

$$\underline{N_2 = 111.1011_2}$$

zu b)

geg: $N_{16} = 0AD_{16}; B = 2$

ges: N_2

Lösung:

Hierbei handelt es sich um den Sonderfall bei der Umwandlung, die hier direkt erfolgen kann, da $B_1^4 = B_2$ mit $B_1 = 2$ und $B_2 = 16$ gilt.

$$
\begin{array}{lcl}
N_{16} & = & \underbrace{0000}_{0}.\underbrace{1010}_{A}.\underbrace{1101}_{D}\,h \\
\underline{N_2} & = & \underline{0000.1010.1101b}
\end{array}
$$

1. Umwandlung Sedezimalzahl nach Dualzahl

zu c)

geg: $N_{10} = 45{,}078125_{10}; B = 2$

ges: N_2

Lösung:

Bei dieser Umwandlung muss im 1. Schritt die Zahl $N_{10} = 45{,}078125_{10}$ zunächst in die Vor- und Nachkommastellen N_{V10} *und* N_{N10} aufgeteilt werden, dann im 2. Schritt müssen die Vorkommastellen N_{V10} *in* N_{V2} gewandelt werden, dann im 3. Schritt die Nachkommastellen N_{N10} *in* N_{N2} und abschließend im 4. Schritt müssen die gewandelten Vor- und Nachkommastellen wieder mit $N_2 = N_{\mathrm{V}2} + N_{\mathrm{N}2}$ zusammengeführt werden.

1. Schritt: Trennen der Vor- und Nachkommastellen

Hierzu müssen Sie zunächst die Vor- und Nachkommastellen voneinander trennen, da sie jeweils für sich umgewandelt werden.

$N_{\mathrm{V}10} = 45; \mathrm{N}_{N10} = 0{,}078125_{10}$

2. Schritt: Berechnung der Vorkommastellen

$$\left.\begin{array}{rcrl} 45 \div 2 & = & 22 & \text{Rest } 1 = a_0 \\ 22 \div 2 & = & 11 & \text{Rest } 0 = a_1 \\ 11 \div 2 & = & 5 & \text{Rest } 1 = a_2 \\ 5 \div 2 & = & 2 & \text{Rest } 1 = a_3 \\ 2 \div 2 & = & 1 & \text{Rest } 0 = a_4 \\ 1 \div 2 & = & 0 & \text{Rest } 1 = a_5 \end{array}\right\downarrow$$

$$\underline{N_{V2} = 10.1101_2}$$

3. Schritt: Berechnung der Nachkommastellen

$$\left.\begin{array}{rcrl} 0{,}078125 \cdot 2 & = & 0{,}15625 + 0; & a_{-1} = 0 \\ 0{,}15625 \cdot 2 & = & 0{,}3125 + 0; & a_{-2} = 0 \\ 0{,}3125 \cdot 2 & = & 0{,}625 + 0; & a_{-3} = 0 \\ 0{,}625 \cdot 2 & = & 0{,}25 + 1; & a_{-4} = 1 \\ 0{,}25 \cdot 2 & = & 0{,}5 + 0; & a_{-5} = 0 \\ 0{,}5 \cdot 2 & = & 0 + 1; & a_{-6} = 1 \end{array}\right\uparrow$$

$$\underline{N_{N2} = 0{,}000101_2}$$

4. Schritt: Zusammenführung der Teilergebnisse aus den Schritten 2 und 3

$$N_2 = N_{V2} + N_{N2} = 10.1101_2 + 0,0001.01_2 = \underline{10.1101,0001.01_2}$$

Zu d)

geg: $N_{16} = 7\mathrm{F},12\mathrm{h}; B = 2$

ges: N_2

Lösung:

Hierbei handelt es sich um den Sonderfall bei der Umwandlung, die hier direkt für die Vor- und Nachkommastellen erfolgen kann, da $B_1^4 = B_2$ mit $B_1 = 2$ und $B_2 = 16$ gilt.

$$\begin{array}{lcl} N_{16} & = & \underbrace{\ 7\ }\ \underbrace{\ \mathrm{F}\ }\ ,\ \underbrace{\ 1\ }\ \underbrace{\ 2\ }\ \mathrm{h} \\ \underline{N_2} & \underline{=} & \underline{0111.1111,0001.0010\mathrm{b}} \end{array}\Big\downarrow \text{Umwandlung Sedezimalzahl nach Dualzahl}$$

zu e)

geg: $N_8 = 12{,}23_8; B = 2$

ges: N_2

Lösung:

Hierbei handelt es sich um den Sonderfall bei der Umwandlung, die hier direkt für die Vor- und Nachkommastellen erfolgen kann, da $B_1^3 = B_2$ mit $B_1 = 2$ und $B_2 = 8$ gilt.

$$\begin{aligned} N_8 &= 1\quad 2\quad 2\quad 3\;\mathrm{o} \\ N_2 &= \underline{\overbrace{001}^{1}.\overbrace{010}^{2},\overbrace{010}^{2}.\overbrace{011}^{3}\;\mathrm{b}} \end{aligned} \quad \downarrow \text{Umwandlung Oktalzahl nach Dualzahl}$$

zu f)

geg: $N_{16} = 1\mathrm{A}, 56_{16}; B = 2$

ges: N_2

Lösung:

Hierbei handelt es sich um den Sonderfall bei der Umwandlung, die hier direkt für die Vor- und Nachkommastellen erfolgen kann, da $B_1^4 = B_2$ mit $B_1 = 2$ und $B_2 = 16$ gilt.

$$\begin{aligned} N_{16} &= 1\quad \mathrm{A}\;,\;5\quad 6\;\mathrm{h} \\ N_2 &= \underline{\overbrace{0001}^{1}.\overbrace{1010}^{\mathrm{A}},\overbrace{0101}^{5}.\overbrace{0110}^{6}\mathrm{b}} \end{aligned} \quad \downarrow \text{Umwandlung Sedezimalzahl nach Dualzahl}$$

Übung 2.3

Wandeln Sie folgende Zahlen in das sedezimale (hexadezimale) Zahlensystem um:

a) 13531_{10} **b)** 0246_8 **c)** 1011.0111.0001b

d) 12,27d **e)** $3{,}47_8$ **f)** $0110.0001{,}0100.1100_2$

zu a)

geg: $N_{10} = 1353110; B = 16$

ges: N_{16}

Lösung:

Da es sich hier mit N_{10} um eine natürliche Zahl handelt, ist auch nur diese wie eine Vorkommazahl zu wandeln.

$$\begin{array}{rrl} 13531 \div 16 = & 845 \text{ Rest} & \mathrm{B} = a_0 \\ 845 \div 16 = & 52 \text{ Rest} & \mathrm{D} = a_1 \\ 52 \div 16 = & 3 \text{ Rest} & 4 = a_2 \\ 3 \div 16 = & 0 \text{ Rest} & 3 = a_3 \end{array} \;\downarrow$$

$$\longleftarrow$$

$$N_{16} = 34\mathrm{DB}_{16}$$

zu b)

geg: $N_8 = 52468; B = 16$

ges: N_{16}

Lösung:

Eine direkte Umwandlung in das sedezimale Zahlensystem ist hier schwer möglich. Es gibt grundsätzlich zwei Lösungswege: 1. Umwandlung der Oktalzahl in eine Dezimalzahl und dann Umwandlung in eine Sedezimalzahl. 2. Berücksichtigung des Sonderfalls, indem zunächst die Oktalzahl in eine Dualzahl gewandelt wird und dann die Dualzahl in eine Sedezimalzahl. Gewählt wird hier der 2. Lösungsweg.

$$\begin{aligned}
N_8 &= \underbrace{5}\;\underbrace{2}\;\underbrace{4}\;\underbrace{6}\;\text{o} \\
&\quad\downarrow \text{1. Umwandlung Oktalzahl nach Dualzahl} \\
N_2 &= 101010100110\ \text{b} \\
&\quad\downarrow \text{2. Umwandlung Dualzahl nach Sedezimalzahl} \\
\underline{N_{16}} &= \underline{\overbrace{\;A\;}\;\overbrace{\;A\;}\;\overbrace{\;6\;}\;\text{h}}
\end{aligned}$$

zu c)

geg: $N_2 = 1011.0111.0001\text{b}; B = 16$

ges: N_{16}

Lösung:

Hierbei handelt es sich um den Sonderfall bei der Umwandlung, die hier direkt für die Vorkommastellen erfolgen kann, da $B_1^4 = B_2$ mit $B_1 = 2$ und $B_2 = 16$ gilt.

$$\begin{aligned}
N_{16} &= 1011.0111.0001\text{b} \\
&\quad\downarrow \text{Umwandlung Dualzahl nach Sedezimalzahl} \\
\underline{N_{16}} &= \underline{\overbrace{\;B\;}\;\overbrace{\;7\;}\;\overbrace{\;1\;}\;\text{h}}
\end{aligned}$$

zu d)

geg: $N_{10} = 12{,}27\text{d}; B = 16$

ges: N_2

Lösung:

Bei dieser Umwandlung muss im 1. Schritt die Zahl $N_{10} = 12{,}27\text{d}$ zunächst in die Vor- und Nachkommastellen N_{V10} *und* N_{N10} aufgeteilt werden, dann im 2. Schritt müssen die Vorkommastellen N_{V10} *in* N_{V16} gewandelt werden, dann im 3. Schritt die Nachkommastellen N_{N10} *in* N_{N16} und abschließend im 4. Schritt müssen die gewandelten Vor- und Nachkommastellen wieder mit $N_{16} = N_{\text{V16}} + N_{\text{N16}}$ zusammengeführt werden.

1. Schritt: Trennen der Vor- und Nachkommastellen

Hierzu müssen Sie zunächst die Vor- und Nachkommastellen voneinander trennen, da sie jeweils für sich umgewandelt werden.

$$N_{V10} = 12\text{d}; N_{N10} = 0,27d$$

2. Schritt: Berechnung der Vorkommastellen

$12 \div 16 = 0 \text{ Rest C} = a_0$

$\underline{N_{V16} = \mathrm{C}_{16}}$

3. Schritt: Berechnung der Nachkommastellen

$$\begin{array}{l}
0{,}27 \cdot 16 = 0{,}32 + 4; \quad a_{-1} = 4 \\
0{,}32 \cdot 16 = 0{,}12 + 5; \quad a_{-2} = 5 \\
0{,}12 \cdot 16 = 0{,}92 + 1; \quad a_{-3} = 1 \\
0{,}92 \cdot 16 = 0{,}72 + \mathrm{E}; \quad a_{-4} = \mathrm{E} \\
0{,}72 \cdot 16 = 0{,}52 + \mathrm{B}; \quad a_{-5} = \mathrm{B} \\
0{,}52 \cdot 16 = 0{,}32 + 8; \quad a_{-6} = 8 \\
0{,}32 \cdot 16 = 0{,}12 + 5; \quad a_{-7} = 5 \\
0{,}12 \cdot 16 = 0{,}92 + 1; \quad a_{-8} = 1 \\
\quad \vdots \qquad\qquad \vdots \qquad\qquad \vdots
\end{array}$$

$\underline{N_{N16} = 0{,}451\mathrm{EB}851_{16}}$

4. Schritt: Zusammenführung der Teilergebnisse aus den Schritten 2 und 3

$$N_{16} = N_{V16} + N_{N16} = \mathrm{C}_{16} + 0,451\mathrm{EB}851_{16} = \underline{\mathrm{C},451\mathrm{EB}851_{16}}$$

zu e)

geg: $N_8 = 3{,}47_8; B = 16$

ges: N_{16}

Lösung:

Hierbei handelt es sich um den Sonderfall bei der Umwandlung, die hier getrennt für die Vor- und Nachkommastellen erfolgen muss. Im 1. Schritt wird die Umwandlung der Oktalzahl in eine Dualzahl vorgenommen, da $B_1^3 = B_2$ mit $B_1 = 2$ und $B_2 = 8$ gilt, und im 2. Schritt die Umwandlung der Dualzahl in eine Sedezimalzahl, da $B_1^4 = B_2$ mit $B_1 = 2$ und $B_2 = 16$ gilt.

$$N_8 = \underbrace{3}, \underbrace{4}\ \underbrace{7}\ \mathrm{O}$$

1. Umwandlung Oktalzahl nach Dualzahl, getrennt nach Vorkomma- und Nachkommastellen

$$N_2 = 0\,011,100\ \ 1110\ \mathrm{b}$$

2. Umwandlung Dualzahl nach Sedezimalzahl, getrennt nach Vorkomma- und Nachkommastellen

$$\underline{N_{16} = \overbrace{3}, \overbrace{9}\ \overbrace{\mathrm{C}}\ \mathrm{h}}$$

zu f)

geg: $N_2 = 0110.0001,0100.1100_2; B = 16$

ges: N_{16}

Lösung:

Hierbei handelt es sich um den Sonderfall bei der Umwandlung, die hier getrennt für die Vor- und Nachkommastellen erfolgen muss. Die Dualzahl kann direkt in die Sedezimalzahl umgewandelt werden, da $B_1^4 = B_2$ mit $B_1 = 2$ und $B_2 = 16$ gilt.

$$N_2 = \underbrace{0110}_{6}.\underbrace{0001}_{1},\underbrace{0100}_{4}.\underbrace{1100}_{C}b \quad \downarrow \text{ Umwandlung Dualzahl nach Sedezimalzahl}$$

$$\underline{N_{16} = 6\ 1,4\ C\,h}$$

Kapitel 3

Übung 3.1

Addieren Sie die Summanden 0001.0111b und 0110.1000b im dualen Zahlensystem.

geg: $S_1 = 0001.0111\text{b}; S_2 = 0110.1000\text{b}$

ges: $S = S_1 + S_2$

Lösung:

$$\begin{array}{rll}
 & 0001.0111\text{b} & S_1 \\
+ & \underline{0110.1000\text{b}} & S_2 \\
 & \underline{\underline{0111.1111\text{b}}} & = S
\end{array}$$

Übung 3.2

Addieren Sie die Zahlen der Summanden $a_0 = 0111{,}0111b, a_1 = 1101{,}1100b$ und $a_2 = 0011{,}1101b$ im dualen Zahlensystem.

geg: $a_0 = 0111{,}0111\text{b}; a_1 = 1101{,}1100\text{b}; a_2 = 0011{,}1101b$

ges: $S = a_0 + a_1 + a_2$

Lösung:

$$\begin{array}{rrl}
 & 0111{,}0111\text{b} & a_0 \\
 & 1101{,}1100\text{b} & a_1 \\
+ & \underline{0011{,}1101\text{b}} & a_2 \\
 & 1111\ 1\phantom{000\text{b}} & \\
 & \underline{1\ 1111\ 111\phantom{\text{b}}} & \text{Übertrag} \\
 & \underline{\underline{1.1001{,}0000\text{b}}} & = S
\end{array}$$

Übung 3.3

Berechnen Sie die Differenz aus dem Minuenden 0100.0011b und des Subtrahenden 0010.0110b im dualen Zahlensystem.

geg: $M = 0100.0011\text{b}, S = 0010.0110\text{b}$

ges: $D = M - S$

Lösung:

$$\begin{array}{rll}
 & 0100.0011\text{b} & M \\
- & \underline{0010.0110\text{b}} & S \\
 & \underline{111\ 1\phantom{0000\text{b}}} & \text{Borgen} \\
 & \underline{\underline{0001.1101\text{b}}} & = D
\end{array}$$

Übung 3.4

Berechnen Sie die Differenz des Minuenden 0111,1001b und des Subtrahenden 0100,0110b im dualen Zahlensystem.

geg: $M = 0111.1001\text{b}, S = 0100.0110\text{b}$

ges: $D = M - S$

Lösung:

```
 0111,1001b    M
-0100,0110b    S
    11           Borgen
 0011,0011b = D
```

Übung 3.5

Berechnen Sie das Produkt der Faktoren 0110.1000b und 1100b im dualen Zahlensystem.

geg: $F_1 = 0110.1000\text{b}, F_2 = 1100\text{b}$

ges: $P = F_1 \cdot F_2$

Lösung:

```
0110.1000b · 1100b
 01101000
  0110100000
 11                  Übertrag
 100.1110.0000b = P
```

Übung 3.6

Berechnen Sie das Produkt der Faktoren 0011,0101b und 0,0111b im dualen Zahlensystem.

geg: $F_1 = 0011{,}0101\text{b}, F_2 = 0{,}0111\text{b}$

ges: $P = F_1 \cdot F_2$

Lösung:

```
0011,0101b · 0,0111b
000110101
  00110101
   00110101
  111111             Übertrag
  1,0111.0011b = P
```

Übung 3.7

Berechnen Sie den Wert des Quotienten Q aus dem Dividenden $D = 0110.0011b$ und dem Divisor $T = 0011\text{b}$ im dualen Zahlensystem.

geg: $D = 0110.0011\text{b}$, $T = 0011\text{b}$

ges: $Q = D \div T$

Lösung:

```
Q = 0110.0011b ÷ 0011b =

      110.0011b ÷   11b = 10.0001b
    -11
      00
     -00
       00
      -00
        00
       -00
         01
        -00
          11
         -11
           0
```

Übung 3.8

Berechnen Sie den Wert des Quotienten der gebrochenen Zahlen mit dem Dividenden $D =$ 1011,01b und dem Divisor $T = 1001\text{b}$ im dualen Zahlensystem.

geg: $D = 1011{,}01\text{b}$, $T = 1001\text{b}$

ges: $Q = D \div T$

Lösung:

```
Q =   1011,01b ÷ 1001b = 1,01b
    -1001
      0100
     -0000
       1001
      -1001
          0
```

Kapitel 4

Übung 4.1

Bilden Sie das Zweierkomplement der 8-stelligen Dualzahl 1011.0011b.

geg: $Z = 1011.0011\text{b}; n = 8$

ges: $K_{2k}(Z) = B^n - 1 - Z + 1 = \neg Z + 1$

Lösung:

Her gibt es grundsätzlich zwei Möglichkeiten der Zweierkomplementbildung. Zum einen die ausführliche Form und zum anderen die Kurzform.

$$\begin{array}{lrl}
 & 1\,0000.0000\text{B} & B^n \\
- & 1\text{B} & 1 \\
\hline
 & 1111.1111\text{B} & B^n-1 \\
- & 1011.0011\text{B} & Z \\
\hline
 & 0100.1100\text{B} & = B^n - 1 - Z \\
+ & 1\text{B} & 1 \\
\hline
 & \underline{0100.1101\text{B}} & \underline{= K_{2k}(Z)}
\end{array}$$

Kurzform:

$$\begin{array}{lrl}
 & 0100.1100\text{b} & \neg Z \\
+ & 1\text{b} & 1 \\
\hline
 & \underline{0100.1101\text{b}} & \underline{= K_{2k}(Z)}
\end{array}$$

Übung 4.2

Subtrahieren Sie die dezimale Zahl 3 von 5 mittels der Zweierkomplementbildung in einem achtstelligen dualen Zahlensystem und bewerten Sie das Ergebnis bezüglich der Richtigkeit anhand der Überträge c_n und c_{n-1}.

geg: $Z_1 = 5\text{d} = 0101\text{b}; Z_2 = 3\text{d} = 0011\text{b}$

ges: $D = Z_1 - Z_2 = Z_1 + K_{2k}(Z_2)$

Lösung:

Hier kann durch die Addition von Z_1 in nicht negierter Form und dem Zweierkomplement von Z_2 die Summe gebildet werden.

$$\begin{array}{lrl}
 & 1111.1100\text{b} & \neg Z_2 \\
+ & 1\text{b} & 1 \\
\hline
 & 1111.1101\text{b} & = K_{2k}(Z_2)
\end{array}$$

$$\begin{array}{lrl}
 & 0000.0101\text{b} & Z_1 \\
+ & 1111.1101\text{b} & K_{2k}(Z_2) \\
\hline
 & 1\ 1111\ 1\ \ 1\ \ \ & \\
\hline
 & 1.0000.0010\text{b} & = D = 2\text{d} \\
 & & \\
 & \underline{0000.0010\text{b}} & \underline{= D = 2\text{d}}
\end{array}$$

$c_n = c_{n-1} = 1$; Fall 2: Ergebnis richtig und kein Überlauf möglich beziehungsweise kann ignoriert werden

Übung 4.3

Subtrahieren Sie die dezimale Zahl 5 von 3 mittels der Zweierkomplementbildung in einem vierstelligen dualen Zahlensystem.

geg: $Z_1 = 3\text{d} = 0 = 11\text{b};\ Z_2 = 5\text{d} = 0101\text{b}$

ges: $D = Z_1 - Z_2 = Z_1 + K_{2\text{k}}(Z_2)$

Lösung:

Hier kann durch die Addition von Z_1 in nicht negierter Form und dem Zweierkomplement von Z_2 die Summe gebildet werden.

$$\begin{array}{lrl} & 1010\text{b} & \neg Z_2 \\ + & 1\text{b} & 1 \\ \hline & 1011\text{b} & = K_{2\text{k}}(Z_2) \end{array}$$

$$\begin{array}{lrl} & 0011\text{b} & Z_1 \\ + & 1011\text{b} & K_{2\text{k}}(Z_2) \\ \hline & 11\phantom{0\text{b}} & \\ \hline & 1110\text{b} & = D = -2\text{d} \\ \hline \end{array}$$

Übung 4.4

Addieren Sie die negativen 4-stelligen im Zweierkomplement vorliegenden Beträge der Dualzahlen $Z_1 = Z_2 = 0011\text{b}$ und bewerten Sie das Ergebnis bezüglich der Richtigkeit anhand der Überträge c_n und c_{n-1}.

geg: $Z_1 = Z_2 = 0011\text{b}$

ges: $D = -Z_1 - Z_2 = K_{2\text{k}}(Z_1) + K_{2\text{k}}(Z_2); K_{2\text{k}}(Z_1) = K_{2\text{k}}(Z_2)$

Lösung:

Hier kann durch die Addition des Zweierkomplements von Z_1 und Z_2 die Summe gebildet werden.

$$\begin{array}{lrl} & 1100\text{b} & \neg Z_1 \\ + & 1\text{b} & 1 \\ \hline & 1101\text{b} & = K_{2\text{k}}(Z_1) = K_{2\text{k}}(Z_2) \end{array}$$

$$\begin{array}{lrl} & 1101\text{b} & -Z_1 \\ + & 1101\text{b} & -Z_2 \\ \hline & 1\ 1\ \ 1\phantom{01\text{b}} & \\ \hline & 1.1010\text{b} & = D = -6\text{d} \\ & 1010\text{b} & = D = -6\text{d} \\ \hline \end{array}$$

$c_n = c_{n-1} = 1$; Fall 3: Ergebnis richtig und kein Überlauf möglich beziehungsweise kann ignoriert werden

Übung 4.5

a) Handelt es sich bei der gegebenen 8-stelligen Dualzahl 10101110b um eine positive oder negative Zahl?

b) Bilden Sie den Betrag $K_{2k}(Z)$ der Dualzahl.

zu a)

Lösung:

geg: $Z = 1010.1110\text{b}; n = 8$

ges: Ist die Dualzahl positiv oder negativ?

Die Zahl ist negativ, weil die höchstwertigste Stelle einer negativen Dualzahl im Zweierkomplement immer mit einer 1 besetzt ist.

zu b)

geg: $Z = 1010.1110\text{b}; n = 8$

ges: Betrag $K_{2k}(Z)$ der Dualzahl

Der Betrag wird mit dem Zweierkomplement gebildet, wie nachstehend angegeben.

$$
\begin{array}{rrl}
 & 0101.0001\text{b} & \neg Z \\
+ & 1\text{b} & +1 \\
\hline
 & 1 & \\
\hline
 & \underline{0101.0010\text{b}} & \underline{= K_{2k}(Z)}
\end{array}
$$

Übung 4.6

Bilden Sie das Zweierkomplement der dezimalen Zahl 9 in einem zweistelligen dezimalen Zahlensystem.

geg: $Z_{10} = 9\text{d}; \text{n} = 2$

ges: $K_{2k}(Z_{10})$

Lösung:

Das Zweierkomplement kann wie im dualen Zahlensystem gebildet werden.

$$K_{2K}(Z_{10}) = B^n - 1 - Z + 1 = 10^2 - 1 - 9 + 1 = \underline{91\text{d}}$$

Trim Size: 176mm x 240mm Buchau718665 bapp01.tex V1 - 8.˜August 2025 2:30 P.M. Page 16

Übung 4.7

Addieren Sie die Zweierkomplemente der Dezimalzahlen 6 und 5 in einem vierstelligen dualen Zahlensystem und bewerten Sie das Ergebnis bezüglich der Richtigkeit anhand der Überträge c_n und c_{n-1}.

geg: $Z_1 = 6\text{d} = 0110\text{b}; Z_2 = 5\text{d} = 0101\text{b}$

ges: $S = -Z_1 - Z_2 = K_{2\text{k}}(Z_1) + K_{2\text{k}}(Z_2)$

Lösung:

Hier kann durch die Addition des Zweierkomplements von Z_1 und Z_2 die Summe gebildet werden. Zu beachten ist hierbei wegen eines möglichen Überlaufs, dass es sich um ein vierstelliges duales Zahlensystem handelt.

$$\begin{array}{rrl} & 1001\text{b} & \neg Z_1 \\ + & 1\text{b} & 1 \\ \hline & 1 & \\ \hline & 1010\text{b} & = K_{2\text{k}}(Z_1) \end{array} \qquad \begin{array}{rrl} & 1010\text{b} & \neg Z_2 \\ + & 1\text{b} & 1 \\ \hline & 1011\text{b} & = K_{2\text{k}}(Z_2) \end{array}$$

$$\begin{array}{rrl} & 1010\text{b} & K_{2\text{k}}(Z_1) \\ + & 1011\text{b} & K_{2\text{k}}(Z_2) \\ \hline & 1\ \ 1\quad & \\ \hline & \underline{1.0101\text{b}} & \underline{= S} \end{array} \qquad c_n = 1;\ c_{n-1} = 0;\ \text{Fall 3: Ergebnis falsch; Überlauf}$$

Übung 4.8

Bilden Sie das Zweierkomplement der sedezimalen Zahl 01ADh in einem vierstelligen sedezimalen Zahlensystem.

geg: $Z_{16} = 01\text{ADh}$

ges: $K_{2\text{k}}(Z_{16})$

Lösung:

Die einfachste Lösung besteht darin, zunächst die sedezimale Zahl in eine Dualzahl zu wandeln (1.), dann das Zweierkomplement zu bilden (2.) und abschließend die Rückwandlung in das sedezimale Zahlensystem (3.) vorzunehmen.

$$\begin{array}{rrl} & \underbrace{0}\ \underbrace{1}\ \underbrace{\text{A}}\ \underbrace{\text{D}}\ \text{h} & = Z_{16} \\ & 0000.0001.1010.1101\text{b} & = Z_2 \\ & 1111.1110.0101.0010\text{b} & = \neg Z_2 \\ + & 1\text{b} & = 1 \\ \hline & 1111.1110.0101.0011\text{b} & = K_{2\text{k}}(Z_2) \\ & \underbrace{}_{\text{F}}\ \underbrace{}_{\text{E}}\ \underbrace{}_{5}\ \underbrace{}_{3}\ \text{h} & = K_{2\text{k}}(Z_{16}) \end{array}$$

1. Umwandlung Sedezimalzahl nach Dualzahl
2. Zweierkomplementbildung
3. Rückumwandlung Dualzahl nach Sedezimalzahl

Übung 4.9

Bilden Sie den Quotienten aus dem Dividenden –6d und dem Divisor 2d mit dem Zweierkomplement in einem vierstelligen dualen Zahlensystem.

geg: $Z_1 = -6d; Z_2 = 2d; B = 2; n = 4$

ges: $Q = Z_1 \div Z_2$

Lösung:

Die Division mit im Zweierkomplement vorliegenden Zahlen wird jetzt auf die Division natürlicher Zahlen zurückgeführt, das heißt, dass zunächst die Division mit den Beträgen durchgeführt wird und dann unter Beachtung der Vorzeichenregeln bei der Division die Zweierkomplementbildung durchgeführt wird.

$$
\begin{array}{l}
|Q| = 6\text{d} \div 2\text{d} = 110\text{b} \div 10\text{b} = 11\text{b} \\
\quad -10 \\
\quad\ \ \underline{\ \ }10 \\
\quad\ -10 \\
\qquad\ \ 0
\end{array}
$$

$Q = K_{2k}(|Q|)$

$$
\begin{array}{rrl}
 & 0011\text{b} & |Q| \\
 & 1100\text{b} & \neg|Q| \\
+ & 1\text{b} & 1 \\
\hline
 & 1101\text{b} & = K_{2k}(|Q|) = -3\text{d}
\end{array}
$$

Übung 4.10

Bilden Sie das Quadrat der im Zweierkomplement vorliegenden negativen Zahl 1110b in einem vierstelligen dualen Zahlensystem.

geg: $Z_1 = Z_2 = Z = 1110\text{b}$

ges: Z^2

Lösung:

Die Multiplikation zweier negativer Zahlen ergibt eine positive Zahl, weswegen hier nur die Beträge der beiden Zahlen multipliziert werden müssen. Aus diesem Grund ist zunächst mit der Zweikomplementbildung der Betrag der Zahl zu ermitteln und dann die Multiplikation durchzuführen.

$Z^2 = K_{2k}(Z) \cdot K_{2k}(Z)$

$K_{2k}(Z) = \neg Z + 1$

$$
\begin{array}{rrl}
 & 1110\text{b} & Z \\
 & 0001\text{b} & \neg Z \\
+ & 1\text{b} & 1 \\
\hline
 & 1 & \\
\hline
 & 0010\text{b} & = K_{2k}(Z) = 2\text{d}
\end{array}
$$

$$
\begin{array}{rl}
Z^2 = 2\text{d} \cdot 2\text{d} = & 10\text{b} \cdot 10\text{b} \\
\hline
 & 10 \\
 & \ \ 00 \\
\hline
 & 0100\text{b} \quad = 4\text{d} = Z^2
\end{array}
$$

Kapitel 5

Übung 5.1

Es gibt unterschiedliche Bewertungskriterien für Codes. Untersuchen Sie den nachfolgenden angegebenen fünfstelligen Binärcode.

Nr.	*e*	*d*	*c*	*b*	*a*
0	0	1	0	1	1
1	1	1	1	0	0
2	1	1	0	1	0
3	1	1	0	0	1
4	1	0	1	1	0
5	1	0	1	0	1
6	1	0	0	1	1
7	0	0	1	1	1
8	0	1	1	1	0
9	0	1	1	0	1

a) Was ist die Bewertbarkeit eines Codes und ist der angegebene Code bewertbar?

b) Was ist die Redundanz eines Codes, und wie groß ist die Redundanz des angegebenen Codes?

c) Was ist die Hamming-Distanz eines Codes, welche minimale/maximale Distanz weist der angegebene Code auf?

d) Was ist die Stetigkeit eines Codes, und ist der angegebene Code stetig?

zu a)

geg: angegebener Code

ges: Definition Bewertbarkeit und Bewertbarkeit des gegebenen Codes

Lösung:

Ein Code ist bewertbar, wenn jeder Stelle eines Binärcodes ein Stellenwert zuordenbar ist.

Der angegebene Code ist nicht bewertbar.

zu b)

geg: angegebener Code; $N_{\text{max}} = 2^5 = 32; N = 10$

ges: Definition Redundanz; Redundanz des angegebenen Codes

Lösung:

Unter Redundanz versteht man die Anzahl nicht benötigter Binärstellen eines Codes.

$$R = \log_2 \frac{N_{\max}}{N} = 3{,}32 \cdot \log_{10} \frac{N_{\max}}{N} = 3{,}32 \cdot \log_{10} \frac{32}{10} = \underline{1{,}68}$$

Der angegebene Code hat eine Redundanz größer gleich 1, weswegen der Code theoretisch um eine Stelle reduziert werden könnte.

zu c)

geg: angegebener Code

ges: Definition Hamming-Distanz eines Codes; Minimal- und Maximaldistanz

Lösung:

Die Hamming-Distanz eines Codes gibt an, um wie viele Binärstellen sich alle Codewörter untereinander minimal unterscheiden, und ist die Minimaldistanz des Codes.

Die Minimaldistanz beträgt 2 und die Maximaldistanz 4.

zu d)

geg: angegebener Code

ges: Definition Stetigkeit eines Codes; Stetigkeit des Codes

Lösung:

Stetigkeit eines Codes liegt vor, wenn die Distanz benachbarter Codewörter konstant ist.

Der angegebene Code ist nicht stetig.

Übung 5.2

In der nachfolgenden Tabelle ist ein bewertbarer fünfstelliger Code angegeben, der die Dezimalzahlen 0 bis 5 codiert. Untersuchen Sie den gegebenen Code.

Dezimal-zahl	*e*	*d*	*c*	*b*	*a*
	Wertigkeit				
	1	1	1	1	1
0	0	0	0	0	0
1	0	0	0	0	1
2	0	0	0	1	1
3	0	0	1	1	1
4	0	1	1	1	1
5	1	1	1	1	1

a) Ist der angegebene Code stetig?

b) Wie groß ist die Hamming-Distanz des Codes?

c) Wie groß ist die Redundanz des Codes?

zu a)

geg: angegebener Code

ges: Ist der angegebene Code stetig?

Lösung:

Der angegebene Code ist stetig, da sich benachbarte Codewörter immer um eine Binärstelle unterscheiden.

zu b)

geg: angegebener Code

ges: Hamming-Distanz des Codes

Lösung:

Die Hamming-Distanz des Codes beträgt 1, da die Minimaldistanz 1 beträgt.

zu c)

geg: angegebener Code; $N_{\text{max}} = 2^5 = 32; N = 6$

ges: Redundanz R des Codes

Lösung:

$$R = \log_2 \frac{N_{\text{max}}}{N} = 3{,}32 \cdot \log_{10} \frac{N_{\text{max}}}{N} = 3{,}32 \cdot \log_{10} \frac{32}{6} = \underline{2{,}41}$$

Theoretisch könnten aufgrund der benötigten Anzahl an Codewörtern 2 Binärstellen eingespart werden, allerdings wäre der Code dann nicht mehr stetig.

Kapitel 6

Übung 6.1

Entwicklung und Bewertung eines vierstelligen Binärcodes.

a) Entwickeln Sie einen vierstelligen und stetigen Binärcode mit der Redundanz $R = 2$ für die laufenden Nummern 0 bis 3. Beginnen Sie mit dem Codewort 0000b.

b) Ist der entworfene Code bewertbar?

c) Welche Hamming-Distanz des Codes besitzt Ihr entworfener Code?

zu a)

geg: $n = 4; R = 2$; Stetigkeit

ges: Code

Lösung:

Mit der Formel für die Redundanz

$$R = \log_2 \frac{N_{max}}{N} = 3{,}32 \cdot \log_{10} \frac{N_{max}}{N}$$

und

$$2^R = 2^{\log_2 \frac{N_{max}}{N}} = \frac{N_{max}}{N}$$

und somit mit $N_{max} = 2^4 = 16$ folgt für die Anzahl der genutzten Codewörter N mit

$$2^R = 2^{\log_2 \frac{N_{max}}{N}} = \frac{N_{max}}{N}$$

für

$$N = \frac{N_{max}}{2^R} = \frac{16}{4} = \underline{4}.$$

Es werden also vier Codewörter gesucht.

Nr.	Wertigkeit			
	-	-	-	-
0	0	0	0	0
1	0	0	1	1
2	0	1	0	1
3	1	0	0	1

zu b)

geg: entworfener Code

ges: Bewertbarkeit des Codes

Lösung:

Der Code ist nicht bewertbar.

zu c)

geg: entworfener Code

ges: Hamming-Distanz *HD* des Codes

Lösung:

Der Code besitzt die Hamming-Distanz $HD = 2$, da die Minimaldistanz $= 2$ beträgt und der Code stetig ist.

Übung 6.2

Entwurf eines bewertbaren Zifferncodes.

a) Entwerfen Sie einen bewertbaren Zifferncode für die geraden Ziffern 0 bis 8.

b) Ist der entworfene Code stetig?

c) Wie lauten die vier Stellenwerte?

d) Wie groß ist die Redundanz des entworfenen Codes?

e) Wie groß ist die Hamming-Distanz des Codes?

zu a)

geg: Bewertbarer Zifferncode; gerade Ziffern 0 bis 8

ges: Zifferncode für die geraden Ziffern 0 bis 8

Lösung:

Ziffer	Wertigkeit			
	2	2	2	2
0	0	0	0	0
2	0	0	0	1
4	0	0	1	1
6	0	1	1	1
8	1	1	1	1

zu b)

geg: entworfener Code

ges: Stetigkeit

Lösung:

Der entworfene Code ist stetig, da sich benachbarte Codewörter immer um eine Binärstelle unterscheiden.

zu c)

geg: entworfener Code

ges: Stellenwerte des Codes

Lösung:

Alle Stellen haben die Wertigkeit 2.

zu d)

geg: entworfener Code mit $n = 4$ und $N = 5$

ges: Hamming-Distanz des Codes

Lösung:

Mit der Formel für die Redundanz folgt

$$R = 3{,}32 \cdot \log_{10} \frac{N_{\max}}{N} = 3{,}32 \cdot \log_{10} \frac{2^n}{N} = 3{,}32 \cdot \log_{10} \frac{2^4}{5} = \underline{1{,}68}$$

Theoretisch wäre es möglich, den Code um eine Stelle zu kürzen, wodurch aber die anderen Eigenschaften wie Stetigkeit und Bewertbarkeit beeinflusst werden würden.

zu e)

geg: entworfener Code

ges: Hamming-Distanz des Codes

Lösung:

Die Minimaldistanz des Codes beträgt 1, weswegen auch die Hamming-Distanz des Codes $HD = 1$ beträgt.

Kapitel 7

Übung 7.1

Entwurf eines Codes für die Wegfahrsperre eines Autos.

a) Für ein Auto müssen die Zustände »Wegfahrsperre aktiv« und »Wegfahrsperre inaktiv« abgesichert übertragen werden. Eventuell auftretende 2-Bit-Übertragungsfehler sollen erkannt werden und 1-Bit-Fehler sollen korrigierbar sein. Entwerfen Sie einen entsprechenden Code, wobei das Codewort 000b nicht erlaubt ist.

b) Welche Redundanz weist Ihr Code unter a) auf?

zu a)

geg: 2 Codewörter; $E = 2; K = 1$

ges: Hamming-Distanz des Codes

Lösung:

Zunächst ist die Hamming-Distanz zu bestimmen, die mindestens erforderlich ist, um die Randbedingungen zu erfüllen.

Mit

$$K = \frac{HD_{\text{ungerade}} - 1}{2}$$

folgt für

$$HD_{\text{ungerade}} = (2 \cdot K) + 1 = (2 \cdot 1) + 1 = \underline{3}$$

beziehungsweise mit

$$K = \frac{HD_{\text{gerade}} - 2}{2}$$

folgt für

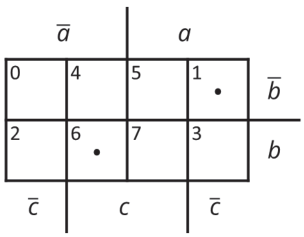
$$HD_{\text{gerade}} = (2 \cdot K) + 2 = (2 \cdot 1) + 2 = \underline{4}.$$

Für die Hamming-Distanz des Codes ergibt sich aus der Anzahl der erkennbaren Bit-Fehler

$$HD = E + 1 = 2 + 1 = \underline{3}.$$

Die Randbedingung für die Erkennbarkeit von Fehlern und Korrigierbarkeit von Fehlern ist bereits für eine $HD = 3$ gegeben, weswegen diese erforderlich ist. Hiermit ergibt sich dann folgender Code:

1. KV-Tafel für den dreistelligen Code



2. Codetabelle des 3-stelligen Codes

Nr.	*c*	*b*	*a*	gültige Codewörter	Zustand
0	0	0	0		Wegfahr-
1	0	0	1	•	sperre
2	0	1	0		inaktiv
3	0	1	1		
4	1	0	0		
5	1	0	1		Wegfahr-
6	1	1	0	•	sperre
7	1	1	1		aktiv

zu b)

geg: entworfener Code mit $n = 3$ und $N = 2$

ges: Redundanz R

Lösung:

Mit $N_{\max} = 2^n$ und der Formel für die Redundanz folgt

$$R = 3{,}32 \cdot \log_{10} \frac{N_{\max}}{N} = 3{,}32 \cdot \log_{10} \frac{2^n}{N} = 3{,}32 \cdot \log_{10} \frac{2^3}{2} = \underline{\underline{2{,}00}}$$

Dieses Ergebnis hätten Sie auch durch leichtes Hinsehen schlussfolgern können, da für zwei Codewörter nur eine Binärstelle des Codes ausreichend wäre, zwei Binärstellen des Codes werden nicht benötigt, womit sich die Redundanz zu 2 ergibt.

Theoretisch wäre es möglich, den Code um zwei Stellen zu reduzieren, wodurch aber die Eigenschaften für die Erkennbarkeit und Korrigierbarkeit verloren gehen würden.

Übung 7.2

Analyse des nachfolgenden 6-stelligen Binärcodes mit vier Codewörtern bezüglich der Erkenn- und Korrigierbarkeit von Bit-Fehlern.

Nr.	*f*	*e*	*d*	*c*	*b*	*a*	gültiges Codewort
0	0	0	0	0	0	0	•
1	0	0	0	1	1	1	•
2	0	1	1	1	0	0	•
3	1	1	1	0	0	1	•

a) Welche Hamming-Distanz des Codes besitzt der angegebene Code?

b) Wie viele Bit-Fehler können erkannt werden?

c) Wie viele Bit-Fehler können korrigiert werden?

d) Welche Redundanz besitzt der zu entwerfende Code?

e) Ist der gegebene Code stetig?

f) Ergänzen Sie den gegebenen Code um die gerade Parität. Welche Auswirkungen hat das für die Anzahl erkennbarer und korrigierbarer Bit-Fehler?

zu a)

geg: gegebener Code

ges: Hamming-Distanz des Codes

Lösung:

Die Minimaldistanz des Codes beträgt 3, weswegen die Hamming-Distanz des Codes $HD = 3$ beträgt.

zu b)

geg: $HD = 3$

ges: Anzahl erkennbarer Bit-Fehler E

Lösung:

Für die Anzahl der erkennbaren Bit-Fehler E ergibt sich mit $HD = E + 1$

$$E = HD - 1 = 3 - 1 = \underline{2}.$$

zu c)

geg: $HD_{\text{ungerade}} = 3$

ges: Anzahl korrigierbarer Bit-Fehler K

Lösung:

Mit

$$K = \frac{HD_{\text{ungerade}} - 1}{2} = \frac{3-1}{2} = \underline{1}$$

folgt, dass 1-Bit-Fehler korrigiert werden können.

zu d)

geg: $n = 6; N = 4$

ges: Redundanz R

Lösung:

Mit $N_{\text{max}} = 2^n$ und der Formel für die Redundanz folgt

$$R = 3{,}32 \cdot \log_{10} \frac{N_{\text{max}}}{N} = 3{,}32 \cdot \log_{10} \frac{2^n}{N} = 3{,}32 \cdot \log_{10} \frac{2^6}{4} = \underline{4{,}00}$$

Theoretisch wäre es möglich, den Code um vier Stellen zu reduzieren, wodurch aber die Eigenschaften für die Erkennbarkeit und Korrigierbarkeit von Bit-Fehlern verloren gehen würden, da die erforderliche Hamming-Distanz nicht mehr realisierbar wäre.

zu e)

geg: gegebener Code

ges: Stetigkeit des Codes

Lösung:

Die Minimaldistanz des Codes beträgt 3 und die Maximaldistanz 4, weswegen der Code nicht stetig ist.

zu f)

geg: aus a) $HD_{\text{ohne Paritätsbit}} = 3$; gegebener Code wird um ein Paritätsbit mit gerader Parität ergänzt

ges: E, K

Lösung:

Das Paritätsbit erhöht als zusätzliche Maßnahme die Hamming-Distanz um 1, unabhängig davon, ob es sich um die gerade oder ungerade Parität handelt. Somit lautet die Hamming-Distanz mit gerader Parität

$$HD_{\text{mit Paritätsbit}} = HD_{\text{ohne Paritätsbit}} + 1 = 3 + 1 = \underline{4}.$$

Für die Anzahl erkennbarer Bit-Fehler folgt dann

$$\mathrm{HD}_{\text{mit Paritätsbit}} = \mathrm{HD}_{\text{ohne Paritätsbit}} + 1 = 3 + 1 = \underline{4}.$$

Womit 3-Bit-Fehler sicher erkannt werden können.

Für die Anzahl korrigierbarer Bit-Fehler folgt dann mit

$$K = \frac{HD_{\text{gerade}} - 2}{2} = \frac{4 - 2}{2} = \underline{1}.$$

Es können also auch mit der zusätzlichen Maßnahme zur Codesicherung nur 1-Bit-Fehler korrigiert werden, allerdings können jetzt auch 3-Bit-Fehler erkannt werden.

Kapitel 9

Übung 9.1

Zeigen Sie durch Umformung unter Anwendung der Regeln der Schaltalgebra, ob die Boole'schen Ausdrücke wahr oder falsch sind:

a) $a \wedge 1 = 1$

b) $a \wedge 0 \vee 1 = 0$

c) $1 \vee a = 1$

d) $a \leftrightarrow 1 = 1$

e) $(a \wedge b \wedge c) \vee (\overline{a} \wedge b \wedge c) = b \wedge c$

f) $\overline{a \wedge b \wedge \overline{c}} = \overline{b} \vee c$

g) $a \wedge b \wedge \overline{a} \wedge b \wedge c = 0$

h) $x_1 \wedge \overline{x_2} \nleftrightarrow x_1 \wedge \overline{x_2} = x_1 \wedge \overline{x_2}$

i) $(A \wedge B) \vee (\overline{A} \wedge B) \vee (A \wedge \overline{B}) \vee (\overline{A} \wedge \overline{B}) \vee C = C$

j) $x_1 \wedge (x_1 \vee x_2) = x_1$

zu a)

geg: $a \wedge 1 = 1$

ges: Ist die Aussage wahr oder falsch?

Lösung:

Die Konjunktion der Variablen a mit der Konstanten 1 ist gleich der Variablen a. Die Aussage ist somit falsch.

$a \wedge 1 = a$; $a \wedge 1 \neq 1 \rightarrow$ falsch

zu b)

geg: $a \wedge 0 \vee 1 = 0$

ges: Ist die Aussage wahr oder falsch?

Lösung:

Auflösung von links nach rechts, wobei die Konjunktion der Variablen a mit der Konstanten 0 als Zwischenergebnis die Konstante 0 ergibt. Dies wiederum disjunktiv mit der Konstanten 1 verknüpft ergibt als Ergebnis die Konstante 1. Die Aussage ist somit falsch.

$a \wedge 0 \vee 1 = 1$; $a \wedge 0 \vee 1 \neq 0 \rightarrow$ falsch

zu c)

geg: $1 \vee a = 1$

ges: Ist die Aussage wahr oder falsch?

Lösung:

Die Disjunktion der Konstanten 1 mit der Variablen a ist gleich der Konstanten 1. Die Aussage ist somit wahr.

$$1 \vee a = 1; 1 \vee a = 1 \rightarrow \text{wahr}$$

zu d)

geg: $a \leftrightarrow 1 = 1$

ges: Ist die Aussage wahr oder falsch?

Lösung:

Zunächst wird die äquivalente Verknüpfung der Variablen a mit der Konstanten 1 in der gleichwertigen Schreibweise angegeben. Für den ersten Term ergibt die Konjunktion der Variablen a mit der Konstanten 1 die Variable a und für den zweiten Term die Konjunktion der negierten Variablen a mit der Konstanten 0 die Konstante 0. Die aus den beiden Termen resultierende Disjunktion ergibt die Variable a. Die Aussage ist somit falsch.

$$a \leftrightarrow 1 = \underbrace{(a \wedge 1)}_{=a} \vee \underbrace{(\overline{a} \wedge \overline{1})}_{=0} = a; a \leftrightarrow 1 \neq 1 \rightarrow \text{falsch}$$

zu e)

geg: $(a \wedge b \wedge c) \vee (\overline{a} \wedge b \wedge c) = b \wedge c$

ges: Ist die Aussage wahr oder falsch?

Lösung:

Auf den Ausdruck wird zunächst das Distributivgesetz angewendet, indem die konjunktive Verknüpfung der Variablen a und b herausgezogen wird. Die daraus resultierende disjunktive Verknüpfung der Variablen a mit der negierten Variablen a ist gleich der Konstanten 1. Für die Konjunktion der Konstanten 1 mit den Variablen b und c folgt somit die Konjunktion der Variablen b und c. Die Aussage ist somit wahr.

$$(a \wedge b \wedge c) \vee (\overline{a} \wedge b \wedge c) = \underbrace{(a \vee \overline{a})}_{=1} \wedge (b \wedge c) = 1 \wedge b \wedge c = b \wedge c;$$

$$(a \wedge b \wedge c) \vee (\overline{a} \wedge b \wedge c) = b \wedge c \rightarrow \text{wahr}$$

zu f)

geg: $\overline{a \wedge b \wedge \overline{c}} = \overline{b} \vee c$

ges: Ist die Aussage wahr oder falsch?

Lösung:

Auf den gegebenen Ausdruck wird das De Morgan'sche Theorem angewendet, um die konjunktive Verknüpfung in eine disjunktive Verknüpfung umzuformen. Dabei wird die Variable a nicht eliminiert, womit die Aussage falsch ist.

$$\overline{a \wedge b \wedge \overline{c}} = \overline{a} \vee \overline{b} \vee c; \overline{a \wedge b \wedge \overline{c}} \neq \overline{b} \vee c \rightarrow \text{falsch}$$

zu g)

geg: $a \wedge b \wedge \overline{a} \wedge b \wedge c = 0$

ges: Ist die Aussage wahr oder falsch?

Lösung:

Mit der Anwendung des Kommutativgesetzes werden die Variablen in der gewünschten Reihenfolge angeordnet. Die dann folgende konjunktive Verknüpfung der Variablen a mit der negierten Variablen a ergibt für diese Teilfunktion die Konstante 0 und die konjunktive Verknüpfung der Variablen b mit sich selbst ergibt für diese Teilfunktion die Variable b. Durch die konjunktive Verknüpfung der Konstanten 0 folgt für den gesamten Ausdruck die Konstante 0. Die Aussage ist somit wahr.

$$a \wedge b \wedge \overline{a} \wedge b \wedge c = \underbrace{a \wedge \overline{a}}_{=0} \wedge \underbrace{b \wedge b}_{=b} \wedge c = 0 \wedge b \wedge c = 0; a \wedge b \wedge \overline{a} \wedge b \wedge c = 0 \rightarrow \text{wahr}$$

zu h)

geg: $x_1 \wedge \overline{x_2} \nleftrightarrow x_1 \wedge \overline{x_2} = x_1 \wedge \overline{x_2}$

ges: Ist die Aussage wahr oder falsch?

Lösung:

Zunächst wird die Antivalenz in die gleichwertige Schreibweise umgeformt, wobei das Assoziativgesetz beachtet wird. Im Weiteren wird durch Anwendung des Distributivgesetzes der Term 1 vor den Ausdruck gezogen. Die daraus resultierende disjunktive Verknüpfung des Terms 2 mit sich selbst ergibt wieder den Term 2 und die Konjunktion des Terms 1 mit dem Term 2, der die Negation des Terms 1 darstellt, ergibt für den gesamten Ausdruck die Konstante 0. Die Aussage ist somit falsch.

$$x_1 \wedge \overline{x_2} \nleftrightarrow x_1 \wedge \overline{x_2} = (\underbrace{x_1 \wedge \overline{x_2}}_{1} \wedge \underbrace{\overline{x_1 \wedge \overline{x_2}}}_{2}) \vee (\underbrace{\overline{x_1 \wedge \overline{x_2}}}_{2} \wedge \underbrace{x_1 \wedge \overline{x_2}}_{1}) =$$

$$\underbrace{(x_1 \wedge \overline{x_2})}_{1} \wedge \underbrace{[(\overline{x_1 \wedge \overline{x_2}}) \vee (\overline{x_1 \wedge \overline{x_2}})]}_{=\underbrace{\overline{x_1 \wedge \overline{x_2}}}_{2}} = 0; x_1 \wedge \overline{x_2} \nleftrightarrow x_1 \wedge \overline{x_2} \neq x_1 \wedge \overline{x_2} \rightarrow \text{falsch}$$

zu i)

geg: $(A \wedge B) \vee (\overline{A} \wedge B) \vee (A \wedge \overline{B}) \vee (\overline{A} \wedge \overline{B}) \vee C = C$

ges: Ist die Aussage wahr oder falsch?

Lösung:

Bei genauerer Betrachtung stellen die Terme 1 bis 4 die disjunktive Verknüpfung aller möglichen konjunktiven Verknüpfungen der Variablen A und B in nicht negierter Form und negierter Form dar, womit diese Teilfunktion die Konstante 1 ergibt. Wird diese wiederum mit der Variablen C verknüpft, so folgt für den gesamten Ausdruck die Konstante 1. Die Aussage ist somit falsch.

$$\underbrace{\underbrace{(A \wedge B)}_{1} \vee \underbrace{(\overline{A} \wedge B)}_{2} \vee \underbrace{(A \wedge \overline{B})}_{3} \vee \underbrace{(\overline{A} \wedge \overline{B})}_{4}}_{=1} \vee C = 1 \vee C = 1;$$

$$(A \wedge B) \vee (\overline{A} \wedge B) \vee (A \wedge \overline{B}) \vee (\overline{A} \wedge \overline{B}) \vee C = C \rightarrow \text{falsch}$$

zu j)

geg: $x_1 \wedge (x_1 \vee x_2) = x_1$

ges: Ist die Aussage wahr oder falsch?

Lösung:

Durch Anwendung des Distributivgesetzes sehen Sie, dass der Ausdruck immer die Konstante der Variablen x_1 annimmt, unabhängig davon, welche Konstante die Variable x_2 annimmt. Es handelt sich dabei um das Absorbtionsgesetz. Die Aussage ist wahr.

$$x_1 \wedge (x_1 \vee x_2) = (x_1 \wedge x_1) \vee (x_1 \wedge x_2) = x_1; x_1 \wedge (x_1 \vee x_2) = x_1 \rightarrow \text{wahr}$$

Übung 9.2

Vereinfachen Sie folgende Boole'schen Ausdrücke der gegebenen Schaltfunktionen unter Anwendung der Regeln der Schaltalgebra so weit wie möglich:

a) $y = (a \wedge b) \vee (\overline{a} \wedge b) \vee (a \wedge b) \vee (a \wedge \overline{b}) \vee (\overline{a} \wedge \overline{b})$

b) $y = (a \nleftrightarrow b) \vee (a \leftrightarrow b)$

c) $y = (x_1 \wedge \overline{x_2} \wedge x_3) \vee (\overline{x_1} \wedge x_2 \wedge x_3) \vee (\overline{x_1} \wedge \overline{x_2} \wedge \overline{x_3}) \vee (x_1 \wedge x_2 \wedge \overline{x_3})$

d) $Y = \overline{(A \wedge B \wedge \overline{C} \wedge D)} \vee A$

e) $y = (x_1 \wedge \overline{x_2} \wedge x_3) \vee (\overline{x_1} \wedge x_2 \wedge x_3) \vee (x_1 \wedge \overline{x_2} \wedge x_3) \vee (\overline{x_1} \wedge x_2 \wedge x_3) \vee (x_1 \wedge x_2 \wedge x_3)$

zu a)

geg: $y = (a \wedge b) \vee (\overline{a} \wedge b) \vee (a \wedge b) \vee (a \wedge \overline{b}) \vee (\overline{a} \wedge \overline{b})$

ges: y

Lösung:

Von den fünf Termen enthalten die Terme 2 bis 5 die Variablen a und b in allen Kombinationsmöglichkeiten in nicht negierter Form und in negierter Form, womit sich für die Teilfunktion eine Konstante 1 ergibt.

$$y = \underbrace{(a \wedge b)}_{1} \vee \underbrace{\underbrace{(\overline{a} \wedge b)}_{2} \vee \underbrace{(a \wedge b)}_{3} \vee \underbrace{(a \wedge \overline{b})}_{4} \vee \underbrace{(\overline{a} \wedge \overline{b})}_{5}}_{=1}$$

Es verbleibt die disjunktive Verknüpfung des Terms 1 mit der Konstanten 1, die die Konstante 1 ergibt und die somit zur folgenden Schaltfunktion führt:

$$\mathrm{y} = \underbrace{(\mathrm{a} \wedge \mathrm{b})}_{1} \vee \underbrace{\underbrace{(\overline{\mathrm{a}} \wedge \mathrm{b})}_{2} \vee \underbrace{(\mathrm{a} \wedge \mathrm{b})}_{3} \vee \underbrace{(\mathrm{a} \wedge \overline{\mathrm{b}})}_{4} \vee \underbrace{(\overline{\mathrm{a}} \wedge \overline{\mathrm{b}})}_{5}}_{=1} = \underline{1}$$

zu b)

geg $y = (a \nleftrightarrow b) \vee (a \leftrightarrow b)$

ges: y

Lösung:

Zunächst werden die Antivalenz und die Äquivalenz durch die gleichwertigen Schreibweisen ersetzt. Damit ergibt sich eine disjunktive Verknüpfung für die Konjunktionen der Variablen a und b in allen Kombinationsmöglichkeiten in nicht negierter Form und in negierter Form, die wiederum die Konstante 1 für die Schaltfunktion ergibt:

$$y = (a \nleftrightarrow b) \vee (a \leftrightarrow b) = (a \wedge \overline{b}) \vee (\overline{a} \wedge b) \vee (a \wedge b) \vee (\overline{a} \wedge \overline{b}) = \underline{1}$$

zu c)

geg: $y = (x_1 \wedge \overline{x_2} \wedge x_3) \vee (\overline{x_1} \wedge x_2 \wedge x_3) \vee (\overline{x_1} \wedge \overline{x_2} \wedge \overline{x_3}) \vee (x_1 \wedge x_2 \wedge \overline{x_3})$

ges: y

Lösung:

Auf die Terme 1 und 2 sowie 3 und 4 wird jetzt das Distributivgesetz angewendet, wobei bei den Termen 1 und 2 die Variable x_3 und bei den Termen 3 und 4 die negierte Variable $\overline{x_3}$ vor die Terme gezogen werden. Die daraus resultierenden Terme ergeben dann zum einen die Antivalenz und zum anderen die Äquivalenz, wobei die Äquivalenz gleich der negierten Antivalenz ist.

$$y = \{[\underbrace{(x_1 \wedge \overline{x_2}) \vee (\overline{x_1} \wedge x_2)}_{x_1 \nleftrightarrow x_2}] \wedge x_3\} \vee \{[\underbrace{(\overline{x_1} \wedge \overline{x_2}) \vee (x_1 \wedge x_2)}_{x_1 \leftrightarrow x_2 = \overline{x_1 \nleftrightarrow x_2}}] \wedge \overline{x_3}\}$$

Da diese resultierenden Terme und die Variable x_3 jeweils in nicht negierter Form und in negierter Form in den Teilfunktionen vorkommen, ergibt sich hieraus für die Schaltfunktion die antivalente Verknüpfung der drei Variablen:

$$y = [(x_1 \nleftrightarrow x_2) \wedge x_3] \vee [(\overline{x_1 \nleftrightarrow x_2}) \wedge \overline{x_3}] = \underline{x_1 \nleftrightarrow x_2 \nleftrightarrow x_3}$$

zu d)

geg $Y = \overline{(A \wedge B \wedge \overline{C} \wedge D)} \vee A$

ges: Y

Lösung:

$$Y = \overline{(A \wedge B \wedge \overline{C} \wedge D)} \vee A$$

Zur Vereinfachung wird hier durch Anwendung des De Morgan'schen Theorems auf den Term 1 die Konjunktion in eine Disjunktion der Variablen umgewandelt.

$$Y = (\overline{A} \vee \overline{B} \vee C \vee \overline{D}) \vee A$$

Des Weiteren werden das Assoziativ- und das Kommutativgesetz angewendet. Für die disjunktive Verknüpfung einer Variablen in nicht negierter Form mit der negierten Variablen ergibt sich die Konstante 1. Für die dann verbleibende disjunktive Verknüpfung der Konstanten 1 mit einer Variablen beziehungsweise einem Term erfolgt ebenso die Konstante 1. Die so umgeformte Schaltfunktion lautet dann:

$$Y = \underbrace{\overline{A} \vee A}_{=1} \vee \overline{B} \vee C \vee \overline{D} = \underline{1}$$

zu e)

geg: $y = (\overline{x_1} \wedge \overline{x_2} \wedge \overline{x_3}) \vee (\overline{x_1} \wedge \overline{x_2} \wedge x_3) \vee (x_1 \wedge \overline{x_2} \wedge x_3) \vee (\overline{x_1} \wedge x_2 \wedge x_3) \vee (x_1 \wedge x_2 \wedge x_3)$

ges: y

Lösung:

$$y = \underbrace{(\overline{x_1} \wedge \overline{x_2} \wedge \overline{x_3})}_{1} \vee \underbrace{(\overline{x_1} \wedge \overline{x_2} \wedge x_3)}_{2} \vee \underbrace{(x_1 \wedge \overline{x_2} \wedge x_3)}_{3} \vee \underbrace{(\overline{x_1} \wedge x_2 \wedge x_3)}_{4} \vee \underbrace{(x_1 \wedge x_2 \wedge x_3)}_{5}$$

In den Termen 1 und 2 sind die Variablen x_1 und x_2 negiert und konjunktiv mit der Variablen $x_3$verknüpft und in den Termen 2 bis 5 sind die Variablen x_1 und x_2 in nicht negierter Form oder negierter Form in allen Kombinationsmöglichkeiten konjunktiv mit der Variablen x_3 in nicht negierter Form verknüpft. Term 2 wird jetzt nochmals hinzugefügt, sodass auf die Terme 1 und 2 sowie 2 bis 5 jeweils das Distributivgesetz angewendet werden kann.

$$y = [(\overline{x_1} \wedge \overline{x_2}) \wedge \underbrace{(\overline{x_3} \vee x_3)}_{=1}] \vee \{\underbrace{[(\overline{x_1} \wedge \overline{x_2}) \vee (x_1 \wedge \overline{x_2}) \vee (\overline{x_1} \wedge x_2) \vee (x_1 \wedge x_2)]}_{=1} \wedge x_3)\}$$

Die disjunktive Verknüpfung einer Variablen in nicht negierter Form mit dieser Variablen in negierter Form ist gleich der Konstanten 1. Ebenso ist die disjunktive Verknüpfung aller Kombinationsmöglichkeiten der Variablen gleich der Konstanten 1, womit sich für die Schaltfunktion Folgendes ergibt:

$$y = [(\overline{x_1} \wedge \overline{x_2}) \wedge 1] \vee (1 \wedge x_3)$$

Die konjunktive Verknüpfung einer Variablen mit der Konstanten 1 ergibt wieder die Variable selbst, weswegen sich für die Schaltfunktion Folgendes ergibt:

$$y = \underline{(\overline{x_1} \wedge \overline{x_2}) \vee x_3}$$

Übung 9.3

Ergänzen Sie die folgenden Boole'schen Ausdrücke unter Anwendung der Regeln der Schaltalgebra um die fehlende(n) Variablen, sodass nur Terme mit allen Variablen entstehen:

a) $f(a, b, c) = (a \wedge b) \vee \overline{b}$

b) $f(a, b, c, d) = (a \wedge b \wedge \overline{c}) \vee (b \wedge c)$

zu a)

geg: $f(a, b, c) = (a \wedge b) \vee \overline{b}$

ges: $f(a, b, c)$

Lösung:

Um nur Terme mit allen Variablen zu erhalten, müssen die fehlenden Variablen jeweils als Disjunktion, der nicht negierten Form und der negierten Form konjunktiv ergänzt werden, so ergibt sich für diese Verknüpfung die Konstante 1. Dies ist zulässig, weil die Konjunktion einer Variablen oder eines Terms mit der Konstanten 1 wieder die Variable beziehungsweise den Term ergibt. Im Term 1 fehlt nur die Variable c und in dem Term 2, der nur aus der Variablen b besteht, fehlen die Variablen a und c, weswegen diese hinzugefügt werden.

$$f(a,b,c) = \underbrace{(a \wedge b)}_{1} \vee \underbrace{\overline{b}}_{2} = \underbrace{[a \wedge b \wedge (c \vee \overline{c})]}_{3} \vee \underbrace{[(a \vee \overline{a}) \wedge \overline{b} \wedge (c \vee \overline{c})]}_{4}$$

Durch einmalige Anwendung des Distributivgesetzes auf den so gewonnenen Term 3 und zweimalige Anwendung des Distributivgesetzes auf den Term 4 folgt unter Beachtung der Vorrangregeln die disjunktive Verknüpfung von sechs Termen, die alle drei Variablen konjunktiv verknüpft, entweder in nicht negierter Form oder negierter Form, enthalten.

$$\begin{aligned} f(a,b,c) &= [(a \wedge b \wedge c) \vee (a \wedge b \wedge \overline{c})] \vee [(a \vee \overline{a}) \wedge \overline{b} \wedge (c \vee \overline{c})] \\ &= (a \wedge b \wedge c) \vee (a \wedge b \wedge \overline{c}) \vee [a \wedge \overline{b} \wedge (c \vee \overline{c})] \vee [\overline{a} \wedge \overline{b} \wedge (c \vee \overline{c})] \\ &= \underline{(a \wedge b \wedge c) \vee (a \wedge b \wedge \overline{c}) \vee (a \wedge \overline{b} \wedge c) \vee (a \wedge \overline{b} \wedge \overline{c}) \vee (\overline{a} \wedge \overline{b} \wedge c) \vee (\overline{a} \wedge \overline{b} \wedge \overline{c})} \end{aligned}$$

zu b)

geg: $f(a,b,c,d) = (a \wedge b \wedge \overline{c}) \vee (b \wedge c)$

ges: $f(a,b,c,d)$

Lösung:

Um nur Terme mit allen Variablen zu erhalten, müssen die fehlenden Variablen jeweils als Disjunktion, der nicht negierten Form und der negierten Form konjunktiv ergänzt werden, so ergibt sich für diese Verknüpfung die Konstante 1. Dies ist zulässig, weil die Konjunktion einer Variablen oder eines Terms mit der Konstanten 1 wieder die Variable beziehungsweise den Term ergibt. Im Term 1 fehlt nur die Variable d und in dem Term 2, der nur aus den Variablen b und c besteht, fehlen die Variablen a und d, weswegen diese hinzugefügt werden.

$$\begin{aligned} f(a,b,c,d) &= \underbrace{(a \wedge b \wedge \overline{c})}_{1} \vee \underbrace{(b \wedge c)}_{2} \\ &= \underbrace{[a \wedge b \wedge \overline{c} \wedge (d \vee \overline{d})]}_{3} \vee \underbrace{[(a \vee \overline{a}) \wedge b \wedge c \wedge (d \vee \overline{d})]}_{4} \end{aligned}$$

Durch einmalige Anwendung des Distributivgesetzes auf den so gewonnenen Term 3 und zweimalige Anwendung des Distributivgesetzes auf den Term 4 folgt unter Beachtung der

Vorrangregeln die disjunktive Verknüpfung von sechs Termen, die alle vier Variablen konjunktiv verknüpft, entweder in nicht negierter Form oder negierter Form.

$$
\begin{aligned}
f(a,b,c,d) &= [(a \wedge b \wedge \bar{c} \wedge d) \vee (a \wedge b \wedge \bar{c} \wedge \overline{d})] \vee [a \wedge b \wedge c \wedge (d \vee \overline{d})] \\
&\quad \vee [\overline{a} \wedge b \wedge c \wedge (d \vee \overline{d})] \\
f(a,b,c,d) &= (a \wedge b \wedge \bar{c} \wedge d) \vee (a \wedge b \wedge \bar{c} \wedge \overline{d}) \\
&\quad \vee [(a \wedge b \wedge c \wedge d) \vee (a \wedge b \wedge c \wedge \overline{d})] \\
&\quad \vee [(\overline{a} \wedge b \wedge c \wedge d) \vee (\overline{a} \wedge b \wedge c \wedge \overline{d})] \\
f(a,b,c,d) &= \underline{(a \wedge b \wedge \bar{c} \wedge d) \vee (a \wedge b \wedge \bar{c} \wedge \overline{d}) \vee (a \wedge b \wedge c \wedge d) \vee (a \wedge b \wedge c \wedge \overline{d})} \\
&\quad \underline{\vee (\overline{a} \wedge b \wedge c \wedge d) \vee (\overline{a} \wedge b \wedge c \wedge \overline{d})}
\end{aligned}
$$

Kapitel 10

Übung 10.1

Welche der folgenden Systeme von Verknüpfungen sind alleine ausreichend, um alle Boole'schen Funktionen darstellen zu können? Geben Sie an, ob die Aussage für das jeweilige System wahr oder falsch ist.

a) UND-Antivalenz

b) UND-ODER-NEGATION

c) UND-ODER

d) ODER-NEGATION

e) Antivalenz

f) NAND

g) Äquivalenz

h) NOR

zu a)

geg: UND-Antivalenz

ges: Können mit diesem System alle Boole'schen Funktionen dargestellt werden?

Lösung:

Mit der Antivalenz kann eine Negation realisiert werden, wenn beispielsweise die Variable a gleich der Konstanten 1 gesetzt wird:

$$y = (a \wedge \overline{b}) \vee (\overline{a} \wedge b)$$

$$\downarrow \; a = 1$$

$$y = (1 \wedge \overline{b}) \vee (0 \wedge b) = \overline{b}$$

Mit der UND-Verknüpfung und der Negation kann eine NAND-Verknüpfung realisiert werden und somit sind alle Boole'schen Funktionen darstellbar.

Die Aussage ist somit wahr.

zu b)

geg: UND-ODER-NEGATION

ges: Können mit diesem System alle Boole'schen Funktionen dargestellt werden?

Lösung:

Die Aussage ist wahr.

zu c)

geg: UND-ODER

ges: Können mit diesem System alle Boole'schen Funktionen dargestellt werden?

Lösung:

Mit einer UND- oder ODER-Verknüpfung kann keine Negation realisiert werden, weswegen nicht alle Boole'schen Funktionen darstellbar sind.

Die Aussage ist falsch.

zu d)

geg: ODER-Negation

ges: Können mit diesem System alle Boole'schen Funktionen dargestellt werden?

Lösung:

Mit einer ODER-Verknüpfung und einer Negation kann eine NOR-Verknüpfung realisiert werden, weswegen alle Boole'schen Funktionen realisierbar sind.

Die Aussage ist wahr.

zu e)

geg: Antivalenz

ges: Können mit diesem System alle Boole'schen Funktionen dargestellt werden?

Lösung:

Mit einer Antivalenz-Verknüpfung kann nur eine Negation realisiert werden, aber keine UND- oder ODER-Verknüpfung, weswegen nicht alle Boole'schen Funktionen realisierbar sind.

Die Aussage ist falsch.

zu f)

geg: NAND

ges: Können mit diesem System alle Boole'schen Funktionen dargestellt werden?

Lösung:

Mit einer NAND-Verknüpfung kann eine Negation, eine UND- und eine ODER-Verknüpfung realisiert werden, weswegen alle Boole'schen Funktionen realisierbar sind.

Die Aussage ist wahr.

zu g)

geg: Äquivalenz

ges: Können mit diesem System alle Boole'schen Funktionen dargestellt werden?

Lösung:

Mit einer Äquivalenz-Verknüpfung kann eine Negation, aber keine UND- oder eine ODER-Verknüpfung realisiert werden, weswegen nicht alle Boole'schen Funktionen realisierbar sind.

Die Aussage ist falsch.

zu h)

geg: NOR

ges: Können mit diesem System alle Boole'schen Funktionen dargestellt werden?

Lösung:

Mit einer NOR-Verknüpfung kann eine Negation, eine UND- und eine ODER-Verknüpfung realisiert werden, weswegen alle Boole'schen Funktionen realisierbar sind.

Die Aussage ist wahr.

Übung 10.2

Entwerfen Sie eine Negation auf zwei Wegen mit NAND-Verknüpfungen mit zwei Eingängen und geben Sie dazu die entsprechende Schaltfunktion an.

geg: NAND

ges: Schaltfunktion der Negation auf zwei Wegen

Lösung:

1. Weg: Gleichsetzen der zweiten Eingangsvariablen mit der Konstanten 1

$$y(a, b) = \overline{a \wedge b}$$

$$y(a, b = 1) = \overline{a \wedge 1} = \overline{a}$$

2. Weg: Gleichsetzen der beiden Eingangsvariablen

$$y(a, b) = \overline{a \wedge b}$$

$$y(a, b = a) = \overline{a \wedge a} = \overline{a}$$

Übung 10.3

Entwerfen Sie eine Negation auf zwei Wegen mit NOR-Verknüpfungen mit zwei Eingängen und geben Sie dazu die entsprechende Schaltfunktion an.

geg: NOR

ges: Schaltfunktion der Negation auf zwei Wegen

Lösung:

1. Weg: Gleichsetzen der zweiten Eingangsvariablen mit der Konstanten 0

$$y(a, b) = \overline{a \vee b}$$

$$y(a, b = 0) = (\overline{a \vee 0}) = \overline{a}$$

2. Weg: Gleichsetzen der beiden Eingangsvariablen

$$y(a, b) = \overline{a \vee b}$$

$$y(a, b = a) = (\overline{a \vee a}) = \overline{a}$$

Übung 10.4

Geben Sie für die Schaltfunktion $y = (x_1 \wedge \overline{x_2}) \vee (\overline{x_1} \wedge x_2)$ die Verknüpfungsschaltung nur mit

a) NAND-Verknüpfungen und

b) NOR-Verknüpfungen

an, indem Sie zunächst die Schaltfunktion mittels der Regeln der Schaltalgebra umformen.

zu a)

geg: $y = (x_1 \wedge \overline{x_2}) \vee (\overline{x_1} \wedge x_2)$

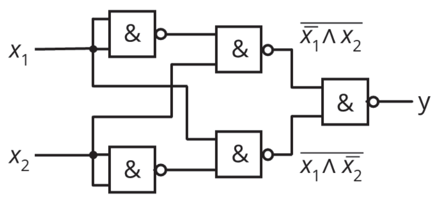
ges: Verknüpfungsschaltung nur mit NAND-Verknüpfungen

Lösung:

Um für die Schaltfunktion eine Lösung nur mit NAND-Verknüpfungen zu erhalten, müssen Sie zunächst die Disjunktion in eine Konjunktion umformen. Dies erreichen Sie, wenn Sie die gesamte Funktion doppelt negieren und dann das De Morgan'sche Theorem darauf anwenden.

$$y = (x_1 \wedge \overline{x_2}) \vee (\overline{x_1} \wedge x_2) = \overline{\overline{(x_1 \wedge \overline{x_2}) \vee (\overline{x_1} \wedge x_2)}} = \underline{\overline{\overline{(x_1 \wedge \overline{x_2})} \wedge \overline{(\overline{x_1} \wedge x_2)}}}$$

Die Negation mit einer NAND-Verknüpfung kann dabei durch Gleichsetzung der beiden Variablen erfolgen. Für die entsprechende Verknüpfungsschaltung nur mit NAND-Verknüpfungen ergibt sich dann:



zu b)

geg: $y = (x_1 \wedge \overline{x_2}) \vee (\overline{x_1} \wedge x_2)$

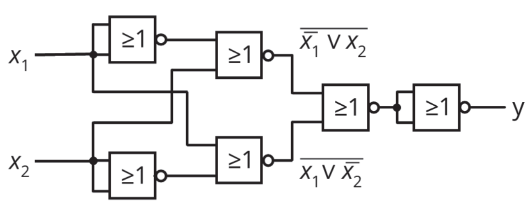
ges: Verknüpfungsschaltung nur mit NOR-Verknüpfungen

Lösung:

Um für die Schaltfunktion eine Lösung nur mit NOR-Verknüpfungen zu erhalten, müssen Sie zunächst die Konjunktion der Terme 1 und 2 in eine Disjunktion umformen. Dies erreichen Sie, wenn Sie die Terme 1 und 2 jeweils doppelt negieren und dann das De Morgan'sche Theorem darauf anwenden. Des Weiteren ist die Disjunktion der Terme 1 und 2 doppelt zu negieren, um eine NOR-Verknüpfung zu erhalten.

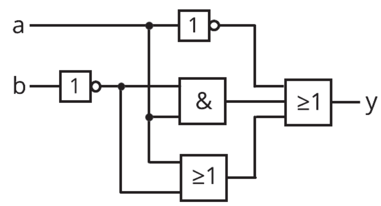
$$y = \underbrace{(x_1 \wedge \overline{x_2})}_{1} \vee \underbrace{(\overline{x_1} \wedge x_2)}_{2} = \overline{\overline{\overline{\overline{(x_1 \wedge \overline{x_2})}} \vee \overline{\overline{(\overline{x_1} \wedge x_2)}}}} = \underline{\overline{\overline{\overline{(\overline{x_1} \vee x_2)} \vee \overline{(x_1 \vee \overline{x_2})}}}}$$

Die Negation mit einer NOR-Verknüpfung kann dabei durch Gleichsetzung der beiden Variablen erfolgen. Für die entsprechende Verknüpfungsschaltung nur mit NOR-Verknüpfungen ergibt sich dann:



Übung 10.5

Geben Sie für folgendes Schaltnetz durch Umzeichnen die Verknüpfungsschaltung nur mit



a) NAND-Verknüpfungen und

b) NOR-Verknüpfungen

an.

zu a)

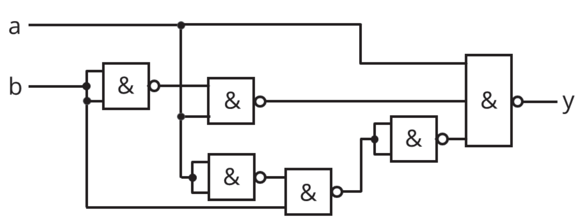
geg: Gegebene Schaltung

ges: Verknüpfungsschaltung nur mit NAND-Verknüpfungen

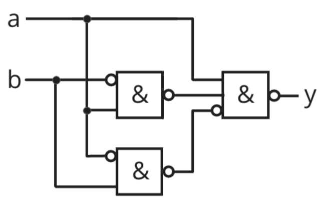
Lösung:

Hier gibt es jetzt zwei Möglichkeiten der Vorgehensweise: 1. Sukzessiver Ersatz der einzelnen Verknüpfungsglieder durch entsprechende diskrete NAND-Verknüpfungen, wobei doppelte Negationen entfallen. 2. Ersatz der Negationen durch eine Negation des folgenden Eingangs einer Verknüpfung, die UND-Verknüpfung wird um die Negation des Ausgangs und der Negation des folgenden Eingangs ergänzt und bei der ODER-Verknüpfung werden sämtliche Ein- und Ausgänge negiert und das Zeichen der Disjunktion des grafischen Symbols wird durch das Zeichen für die Konjunktion ersetzt, wobei in allen Fällen doppelte Negationen entfallen.

Für die 1. Möglichkeit ergibt sich dann für die Verknüpfungsschaltung nur mit NAND-Verknüpfungen:



Für die 2. Möglichkeit ergibt sich dann für die Verknüpfungsschaltung nur mit NAND-Verknüpfungen:



zu b)

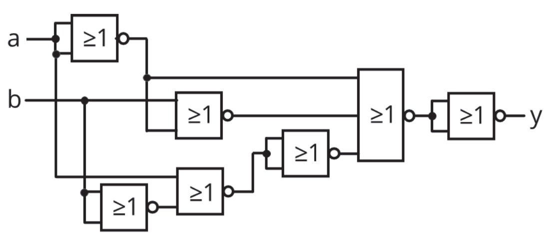
geg: Gegebene Schaltung

ges: Verknüpfungsschaltung nur mit NOR-Verknüpfungen

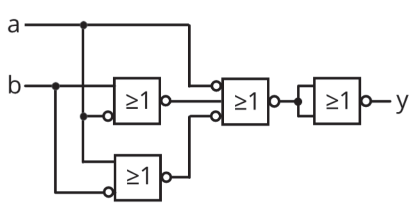
Lösung:

Hier gibt es jetzt ebenfalls zwei Möglichkeiten der Vorgehensweise: 1. Sukzessiver Ersatz der einzelnen Verknüpfungsglieder durch entsprechende diskrete NOR-Verknüpfungen, wobei doppelte Negationen entfallen. 2. Ersatz der Negationen durch eine Negation des folgenden Eingangs einer Verknüpfung, beziehungsweise wenn keine Verknüpfung folgt, wird die Negation durch eine diskrete NOR-Verknüpfung für die Negation ersetzt, die ODER-Verknüpfung wird um die Negation des Ausgangs und der Negation des folgenden Eingangs ergänzt und bei der UND-Verknüpfung werden sämtliche Ein- und Ausgänge negiert und das Zeichen für die Konjunktion des grafischen Symbols wird durch das Zeichen für die Disjunktion ersetzt, wobei in allen Fällen doppelte Negationen entfallen.

Für die 1. Möglichkeit ergibt sich dann für die Verknüpfungsschaltung nur mit NOR-Verknüpfungen:



Für die 2. Möglichkeit ergibt sich dann für die Verknüpfungsschaltung nur mit NOR-Verknüpfungen:



Kapitel 11

Übung 11.1

Geben Sie für die gegebene Wahrheitstabelle

Nr.	c	b	a	y
0	0	0	0	0
1	0	0	1	1
2	0	1	0	1
3	0	1	1	0
4	1	0	0	1
5	1	0	1	0
6	1	1	0	0
7	1	1	1	1

a) die disjunktive und

b) die konjunktive Normalform

der Schaltfunktion y an. Leiten Sie dabei die konjunktive Normalform von der negierten Schaltfunktion $\overline{y}$ ab, indem Sie die Wahrheitstabelle entsprechend ergänzen.

zu a)

geg: Gegebene Wahrheitstabelle der Schaltfunktion y

ges: Disjunktive Normalform (DNF) der Schaltfunktion y

Lösung:

Hierzu müssen jetzt alle Minterme disjunktiv verknüpft werden und Sie erhalten die disjunktive Normalform (DNF):

$$y = \underline{(a \wedge \overline{b} \wedge \overline{c}) \vee (\overline{a} \wedge b \wedge \overline{c}) \vee (\overline{a} \wedge \overline{b} \wedge c) \vee (a \wedge b \wedge c)}$$

zu b)

geg: Gegebene Wahrheitstabelle der Schaltfunktion y

ges: Wahrheitstabelle der negierten Schaltfunktion y, konjunktive Normalform (KNF) der Schaltfunktion y

Lösung:

Hierzu muss jetzt die Wahrheitstabelle um die negierte Schaltfunktion ergänzt werden.

Nr.	c	b	a	y	$\overline{y}$
0	0	0	0	0	1
1	0	0	1	1	0
2	0	1	0	1	0
3	0	1	1	0	1
4	1	0	0	1	0
5	1	0	1	0	1
6	1	1	0	0	1
7	1	1	1	1	0

Für die disjunktive Normalform der negierten Schaltfunktion folgt dann:

$$\overline{y} = (\overline{a} \wedge \overline{b} \wedge \overline{c}) \vee (a \wedge b \wedge \overline{c}) \vee (a \wedge \overline{b} \wedge c) \vee (\overline{a} \wedge b \wedge c)$$

Diese muss jetzt im nächsten Schritt nochmals negiert werden.

$$\overline{\overline{y}} = \overline{(\overline{a} \wedge \overline{b} \wedge \overline{c}) \vee (a \wedge b \wedge \overline{c}) \vee (a \wedge \overline{b} \wedge c) \vee (\overline{a} \wedge b \wedge c)}$$

Durch Anwendung des De Morgan'schen Theorems auf den gesamten Ausdruck folgt dann für die konjunktive Normalform (KNF):

$$y = \underline{(a \vee b \vee c) \wedge (\overline{a} \vee \overline{b} \vee c) \wedge (\overline{a} \vee b \vee \overline{c}) \wedge (a \vee \overline{b} \vee \overline{c})}$$

Übung 11.2

Geben Sie für die gegebene Wahrheitstabelle

Nr.	d	c	b	a	y
0	0	0	0	0	1
1	0	0	0	1	1
2	0	0	1	0	1
3	0	0	1	1	0
4	0	1	0	0	1
5	0	1	0	1	1
6	0	1	1	0	1
7	0	1	1	1	0
8	1	0	0	0	1
9	1	0	0	1	1
10	1	0	1	0	1
11	1	0	1	1	0
12	1	1	0	0	1
13	1	1	0	1	1
14	1	1	1	0	1
15	1	1	1	1	0

a) die konjunktive und

b) die disjunktive Normalform

der Schaltfunktion y an. Leiten Sie dabei die disjunktive Normalform von der negierten Schaltfunktion $\overline{y}$ ab, indem Sie die Wahrheitstabelle entsprechend ergänzen.

zu a)

geg: Gegebene Wahrheitstabelle der Schaltfunktion y

ges: Konjunktive Normalform (KNF) der Schaltfunktion y

Lösung:

Hierzu müssen jetzt alle Maxterme konjunktiv verknüpft werden und Sie erhalten die konjunktive Normalform (KNF). Dabei ist allerdings darauf zu achten, dass die Variablen, sei es in nicht negierter oder negierter Form, negiert werden müssen, einer der häufigsten Fehler bei der Bildung der konjunktiven Normalform.

$$y = \underline{(\overline{a} \vee \overline{b} \vee c \vee d) \wedge (\overline{a} \vee \overline{b} \vee \overline{c} \vee d) \wedge (\overline{a} \vee \overline{b} \vee c \vee \overline{d}) \wedge (\overline{a} \vee \overline{b} \vee \overline{c} \vee \overline{d})}$$

zu b)

geg: Gegebene Wahrheitstabelle der Schaltfunktion y

ges: Wahrheitstabelle der negierten Schaltfunktion y, konjunktive Normalform (DNF) der Schaltfunktion y

Lösung:

Hierzu muss jetzt die Wahrheitstabelle um die negierte Schaltfunktion ergänzt werden.

Nr.	d	c	b	a	y	$\overline{y}$
0	0	0	0	0	1	0
1	0	0	0	1	1	0
2	0	0	1	0	1	0
3	0	0	1	1	0	1
4	0	1	0	0	1	0
5	0	1	0	1	1	0
6	0	1	1	0	1	0
7	0	1	1	1	0	1
8	1	0	0	0	1	0
9	1	0	0	1	1	0
10	1	0	1	0	1	0
11	1	0	1	1	0	1
12	1	1	0	0	1	0
13	1	1	0	1	1	0
14	1	1	1	0	1	0
15	1	1	1	1	0	1

Für die konjunktive Normalform der negierten Schaltfunktion folgt dann:

$$\begin{aligned}\overline{y} = {} & (a \vee b \vee c \vee d) \wedge (\overline{a} \vee b \vee c \vee d) \wedge (a \vee \overline{b} \vee c \vee d) \wedge (a \vee b \vee \overline{c} \vee d) \\ & \wedge (\overline{a} \vee b \vee \overline{c} \vee d) \wedge (a \vee \overline{b} \vee \overline{c} \vee d) \wedge (a \vee b \vee c \vee \overline{d}) \wedge (\overline{a} \vee b \vee c \vee \overline{d}) \\ & \wedge (a \vee \overline{b} \vee c \vee \overline{d}) \wedge (a \vee b \vee \overline{c} \vee \overline{d}) \wedge (\overline{a} \vee b \vee \overline{c} \vee \overline{d}) \wedge (a \vee \overline{b} \vee \overline{c} \vee \overline{d})\end{aligned}$$

Diese muss jetzt im nächsten Schritt nochmals negiert werden.

$$\begin{aligned}\overline{\overline{y}} = {} & \overline{(a \vee b \vee c \vee d) \wedge (\overline{a} \vee b \vee c \vee d) \wedge (a \vee \overline{b} \vee c \vee d)} \\ & \overline{\wedge (a \vee b \vee \overline{c} \vee d) \wedge (\overline{a} \vee b \vee \overline{c} \vee d) \wedge (a \vee \overline{b} \vee \overline{c} \vee d)} \\ & \overline{\wedge (a \vee b \vee c \vee \overline{d}) \wedge (\overline{a} \vee b \vee c \vee \overline{d}) \wedge (a \vee \overline{b} \vee c \vee \overline{d})} \\ & \overline{\wedge (a \vee b \vee \overline{c} \vee \overline{d}) \wedge (\overline{a} \vee b \vee \overline{c} \vee \overline{d}) \wedge (a \vee \overline{b} \vee \overline{c} \vee \overline{d})}\end{aligned}$$

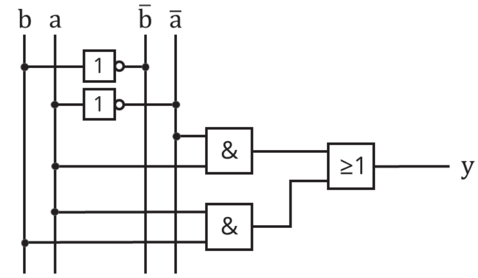
Durch Anwendung des De Morgan'schen Theorems auf den gesamten Ausdruck folgt dann für die disjunktive Normalform (DNF):

$$\begin{aligned}y = {} & \underline{(\overline{a} \wedge \overline{b} \wedge \overline{c} \wedge \overline{d}) \vee (a \wedge \overline{b} \wedge \overline{c} \wedge \overline{d}) \vee (\overline{a} \wedge b \wedge \overline{c} \wedge \overline{d})} \\ & \underline{\vee (\overline{a} \wedge \overline{b} \wedge c \wedge \overline{d}) \vee (a \wedge \overline{b} \wedge c \wedge \overline{d}) \vee (\overline{a} \wedge b \wedge c \wedge \overline{d})} \\ & \underline{\vee (\overline{a} \wedge \overline{b} \wedge \overline{c} \wedge d) \vee (a \wedge \overline{b} \wedge \overline{c} \wedge d) \vee (\overline{a} \wedge b \wedge \overline{c} \wedge d)} \\ & \underline{\vee (\overline{a} \wedge \overline{b} \wedge c \wedge d) \vee (a \wedge \overline{b} \wedge c \wedge d) \vee (\overline{a} \wedge b \wedge c \wedge d)}\end{aligned}$$

Kapitel 12

Übung 12.1

Analysieren Sie nachfolgendes Schaltnetz:



a) Geben Sie die Wahrheitstabelle, die disjunktive Normalform an und vereinfachen Sie die Schaltfunktion mittels der Regeln der Schaltalgebra so weit wie möglich, indem Sie die Konstanten 0 und 1 an die Variablen anlegen.

b) Ermitteln Sie die Schaltfunktion durch Einführung von Teilfunktionen.

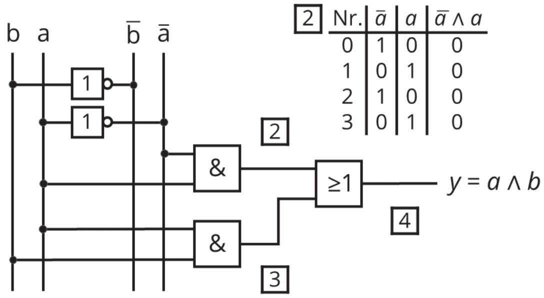
zu a)

geg: Gegebenes Schaltnetz

ges: Wahrheitstabelle, disjunktive Normalform und vereinfachte Schaltfunktion y

Lösung:

Durch sukzessive Entwicklung der Wahrheitstabelle von den Variablen in Richtung der Schaltfunktion folgt nachfolgende Wahrheitstabelle für die Schaltfunktion y:



2

Nr.	$\bar{a}$	a	$\bar{a} \wedge a$
0	1	0	0
1	0	1	0
2	1	0	0
3	0	1	0

4

Nr.	b	a	2	3	$y = 2 \vee 3$
0	0	0	0	0	0
1	0	1	0	0	0
2	1	0	0	0	0
3	1	1	0	1	1

1

Nr.	b	a
0	0	0
1	0	1
2	1	0
3	1	1

3

Nr.	a	b	$a \wedge b$
0	0	0	0
1	1	0	0
2	0	1	0
3	1	1	1

Da es nur einen Minterm gibt, ist dieser auch gleichzeitig die disjunktive Normalform der Schaltfunktion. Eine weitere Vereinfachung ist nicht möglich.

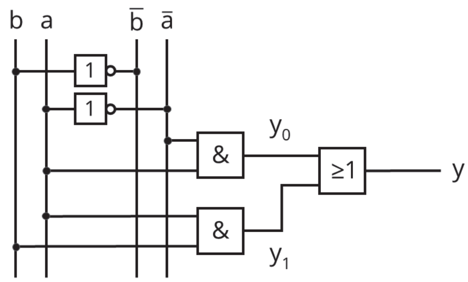
zu b)

geg: Gegebenes Schaltnetz

ges: Schaltfunktion y

Lösung:

Zunächst werden die Variablen der Teilfunktionen in der gegebenen Schaltung benannt, wie dies in der nachfolgenden Schaltung vorgenommen ist:



Im nächsten Schritt werden die Teilfunktionen y_0 und y_1 aufgestellt und dann in die Schaltfunktion y eingesetzt:

$$y_0 = \overline{a} \wedge a = 0$$

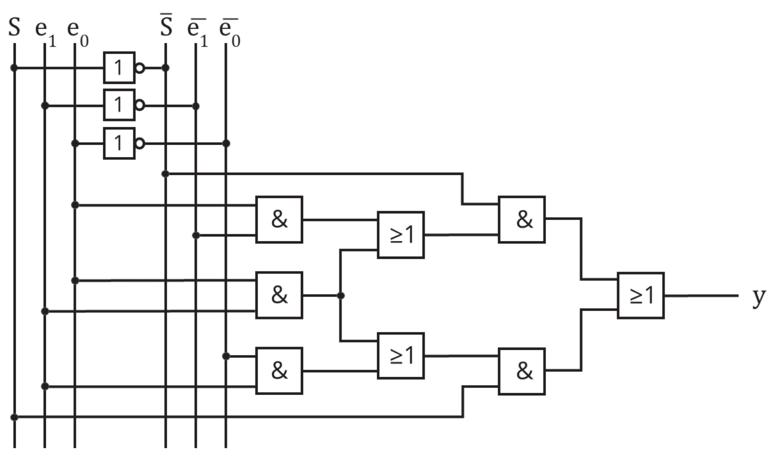
$$y_1 = a \wedge b$$

Für die Schaltfunktion ergibt sich dann:

$$y = y_0 \wedge y_1 = 0 \vee (\, a \wedge b) = \underline{a \wedge b}$$

Übung 12.2

Analysieren Sie nachfolgendes Schaltnetz:



a) Geben Sie die Wahrheitstabelle und die disjunktive Normalform an und vereinfachen Sie die Schaltfunktion mittels der Regeln der Schaltalgebra so weit wie möglich, indem Sie die Konstanten 0 und 1 an die Variablen anlegen.

b) Ermitteln Sie die Schaltfunktion durch Einführung von Teilfunktionen.

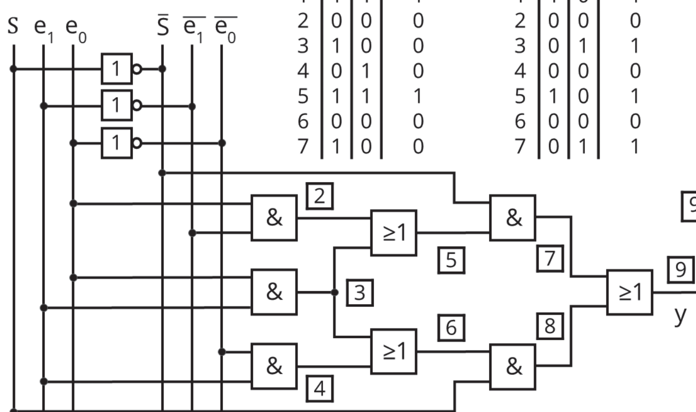
zu a)

geg: Gegebenes Schaltnetz

ges: Wahrheitstabelle, disjunktive Normalform und vereinfachte Schaltfunktion y

Lösung:

Durch sukzessive Entwicklung der Wahrheitstabelle von den Variablen in Richtung der Schaltfunktion folgt nachfolgende Wahrheitstabelle für die Schaltfunktion y:



1

Nr.	S	e_1	e_0
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	1	1	0
7	1	1	1

2

Nr.	e_0	$\bar{e}_1$	$e_0 \wedge \bar{e}_1$
0	0	1	0
1	1	1	1
2	0	0	0
3	1	0	0
4	0	1	0
5	1	1	1
6	0	0	0
7	1	0	0

3

Nr.	e_0	e_1	$e_0 \wedge e_1$
0	0	0	0
1	1	0	0
2	0	1	0
3	1	1	1
4	0	0	0
5	1	0	0
6	0	1	0
7	1	1	1

4

Nr.	$\bar{e}_0$	e_1	$\bar{e}_0 \wedge e_1$
0	1	0	0
1	0	0	0
2	1	1	1
3	0	1	0
4	1	0	0
5	0	0	0
6	1	1	1
7	0	1	0

5

Nr.	2	3	2 ∨ 3
0	0	0	0
1	1	0	1
2	0	0	0
3	0	1	1
4	0	0	0
5	1	0	1
6	0	0	0
7	0	1	1

6

Nr.	3	4	3 ∨ 4
0	0	0	0
1	0	0	0
2	0	1	1
3	1	0	1
4	0	0	0
5	0	0	0
6	0	1	1
7	1	0	1

7

Nr.	$\bar{S}$	5	$\bar{S}$ ∧ 5
0	1	0	0
1	1	1	1
2	1	0	0
3	1	1	1
4	0	0	0
5	0	1	0
6	0	0	0
7	0	1	0

8

Nr.	6	S	6 ∧ S
0	0	0	0
1	0	0	0
2	1	0	0
3	1	0	0
4	0	1	0
5	0	1	0
6	1	1	1
7	1	1	1

9

Nr.	S	e_1	e_0	7	8	y = 7 ∨ 8
0	0	0	0	0	0	0
1	0	0	1	1	0	1
2	0	1	0	0	0	0
3	0	1	1	1	0	1
4	1	0	0	0	0	0
5	1	0	1	0	0	0
6	1	1	0	0	1	1
7	1	1	1	0	1	1

Für die Schaltfunktion ergeben sich vier Minterme, womit für die disjunktive Normalform folgender Ausdruck folgt:

$$y = \underbrace{(e_0 \wedge \overline{e_1} \wedge \bar{S})}_{1} \vee \underbrace{(e_0 \wedge e_1 \wedge \bar{S})}_{2} \vee \underbrace{(\overline{e_0} \wedge e_1 \wedge S)}_{3} \vee \underbrace{(e_0 \wedge e_1 \wedge S)}_{4}$$

Durch zweimalige Anwendung des Distributivgesetzes auf die Variable S in nicht negierter und negierter Form (Terme 1 und 2 sowie 3 und 4) folgt für die Schaltfunktion y folgender Ausdruck:

$$y = \{\underbrace{[(e_0 \wedge \overline{e_1}) \vee (e_0 \wedge e_1)]}_{5} \wedge \overline{S}\} \vee \{\underbrace{[(\overline{e_0} \wedge e_1) \vee (e_0 \wedge e_1)]}_{6} \wedge S\}$$

Auf die so entstandenen Terme 5 und 6 kann jetzt nochmals das Distributivgesetz auf die Variablen e_0 und e_1 in nicht negierter Form angewendet werden, womit für die vereinfachte Schaltfunktion y folgt:

$$y = [(e_0 \wedge \underbrace{(\overline{e_1} \vee e_1)}_{=1} \wedge \overline{S}] \vee [\underbrace{(\overline{e_0} \vee e_0)}_{=1} \wedge e_1 \wedge S] = \underline{(e_0 \wedge \overline{S}) \vee (e_1 \wedge S)}$$

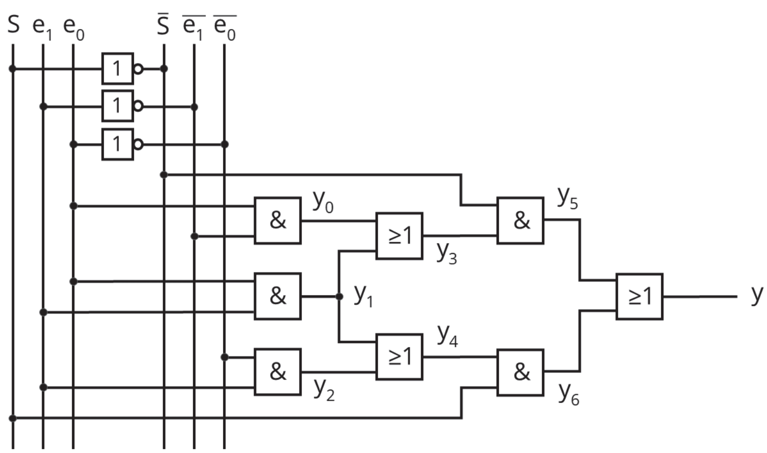
zu b)

geg: Gegebenes Schaltnetz

ges: Schaltfunktion y

Lösung:

Zunächst werden die Variablen der Teilfunktionen in der gegebenen Schaltung benannt, wie dies in der nachfolgenden Schaltung vorgenommen ist:



Im nächsten Schritt werden die Teilfunktionen y_0, y_1 und y_2 aufgestellt und dann in die nachfolgenden Teilfunktionen eingesetzt:

$$y_0 = e_0 \wedge \overline{e_1}$$

$$y_1 = \mathrm{e}_0 \wedge \mathrm{e}_1$$

$$y_2 = \overline{\mathrm{e}_0} \wedge \mathrm{e}_1$$

$$y_3 = y_0 \vee y_1 = (e_0 \wedge \overline{e_1}) \vee (e_0 \wedge e_1) = e_0 \wedge \underbrace{(\overline{e_1} \vee e_1)}_{=1} = e_0$$

$$y_4 = y_1 \vee y_2 = (e_0 \wedge e_1) \vee (\overline{e_0} \wedge e_1) = \underbrace{(e_0 \vee \overline{e_0})}_{=1} \wedge e_1 = e_1$$

$$y_5 = \overline{S} \wedge y_3 = \overline{S} \wedge e_0 = e_0 \wedge \overline{S}$$

$$y_6 = y_4 \wedge S = e_1 \wedge S$$

Für die Schaltfunktion y folgt dann mit den Teilfunktionen y_5 und y_6 folgender Ausdruck:

$$\mathrm{y} = y_5 \vee y_6 = \underline{(e_0 \wedge \overline{S}) \vee (\ e_1 \wedge S)}$$

Kapitel 13

Übung 13.1

Entwerfen Sie das Schaltnetz für die Summe $s(s_1, s_0)$ der Addition zweier einstelliger Dualzahlen a_0 und b_0. Geben Sie dazu

a) die Wahrheitstabelle,

b) die Schaltfunktionen in der disjunktiven Normalform,

c) das Schaltnetz der Schaltfunktionen,

d) die Vereinfachung der Schaltfunktionen mittels der Regeln der Schaltalgebra und

e) das vereinfachte Schaltnetz an.

zu a)

geg: $s(s_1, s_0) = a_0 + b_0$

ges: Wahrheitstabelle der Schaltfunktionen s_0 und s_1

Lösung:

Nr.	b_0	a_0	s_1	s_0
0	0	0	0	0
1	0	1	0	1
2	1	0	0	1
3	1	1	1	0

zu b)

geg: Wahrheitstabelle der Schaltfunktionen s_0 und s_1

ges: Schaltfunktionen in der disjunktiven Normalform

Lösung:

Für die Summe $s(s_1, s_0)$ der beiden einstelligen Dualzahlen a_0 und b_0 sind zwei Schaltfunktionen zu bestimmen. Für die Schaltfunktion s_0 folgt aus der Wahrheitstabelle mit zwei Mintermen:

$$s_0 = \underline{(a_0 \wedge \overline{b_0}) \vee (\overline{a_0} \wedge b_0)}$$

Für die Schaltfunktion s_1 folgt für den einen Minterm aus der Wahrheitstabelle:

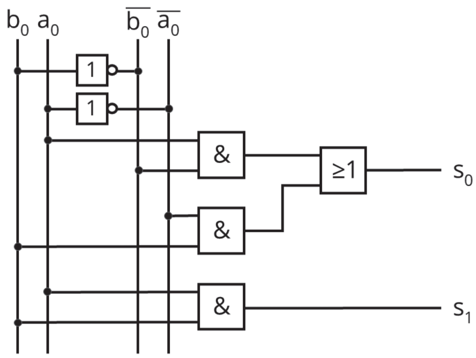
$$s_1 = \underline{a_0 \wedge b_0}$$

zu c)

geg: Schaltfunktionen s_0 und s_1 in der disjunktiven Normalform

ges: Vereinfachung der Schaltfunktionen s_0 und s_1 mittels der Regeln der Schaltalgebra

Lösung:



zu d)

geg: Schaltfunktionen in der disjunktiven Normalform der Summe $s(s_1, s_0)$

ges: Vereinfachung der Schaltfunktionen s_0 und s_1 mittels der Regeln der Schaltalgebra

Lösung:

$$s_0 = (a_0 \wedge \overline{b_0}) \vee (\overline{a_0} \wedge b_0)$$

Zur weiteren Vereinfachung wird hier die Antivalenz angewendet werden:

$$s_0 = \underline{(a_0 \wedge \overline{b_0}) \vee (\overline{a_0} \wedge b_0)}$$

Für die Schaltfunktion s_1 ist keine weitere Vereinfachung möglich:

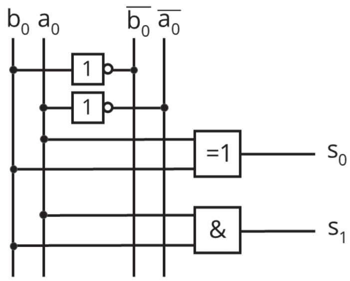
$$s_1 = \underline{a_0 \wedge b_0}$$

zu e)

geg: Vereinfachte Schaltfunktionen s_0 und s_1

ges: Schaltnetz der vereinfachten Schaltfunktionen s_0 und s_1

Lösung:



Übung 13.2

Entwerfen Sie das Schaltnetz für einen Paritätsbitgenerator mit den Datenbits e_0, e_1 und e_2 zur Bildung der geraden Parität der Datenbits mit dem Paritätsbit p. Geben Sie dazu

a) die Wahrheitstabelle,

b) die Schaltfunktion in der disjunktiven Normalform,

c) das Schaltnetz der Schaltfunktion,

d) die Vereinfachung der Schaltfunktionen mittels der Regeln der Schaltalgebra und

e) das vereinfachte Schaltnetz an.

zu a)

geg: Datenbits e_0, e_1 und e_2 und das Paritätsbit p

ges: Wahrheitstabelle der Schaltfunktion p

Lösung:

Die gerade Parität wird so gebildet, dass die Anzahl der mit einer Konstanten 1 belegten Stellen der Datenbits inklusive des Paritätsbits gerade ist. Somit ergibt sich für die Wahrheitstabelle des Paritätsbits:

Nr.	e_2	e_1	e_0	p
0	0	0	0	0
1	0	0	1	1
2	0	1	0	1
3	0	1	1	0
4	1	0	0	1
5	1	0	1	0
6	1	1	0	0
7	1	1	1	1

zu b)

geg: Wahrheitstabelle des Paritätsbits p

ges: Disjunktive Normalform der Schaltfunktion p

Lösung:

Die Schaltfunktion des Paritätsbits p besteht entsprechend der Wahrheitstabelle aus vier Mintermen, womit sich für die disjunktive Normalform Folgendes ergibt:

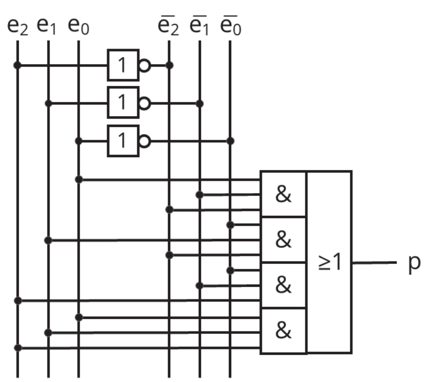
$$p = \underline{(e_0 \land \overline{e_1} \land \overline{e_2}) \lor (\overline{e_0} \land e_1 \land \overline{e_2}) \lor (\overline{e_0} \land \overline{e_1} \land e_2) \lor (e_0 \land e_1 \land e_2)}$$

zu c)

geg: Disjunktive Normalform der Schaltfunktion p

ges: Schaltnetz der Schaltfunktion p

Lösung:



zu d)

geg: Disjunktive Normalform der Schaltfunktion p

ges: Vereinfachte Schaltfunktion p

Lösung:

$$p = \underbrace{(e_0 \land \overline{e_1} \land \overline{e_2})}_{1} \lor \underbrace{(\overline{e_0} \land e_1 \land \overline{e_2})}_{2} \lor \underbrace{(\overline{e_0} \land \overline{e_1} \land e_2)}_{3} \lor \underbrace{(e_0 \land e_1 \land e_2)}_{4}$$

Durch Anwendung des Kommutativgesetzes auf die Terme 1 bis 4 und des Distributivgesetzes auf die Terme 1 und 4 sowie 2 und 3 folgt für die Schaltfunktion:

$$p = \{e_0 \land [\underbrace{(\overline{e_1} \land \overline{e_2}) \lor (e_1 \land e_2)}_{5}]\} \lor \{\overline{e_0} \land [\underbrace{(\overline{e_1} \land e_2) \lor (e_1 \land \overline{e_2})}_{6}]\}$$

Der Term 5 ist gleich der Äquivalenz und der Term 6 der Antivalenz, womit folgt:

$$p = [e_0 \wedge \underbrace{(e_1 \leftrightarrow e_2)}_{=\overline{e_1 \nleftrightarrow e_2}}] \vee [\overline{e_0} \wedge (e_1 \nleftrightarrow e_2)]$$

Da die Äquivalenz gleich der negierten Antivalenz ist, folgt für die Schaltfunktion des Paritätsbits:

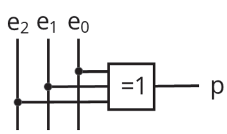
$$p = \underline{e_0 \nleftrightarrow e_1 \nleftrightarrow e_2}$$

zu e)

geg: Vereinfachte Schaltfunktion p

ges: Schaltnetz der vereinfachten Schaltfunktion p

Lösung:

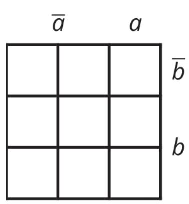


Kapitel 14

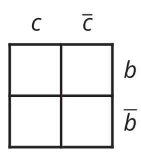
Übung 14.1

Kontrollieren Sie die angegebenen Darstellungen von KV-Tafeln auf ihre Zulässigkeit und begründen Sie Ihre Entscheidung!

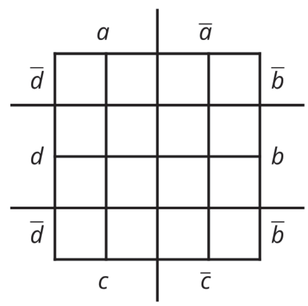
a)



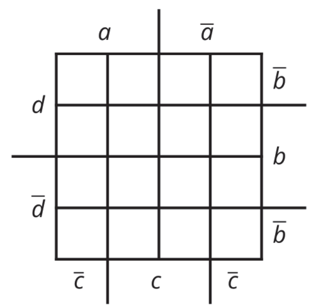
b)



c)



d)



zu a)

geg: KV-Tafel zu a)

ges: Zulässigkeit der KV-Tafel mit Begründung

Lösung:

Es handelt sich um keine zulässige Darstellung einer KV-Tafel, da sie aus neun Feldern und nicht aus 2^n-Feldern mit $n = 2{,}3{,}4$ und so weiter besteht.

zu b)

geg: KV-Tafel zu b)

ges: Zulässigkeit der KV-Tafel mit Begründung

Lösung:

Es handelt sich um eine zulässige Darstellung einer KV-Tafel, die aus 2^n-Feldern mit $n = 2$ besteht und bei der sich benachbarte Felder immer um eine Binärstelle unterscheiden.

zu c)

geg: KV-Tafel zu c)

ges: Zulässigkeit der KV-Tafel mit Begründung

Lösung:

Es handelt sich um keine zulässige Darstellung einer KV-Tafel, obwohl sie aus 2^n-Feldern mit $n = 4$ besteht. Die benachbarten Felder der Spalten $\overline{a}$ und $\overline{c}$unterscheiden sich nicht um eine Binärstelle.

zu d)

geg: KV-Tafel zu d)

ges: Zulässigkeit der KV-Tafel mit Begründung

Lösung:

Es handelt sich um eine zulässige Darstellung einer KV-Tafel, die aus 2^n-Feldern mit $n = 4$ besteht und sich benachbarte Felder immer um eine Binärstelle unterscheiden.

Übung 14.2

Bilden Sie für die angegebenen KV-Tafeln jeweils die disjunktive und die konjunktive Minimalform der Schaltfunktionen.

a)

	a	a	$\overline{a}$	$\overline{a}$	
d	0	1	0	1	$\overline{b}$
d	0	X	X	1	$\overline{b}$
$\overline{d}$	0	X	X	1	b
$\overline{d}$	0	1	0	1	b
	$\overline{c}$	c	c	$\overline{c}$	

b)

	a	a	$\overline{a}$	$\overline{a}$	
d	0	0	0	0	$\overline{b}$
d	0	0	0	0	$\overline{b}$
$\overline{d}$	X	X	X	X	b
$\overline{d}$	X	X	X	X	b
	$\overline{c}$	c	c	$\overline{c}$	

c)

	a	a	$\overline{a}$	$\overline{a}$	
d	1	1	X	1	$\overline{b}$
d	1	1	0	0	$\overline{b}$
$\overline{d}$	0	0	0	0	b
$\overline{d}$	1	0	0	1	b
	$\overline{c}$	c	c	$\overline{c}$	

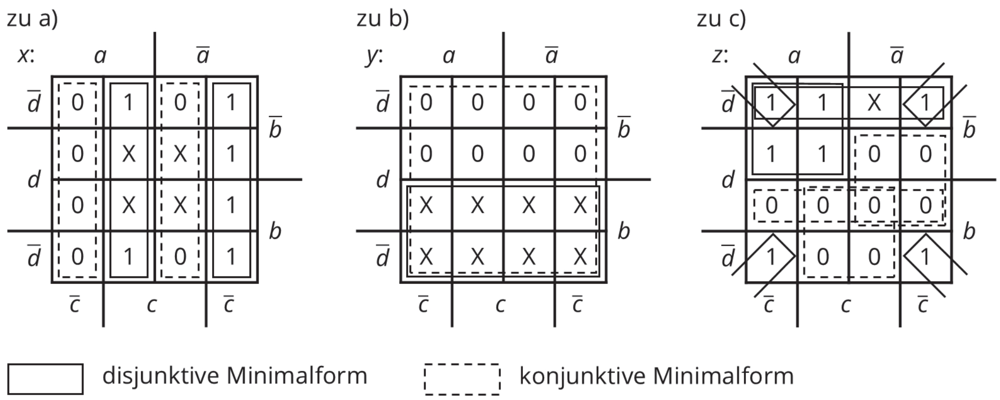
zu a), b) und c)

geg: KV-Tafeln zu a), b) und c)

ges: Disjunktive und konjunktive Minimalformen

Lösung:

In der folgenden Abbildung sind die Vereinfachungsblöcke für die disjunktive und konjunktive Minimalformen in die KV-Tafeln eingetragen:



Für die <u>disjunktive Minimalform</u> ergeben sich durch Auswertung der Vereinfachungsblöcke folgende Schaltfunktionen:

$$x = \underline{(\overline{a} \wedge \overline{c}) \vee (a \wedge c)}$$

$$y = \underline{b}$$

$$z = \underline{(\overline{c} \wedge \overline{d}) \vee (a \wedge \overline{b})}$$

Für die <u>konjunktive Minimalform</u> ergeben sich durch Auswertung der Vereinfachungsblöcke folgende Schaltfunktionen:

$$x = \underline{(a \vee \overline{c}) \wedge (\overline{a} \vee c)}$$

$$y = \underline{0}$$

$$z = \underline{(a \vee \overline{d}) \wedge (\overline{b} \vee \overline{d}) \wedge (\overline{b} \vee \overline{c})}$$

Übung 14.3

Entwerfen Sie die minimierte Schaltfunktion y für die gegebene Wahrheitstabelle mit den Variablen a, b und c mittels der KV-Tafeln.

Nr.	c	b	a	y
0	0	0	0	1
1	0	0	1	0
2	0	1	0	1
3	0	1	1	0
4	1	0	0	0
5	1	0	1	1
6	1	1	0	0
7	1	1	1	1

Geben Sie dazu

a) die KV-Tafel und

b) die minimierte Schaltfunktion in der disjunktiven Minimalform (DMF) und gegebenenfalls eine weitere Vereinfachung sowie

c) die Schaltung des Schaltnetzes an.

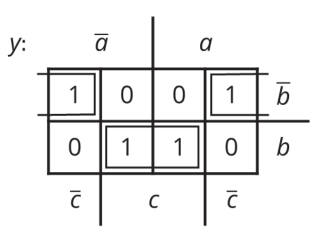
zu a)

geg: Wahrheitstabelle

ges: KV-Tafel für die Schaltfunktion y

Lösung:

Es wird eine KV-Tafel für drei Variablen benötigt, deren Felder folgendermaßen belegt sind:



zu b)

geg: KV-Tafel aus a)

ges: Disjunktive Minimalform der Schaltfunktion y

Lösung:

Durch Auswertung der Vereinfachungsblöcke in der KV-Tafel unter a) ergibt sich folgende Schaltfunktion:

$$y = \underline{(\overline{b} \wedge \overline{c}) \vee (b \wedge c)}$$

Diese Schaltfunktion kann noch mittels der Regeln der Schaltalgebra umgeformt werden. Es handelt sich hierbei um die Äquivalenz, für die dann folgt:

$$y = \underline{b \leftrightarrow c}$$

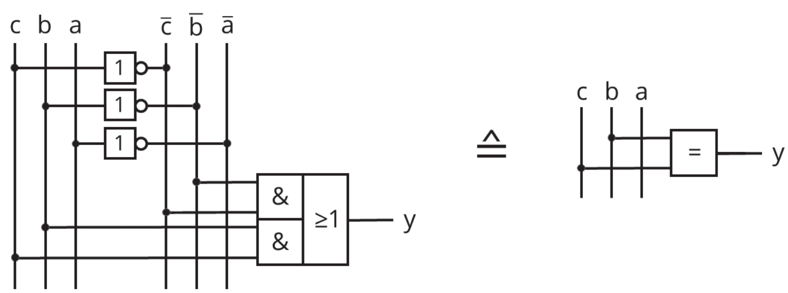
Zu c)

geg: Schaltfunktion unter b)

ges: Schaltung der Schaltfunktion y

Lösung:

Aus b) folgt für die Schaltfunktion y einerseits die Schaltung nur mit Negation-, UND- und ODER-Verknüpfungen sowie andererseits mit der dort vorgenommenen weiteren Vereinfachung der Schaltung nur eine Äquivalenz-Verknüpfung, womit eine deutliche Vereinfachung erreicht wird:



Übung 14.4

Entwerfen Sie ein Schaltnetz für einen vierstelligen Dualcode mit den Variablen a, b, c und d, mit der die Dezimalzahlen 0 bis 15 codiert worden sind. Die Schaltfunktion y soll die Konstante 1 annehmen, wenn die Dezimalzahl kleiner 6 ist. Für die anderen Kombinationsmöglichkeiten ist der logische Zustand der Schaltfunktion egal.

a) Geben Sie die Wahrheitstabelle für die Schaltfunktion an.

b) Führen Sie die Minimierung mittels der KV-Tafeln durch und geben Sie die Schaltfunktionen in der disjunktiven Minimalform an.

c) Geben Sie die Schaltung des Schaltnetzes an.

Zu a)

geg: Dualcode für die Dezimalzahlen 0 bis 15

ges: Wahrheitstabelle für die Schaltfunktion y

Lösung:

Für die Wahrheitstabelle des Schaltnetzes ergibt sich Folgendes:

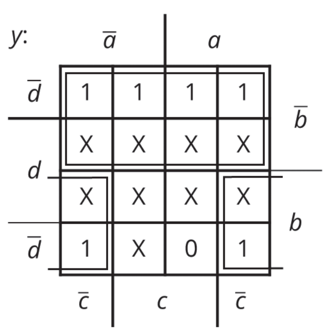
Dezimal-zahl	d	c	b	a	y
0	0	0	0	0	1
1	0	0	0	1	1
2	0	0	1	0	1
3	0	0	1	1	1
4	0	1	0	0	1
5	0	1	0	1	1
6	0	1	1	0	0
7	0	1	1	1	0
8	1	0	0	0	0
9	1	0	0	1	0
10	1	0	1	0	0
11	1	0	1	1	0
12	1	1	0	0	0
13	1	1	0	1	0
14	1	1	1	0	0
15	1	1	1	1	0

Zu b)

geg: Wahrheitstabelle aus a)

ges: KV-Tafel für die Schaltfunktion y

Lösung:



Für die Schaltfunktion y ergibt sich durch Auswertung eines 8er- und eines 4er-Vereinfachungsblocks der KV-Tafel Folgendes:

$$y = \underline{\overline{b} \vee (b \wedge \overline{c})}$$

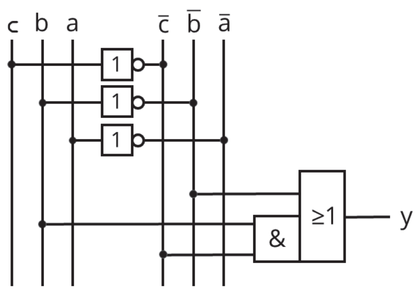
Zu c)

geg: Schaltfunktion aus b)

ges: Schaltung des Schaltnetzes

Lösung:

Für die Schaltung des Schaltnetzes ergibt sich mit der Schaltfunktion y aus b) Folgendes:



Übung 14.5

Entwerfen Sie die Schaltung (Code-Umsetzer) für die Ansteuerung einiger Segmente einer 7-Segment-Anzeige, wie in nachfolgender Abbildung dargestellt, mittels der KV-Tafeln und berücksichtigen Sie dabei mögliche Redundanzen.

Die Schaltung soll für die Segmente a, e, f und g bei einer Nullunterdrückung entworfen werden. Es sollen nur die relevanten Kombinationen der Variablen an den Eingängen e_3, e_2, e_1 und e_0 für die Ziffern 0d bis 9d berücksichtigt werden. Ein Segment der Anzeige leuchtet immer dann, wenn eine Konstante 1 angelegt wird.

a) Geben Sie die vollständige Wahrheitstabelle für die genannten Segmente an.

b) Ermitteln Sie die minimalen Schaltfunktionen mittels KV-Tafeln in der DMF.

c) Geben Sie die Schaltung für den Code-Umsetzer an.

zu a)

geg: Code-Umsetzer für die Ansteuerung der Segmente a, e, f und g einer 7-Segment-Anzeige

ges: Wahrheitstabelle für die Schaltfunktionen a, e, f und g

Lösung:

Für die Wahrheitstabelle des Schaltnetzes für den Code-Umsetzer zur Ansteuerung der 7-Segment-Anzeige ergibt sich Folgendes:

Nr.	Dez.-Zahl	e_3	e_2	e_1	e_0	g	f	e	a
0	0	0	0	0	0	0	0	0	0
1	1	0	0	0	1	0	0	0	0
2	2	0	0	1	0	1	0	1	1
3	3	0	0	1	1	1	0	0	1
4	4	0	1	0	0	1	1	0	0
5	5	0	1	0	1	1	1	0	1
6	6	0	1	1	0	1	1	1	1
7	7	0	1	1	1	0	0	0	1
8	8	1	0	0	0	1	1	1	1
9	9	1	0	0	1	1	1	0	1
10		1	0	1	0	X	X	X	X
11		1	0	1	1	X	X	X	X
12		1	1	0	0	X	X	X	X
13		1	1	0	1	X	X	X	X
14		1	1	1	0	X	X	X	X
15		1	1	1	1	X	X	X	X

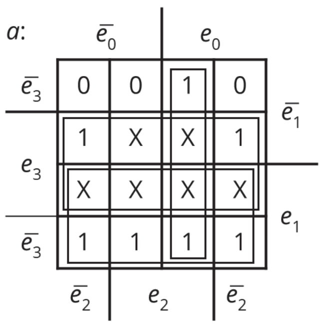
zu b)

geg: Wahrheitstabelle für Ansteuerung der Segmente a, e, f und g der 7-Segment-Anzeige

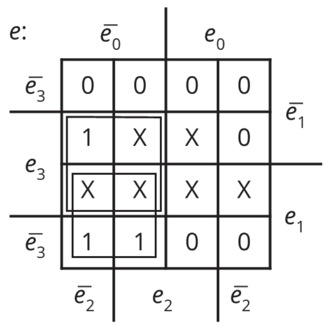
ges: Schaltfunktionen a, e, f und g

Lösung:

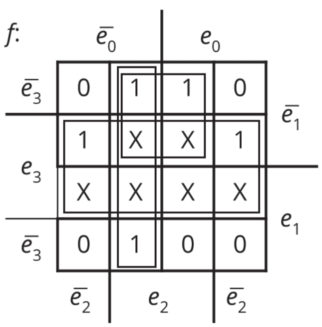
Für die Schaltfunktionen ergeben sich mit nachfolgenden KV-Tafeln die daraus abgeleiteten disjunktiven Minimalformen der Schaltfunktionen a, e, f und g:



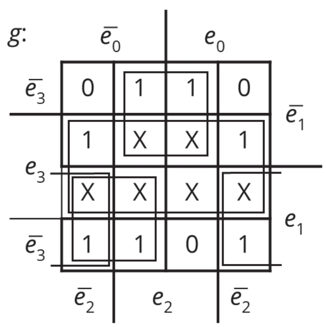
$a = e_3 \vee e_1 \vee (e_0 \wedge e_2)$



$e = (\bar{e}_0 \wedge e_3) \vee (\bar{e}_0 \wedge e_1)$



$f = e_3 \vee (\bar{e}_1 \wedge e_2) \vee (\bar{e}_0 \wedge e_2)$



$g = e_3 \vee (\bar{e}_1 \wedge e_2) \vee (\bar{e}_0 \wedge e_1) \vee (e_1 \wedge \overline{e_2})$

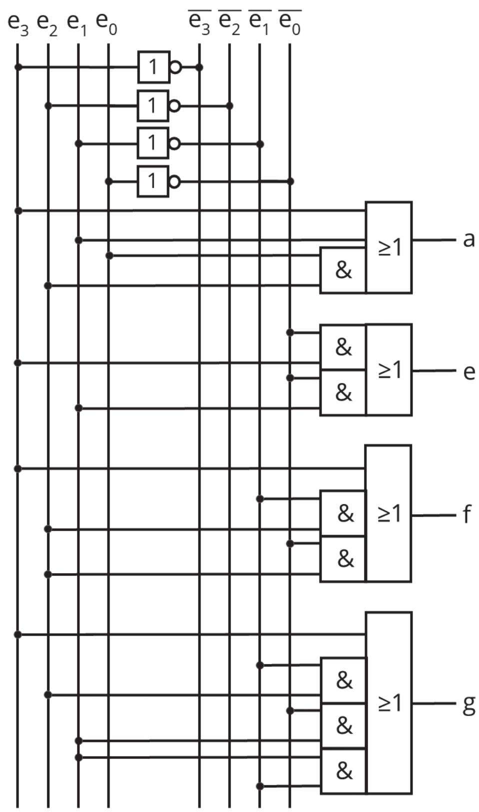
zu c)

geg: Schaltfunktionen a, e, f und g

ges: Schaltung des Schaltnetzes zur Ansteuerung der 7-Segment-Anzeigefunktionen

Lösung:

Für die Schaltung ergibt sich somit folgendes Schaltnetz für die Ansteuerung der Segmente a, e, f und g der 7-Segment-Anzeige:



Kapitel 15

Übung 15.1

Bestimmen Sie die disjunktive Minimalform für die Schaltfunktion *y* der folgenden gegebenen Wahrheitstabelle:

Nr.	*d*	*c*	*b*	*a*	*y*
0	0	0	0	0	0
1	0	0	0	1	0
2	0	0	1	0	1
3	0	0	1	1	0
4	0	1	0	0	0
5	0	1	0	1	0
6	0	1	1	0	1
7	0	1	1	1	1
8	1	0	0	0	0
9	1	0	0	1	0
10	1	0	1	0	1
11	1	0	1	1	0
12	1	1	0	0	0
13	1	1	0	1	0
14	1	1	1	0	1
15	1	1	1	1	1

a) nach dem Verfahren von Quine und McCluskey,

b) mit den KV-Tafeln und

c) vergleichen Sie die beiden Ergebnisse und bewerten Sie den Aufwand für beide Lösungswege.

zu a)

geg: Wahrheitstabelle der Schaltfunktion *y*

ges: Ermittlung der disjunktiven Minimalform der Schaltfunktion *y*

Lösung:

Zunächst werden die Minterme der Schaltfunktion in der Wahrheitstabelle gekennzeichnet, wie dies nachfolgend dargestellt ist.

Nr.	*d*	*c*	*b*	*a*	*y*	Minterme
0	0	0	0	0	0	
1	0	0	0	1	0	
2	0	0	1	0	1	•
3	0	0	1	1	0	
4	0	1	0	0	0	
5	0	1	0	1	0	
6	0	1	1	0	1	•
7	0	1	1	1	1	•
8	1	0	0	0	0	
9	1	0	0	1	0	
10	1	0	1	0	1	•
11	1	0	1	1	0	
12	1	1	0	0	0	
13	1	1	0	1	0	
14	1	1	1	0	1	•
15	1	1	1	1	1	•

Im nächsten Schritt werden die Minterme in Gruppen entsprechend der Anzahl der mit der Konstanten 1 belegten Stellen zusammengestellt. Hierbei sind bei der Gruppe 1 jeweils eine Stelle der Minterme mit der Konstanten 1 belegt, bei der Gruppe 2 jeweils zwei Stellen mit der Konstanten 1 und so weiter. Im vorliegenden Fall gibt es sechs Minterme in den Gruppen 1 bis 4.

Nr.	*d*	*c*	*b*	*a*	Gruppe	zusammenfassbar
2	0	0	1	0	1	•
6	0	1	1	0	2	•
10	1	0	1	0	2	•
7	0	1	1	1	3	•
14	1	1	1	0	3	•
15	1	1	1	1	4	•

Die Markierung *zusammenfassbar* wird im nächsten Schritt vorgenommen, bei der die Zusammenfassung der Minterme vorgenommen wird, wie nachfolgend dargestellt. Alle Minterme sind zusammenfassbar, sodass hier kein Primimplikant entsteht, der Bestandteil der disjunktiven Minimalform wäre. Es entstehen durch die Zusammenfassung die in der folgenden Tabelle angegebenen sechs Primimplikanten, wobei durch die Zusammenfassung die Gruppe um 1 reduziert wird.

Nr.	*d*	*c*	*b*	*a*	Gruppe	zusammenfassbar
2,6	0	-	1	0	1	
2,10	-	0	1	0	1	•
6,7	0	1	1	-	2	
6,14	-	1	1	0	2	•
7,15	-	1	1	1	2	•
14,15	1	1	1	-	3	

Im folgenden Schritt werden die zuvor ermittelten Primimplikanten erneut zusammengefasst, wie dies in nachfolgender Tabelle zusammengestellt ist. Es werden wieder die zusammenfassbaren Primimplikanten in der voran dargestellten Primimplikanten markiert. In diesem Fall sind es die Primimplikanten 2,10, 6,14 und 7,15. Die Primimplikanten 2,6, 6,7 und 14,15 sind nicht zusammenfassbar und müssen deshalb bei der Lösung der disjunktiven Minimalform berücksichtigt werden.

Jetzt wird in einem nächsten Schritt die Zusammenfassung der zusammenfassbaren Primimplikanten vorgenommen, wie dies nachfolgend dargestellt ist. Die entsprechenden Primimplikanten werden in der vorangegangenen Tabelle markiert.

Es entstehen jetzt zwei Primimplikanten, eine weitere Zusammenfassung dieser ist nicht möglich, weswegen diese Bestandteil der disjunktiven Minimalform der Schaltfunktion sind.

Nr.	*d*	*c*	*b*	*a*	Gruppe
2,10; 6,14	-	-	1	0	1
6,14; 7,15	-	1	1	-	2

Jetzt muss das Überdeckungsproblem gelöst werden, wobei hier eine minimale Anzahl an Primimplikanten gefunden werden muss, die alle Minterme abdecken, den sogenannten Kernprimimplikanten.

Es werden jetzt die ermittelten Primimplikanten der vorangegangenen Tabellen, die nicht markiert sind, in einer Primimplikantentabelle zusammengestellt und es werden die Minterme mit einem »×« gekennzeichnet, die durch die Primimplikanten überdeckt werden. Beispielsweise überdecken der Primimplikant 2,6 die Minterme 2 und 6 und der Primimplikant 6,14; 7,15 die Minterme 6, 7, 14 und 15.

	Minterme					
Primimplikanten	2	6	7	10	14	15
2,6	×	×				
6,7		×	×			
14,15					×	×
2,10; 6,14	×	×		×	×	
6,14; 7,15		×	×		×	×

Im nächsten Schritt müssen jetzt die Kernprimimplikanten bestimmt werden, dies ist die minimale Anzahl an Primimplikanten, die alle Minterme überdecken. Hierzu beginnen Sie mit dem Primimplikanten, der die größte Anzahl an Mintermen überdeckt. Im vorliegenden Fall können Sie entweder mit dem Primimplikanten 2,10; 6,14 oder 6,14; 7,15 beginnen. Lassen Sie uns mit dem Primimplikanten 6,14; 7,15 beginnen.

In der nächsten Tabelle sind nochmals die Primimplikanten zusammengestellt und die überdeckten Minterme mit einem nummerierten Symbol markiert.

	Minterme						Kern-
Primimplikanten	2	6	7	10	14	15	primimplikanten
2,6	②	①					
6,7		①	①				
14,15					①	①	
2,10; 6,14	②	①		②	①		•
6,14; 7,15		①	①		①	①	•

Zunächst werden alle überdeckten Minterme in der Zeile des Primimplikanten 6,14; 7,15 mit dem Symbol »①« markiert. Ebenso können alle Minterme in den Spalten der so überdeckten Minterme mit dem Symbol »①« markiert werden. Dies sind dann die überdeckten Minterme der Primimplikanten 2,6, 6,7 und 2,10; 6,14 in der Spalte des Minterms 6. Des Weiteren der Minterm 7 des Primimplikanten 6,7, der Minterm 14 des Primimplikanten 14,15 sowie der Minterm 15 des Primimplikanten 14,15. Hiermit werden bereits die Minterme der Primimplikanten 6,7 und 14,15 vollständig überdeckt, weswegen dies keine Kernprimimplikanten und nicht Bestandteil der disjunktiven Minimalform der Schaltfunktion y sind, sie werden nicht markiert.

Als Nächstes werden die überdeckten Minterme 2, 6, 10 und 14 des Primimplikanten 2,10; 6,14 mit dem Symbol »②« markiert und zusätzlich in den gleichen Spalten die anderen Minterme der restlichen Primimplikanten mit dem gleichen Symbol. Dadurch werden die Minterme 2 und 6 des Primimplikanten 2,6 ebenfalls überdeckt, womit dies ebenfalls kein Kernprimimplikant und nicht Bestandteil der disjunktiven Minimalform der Schaltfunktion y ist, er wird ebenfalls nicht markiert.

Damit sind alle Minterme überdeckt und als Kernprimimplikanten verbleiben die Primimplikanten 2,10; 6,14 und 6,14; 7,15, die beide Bestandteil der disjunktiven Minimalform der Schaltfunktion y sind, diese werden entsprechend markiert.

Somit ergibt sich im vorletzten Schritt folgende Implikantentabelle für die Kernprimimplikanten:

Kern-	Variable				
primimplikanten	d	c	b	a	Implikant
2,10; 6,14	-	-	1	0	$\bar{a} \wedge b$
6,14; 7,15	-	1	1	-	$b \wedge c$

Im letzten Schritt müssen jetzt diese Kernprimimplikanten lediglich noch disjunktiv miteinander verknüpft werden, sodass sich für die Schaltfunktion y in disjunktiver Minimalform folgender Boole'scher Ausdruck ergibt:

$$y = \underline{(\overline{a} \wedge b) \vee (b \wedge c)}$$

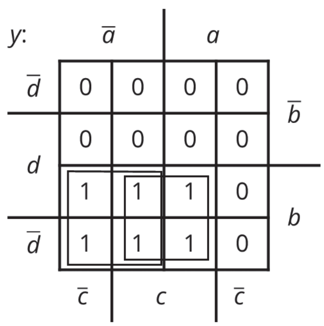
zu b)

geg: Wahrheitstabelle der Schaltfunktion y

ges: Ermittlung der disjunktiven Minimalform der Schaltfunktion y mit einer KV-Tafel

Lösung:

Zunächst müssen Sie die KV-Tafel für vier Variablen aufstellen und größtmögliche Vereinfachungsblöcke bilden. Im vorliegenden Fall sind es zwei 4er-Vereinfachungsblöcke.



Die Auswertung der KV-Tafel ergibt somit folgende disjunktive Minimalform:

$$y = \underline{(\overline{a} \wedge b) \vee (b \wedge c)}$$

zu c)

geg: Lösungen zu a) und b) für die Schaltfunktion y

ges: Vergleich der beiden Ergebnisse und Bewertung des Aufwands für beide Lösungswege

Lösung:

Das Ergebnis beider Lösungsverfahren ist für die Schaltfunktion y identisch.

Der Aufwand ist mit dem Quine- und McCluskey-Verfahren deutlich höher als mit der KV-Tafel, zumindest für vier Variablen, weswegen bei einer geringen Anzahl an Variablen die KV-Tafel zu bevorzugen ist.

Kapitel 18

Übung 18.1

Geben Sie für folgende Wahrheitstabelle die Arbeitstabelle mit den Logikpegeln H und L für

Nr.	*c*	*b*	*a*	*y*
0	0	0	0	0
1	0	0	1	1
2	0	1	0	0
3	0	1	1	0
4	1	0	0	1
5	1	0	1	1
6	1	1	0	0
7	1	1	1	1

a) die positive Logik und

b) für die negative Logik an.

zu a)

geg: Wahrheitstabelle der Schaltfunktion y

ges: Arbeitstabelle in positiver Logik

Lösung:

Stellen Sie auf der Basis der gegebenen Wahrheitstabelle die Arbeitstabelle in positiver Logik auf. Dabei wird aus dem logischen 0-Zustand der Logikpegel L und aus dem logischen 1-Zustand der Logikpegel H.

Wahrheitstabelle:

Nr.	*c*	*b*	*a*	*y*
0	0	0	0	0
1	0	0	1	1
2	0	1	0	0
3	0	1	1	0
4	1	0	0	1
5	1	0	1	1
6	1	1	0	0
7	1	1	1	1

Positive Logik

0 -> L

1 -> H

Arbeitstabelle:

Nr.	c	b	a	y
0	L	L	L	L
1	L	L	H	H
2	L	H	L	L
3	L	H	H	L
4	H	L	L	H
5	H	L	H	H
6	H	H	L	L
7	H	H	H	H

zu b)

geg: Wahrheitstabelle der Schaltfunktion y

ges: Arbeitstabelle in negativer Logik

Lösung:

Stellen Sie auf der Basis der gegebenen Wahrheitstabelle die Arbeitstabelle in negativer Logik auf. Dabei wird aus dem logischen 0-Zustand der Logikpegel H und aus dem logischen 1-Zustand der Logikpegel L.

Wahrheitstabelle:

Nr.	c	b	a	y
0	0	0	0	0
1	0	0	1	1
2	0	1	0	0
3	0	1	1	0
4	1	0	0	1
5	1	0	1	1
6	1	1	0	0
7	1	1	1	1

Negative Logik

0 -> H

$\Rightarrow$

1 -> L

Arbeitstabelle:

Nr.	c	b	a	y
0	H	H	H	H
1	H	H	L	L
2	H	L	H	H
3	H	L	L	H
4	L	H	H	L
5	L	H	L	L
6	L	L	H	H
7	L	L	L	L

Übung 18.2

Gegeben ist folgende Schaltfunktion:

$$Y = (a \nleftrightarrow b) \wedge (c \vee d) \wedge \overline{a}$$

a) Geben Sie die Wahrheitstabelle der Schaltfunktion Y an.

b) Geben Sie die Arbeitstabelle bei positiver Logik mit den Logikpegeln H und L von a, b, c, d und Y an.

c) Geben Sie die Arbeitstabelle bei negativer Logik mit den Logikpegeln H und L von a, b, c, d und Y an.

d) Geben Sie die minimierte Schaltfunktion Y an, indem Sie die Schaltfunktion mittels der KV-Tafeln ermitteln.

e) Geben Sie die Schaltung nur mit NAND- und NEGATIONS-Gliedern an.

Achten Sie bitte darauf, dass die Variablen und Schaltfunktionen kursiv und die Logikpegel, bei denen es sich um physikalische Größen handelt, zur Unterscheidung senkrecht gestellt sind. In einer Wahrheitstabelle werden Variablen und Schaltfunktionen eingetragen und in eine Arbeitstabelle physikalische Größen in Form der Logikpegel.

zu a)

geg: Schaltfunktion Y

ges: Wahrheitstabelle

Lösung:

Auf der Basis der gegebenen Schaltfunktion wird schrittweise durch Auswertung der einzelnen Terme die Wahrheitstabelle aufgestellt. Zunächst wird der 1. Term (hellgrau) ausgewertet und für diese Fälle der logische 1-Zustand für die Schaltfunktion eingetragen. Dann wird der 2. Term (dunkelgrau) für die Fälle, die beim 1. Term nicht berücksichtigt wurden, ausgewertet. Für die verbliebenen Fälle der Schaltfunktion wird der 0-Zustand eingetragen.

Nr.	d	c	b	a	Y
0	0	0	0	0	1
1	0	0	0	1	0
2	0	0	1	0	1
3	0	0	1	1	0
4	0	1	0	0	1
5	0	1	0	1	1
6	0	1	1	0	1
7	0	1	1	1	0
8	1	0	0	0	1
9	1	0	0	1	1
10	1	0	1	0	1
11	1	0	1	1	0
12	1	1	0	0	1
13	1	1	0	1	1
14	1	1	1	0	1
15	1	1	1	1	0

$$Y = \underbrace{[(a \leftrightarrow b) \wedge (c \vee d)]}_{2.} \vee \underbrace{\overline{a}}_{1.}$$

zu b)

geg: Wahrheitstabelle Y aus a)

ges: Arbeitstabelle in positiver Logik

Lösung:

Stellen Sie auf der Basis der ermittelten Wahrheitstabelle die Arbeitstabelle in positiver Logik auf. Dabei wird aus dem logischen 0-Zustand der Logikpegel L und aus dem logischen 1-Zustand der Logikpegel H.

Wahrheitstabelle:

Nr.	*d*	*c*	*b*	*a*	*Y*
0	0	0	0	0	1
1	0	0	0	1	0
2	0	0	1	0	1
3	0	0	1	1	0
4	0	1	0	0	1
5	0	1	0	1	1
6	0	1	1	0	1
7	0	1	1	1	0
8	1	0	0	0	1
9	1	0	0	1	1
10	1	0	1	0	1
11	1	0	1	1	0
12	1	1	0	0	1
13	1	1	0	1	1
14	1	1	1	0	1
15	1	1	1	1	0

Positive Logik

0 -> L

1 -> H

Arbeitstabelle:

Nr.	d	c	b	a	Y
0	L	L	L	L	H
1	L	L	L	H	L
2	L	L	H	L	H
3	L	L	H	H	L
4	L	H	L	L	H
5	L	H	L	H	H
6	L	H	H	L	H
7	L	H	H	H	L
8	H	L	L	L	H
9	H	L	L	H	H
10	H	L	H	L	H
11	H	L	H	H	L
12	H	H	L	L	H
13	H	H	L	H	H
14	H	H	H	L	H
15	H	H	H	H	L

zu c)

geg: Wahrheitstabelle Y aus a)

ges: Arbeitstabelle in negativer Logik

Lösung:

Stellen Sie auf der Basis der gegebenen Wahrheitstabelle die Arbeitstabelle in negativer Logik auf. Dabei wird aus dem logischen 0-Zustand der Logikpegel H und aus dem logischen 1-Zustand der Logikpegel L.

Wahrheitstabelle:

Nr.	d	c	b	a	Y
0	0	0	0	0	1
1	0	0	0	1	0
2	0	0	1	0	1
3	0	0	1	1	0
4	0	1	0	0	1
5	0	1	0	1	1
6	0	1	1	0	1
7	0	1	1	1	0
8	1	0	0	0	1
9	1	0	0	1	1
10	1	0	1	0	1
11	1	0	1	1	0
12	1	1	0	0	1
13	1	1	0	1	1
14	1	1	1	0	1
15	1	1	1	1	0

Negative Logik

0 -> H

⇨

1 -> L

Arbeitstabelle:

Nr.	d	c	b	a	Y
0	H	H	H	H	L
1	H	H	H	L	H
2	H	H	L	H	L
3	H	H	L	L	H
4	H	L	H	H	L
5	H	L	H	L	L
6	H	L	L	H	L
7	H	L	L	L	H
8	L	H	H	H	L
9	L	H	H	L	L
10	L	H	L	H	L
11	L	H	L	L	H
12	L	L	H	H	L
13	L	L	H	L	L
14	L	L	L	H	L
15	L	L	L	L	H

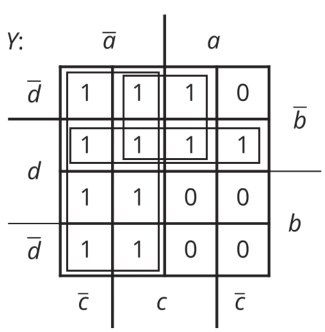
zu d)

geg: Wahrheitstabelle Y aus a)

ges: Schaltfunktion Y

Lösung:

Aufstellen der KV-Tafel für die vier Variablen a, b, c und d und in die Felder die logischen 1- und 0-Zustände eintragen. Daraufhin die Vereinfachungsblöcke bilden, beginnend mit den größtmöglichen bis zu den kleinsten. Anschließend Auswertung der Vereinfachungsblöcke und Bildung der disjunktiven Minimalform.



$$Y = \overline{a} \vee (\overline{b} \wedge c) \vee (\overline{b} \wedge d)$$

zu e)

geg: Schaltfunktion Y aus d)

ges: Schaltung mit NAND- und NEGATIONS-Gliedern

Lösung:

Zunächst wird die Schaltfunktion in der disjunktiven Minimalform mittels des De Morgan'schen Theorems umgeformt, wodurch Sie die Schaltfunktion in einer NAND-konformen Form erhalten.

$$Y = \overline{a} \lor \left(\overline{b} \land c\right) \lor \left(\overline{b} \land d\right)$$ Disjunktive Minimalform

$$\downarrow$$

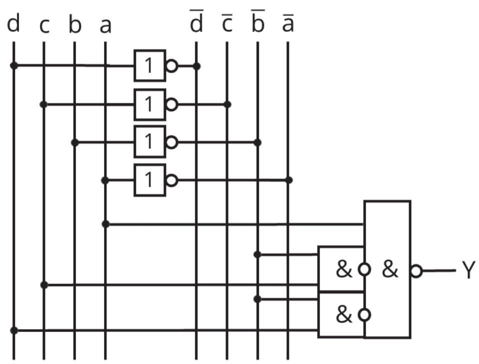
$$Y = \overline{\overline{\overline{a} \lor (\overline{b} \land c) \lor (\overline{b} \land d)}}$$

$$\downarrow$$

$$\underline{Y = \overline{a \land \overline{(\overline{b} \land c)} \land \overline{(\overline{b} \land d)}}}$$

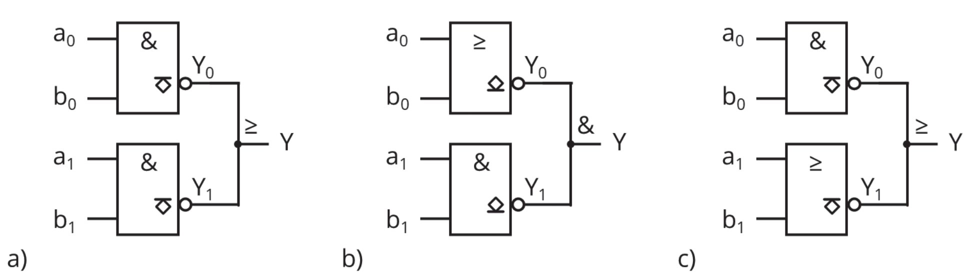
Jetzt wird die soeben gewonnene Schaltfunktion als Schaltung angegeben.

Hierbei gilt zu beachten, dass erstmals ein Logik-Element mit dem Negationssymbol innerhalb der Kontur verwendet wird, wodurch die grafische Darstellung kompakter als mit diskreten Verknüpfungsgliedern wird.



Übung 18.3

Anwendungen der Wired-Verknüpfungen.



Geben Sie zu den Wired-Verknüpfungen in Abbildung a, b und c die Schaltfunktion Y bei positiver Logik sowie die alternative Schaltung ohne Wired-Verknüpfung an.

1. Teilaufgabe:

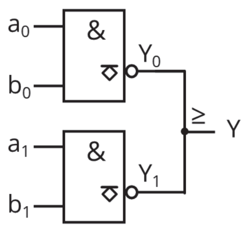
geg: Wired-OR-Verknüpfung unter Abbildung a

ges: Schaltfunktion Y, Schaltung ohne Wired-Verknüpfung bei positiver Logik

Lösung:

1. Schritt:

Zunächst noch einmal die Wired-OR-Verknüpfung der Aufgabenstellung:



2. Schritt:

Aufstellen der Wahrheitstabellen der Schaltfunktionen der beiden NAND-Glieder vor der Parallelschaltung.

$Y_0 = \overline{a_0 \wedge b_0}$

b_0	a_0	Y_0
0	0	1
0	1	1
1	0	1
1	1	0

$Y_1 = \overline{a_1 \wedge b_1}$

b_1	a_1	Y_1
0	0	1
0	1	1
1	0	1
1	1	0

3. Schritt:

Aufstellen der Arbeitstabelle für die Ausgänge Y_0 und Y_1 vor der Parallelschaltung der Ausgänge und für Y nach der Parallelschaltung, wobei es 16 Kombinationsmöglichkeiten gibt. Dabei ist zu berücksichtigen, dass es sich um die positive Logik handelt und dass der Ausgang der NAND-Glieder vom Typ High-Dominant (H-Typ) ist.

b_1	a_1	b_0	a_0	Y_1	Y_0	Y
L	L	L	L	H	H	H
L	L	L	H	H	H	H
L	L	H	L	H	H	H
L	L	H	H	H	L	H
L	H	L	L	H	H	H
L	H	L	H	H	H	H
L	H	H	L	H	H	H
L	H	H	H	H	L	H
H	L	L	L	H	H	H
H	L	L	H	H	H	H
H	L	H	L	H	H	H
H	L	H	H	H	L	H
H	H	L	L	L	H	H
H	H	L	H	L	H	H
H	H	H	L	L	H	H
H	H	H	H	L	L	L

In der Zusammenfassung ergibt sich dann die Arbeitstabelle für den Ausgang Y und für die Wahrheitstabelle nach der Parallelschaltung Folgendes:

Y_1	Y_0	Y
L	L	L
L	H	H
H	L	H
H	H	H

L - > 0

H -> 1

Y_1	Y_0	Y
0	0	0
0	1	1
1	0	1
1	1	1

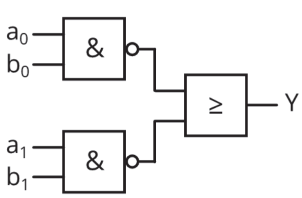
4. Schritt:

Aus der Wahrheitstabelle im 3. Schritt ergibt sich jetzt folgende Schaltfunktion Y, bei der es sich um die *Wired-OR-Verknüpfung* zweier NAND-Verknüpfungen handelt:

$$Y = Y_0 \vee Y_1 = \underline{\overline{a_0 \wedge b_0} \vee \overline{a_1 \wedge b_1}}$$

5. Schritt:

Im letzten Schritt ergibt sich aus der Schaltfunktion Y im 4. Schritt ein äquivalentes Schaltnetz ohne Wired-Verknüpfung.



Festzuhalten ist hier, dass bei der Wired-OR-Verknüpfung ein ODER/OR-Element eingespart werden konnte.

2. Teilaufgabe:

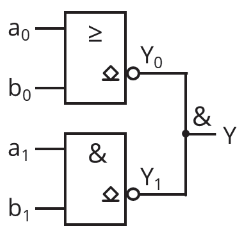
geg: Wired-AND-Verknüpfung unter Abbildung b

ges: Schaltfunktion Y, Schaltung ohne Wired-Verknüpfung bei positiver Logik

Lösung:

1. Schritt:

Zunächst noch einmal die Wired-AND-Verknüpfung der Aufgabenstellung:



2. Schritt:

Aufstellen der Wahrheitstabellen der Schaltfunktionen der beiden NOR/NAND-Glieder vor der Parallelschaltung.

$Y_0 = \overline{a_0 \vee b_0}$

b_0	a_0	Y_0
0	0	1
0	1	0
1	0	0
1	1	0

$Y_1 = \overline{a_1 \wedge b_1}$

b_1	a_1	Y_1
0	0	1
0	1	1
1	0	1
1	1	0

3. Schritt:

Aufstellen der Arbeitstabelle für die Ausgänge Y_0 und Y_1 vor der Parallelschaltung der Ausgänge und für Y nach der Parallelschaltung, wobei es 16 Kombinationsmöglichkeiten gibt. Dabei ist zu berücksichtigen, dass es sich um die positive Logik handelt und dass der Ausgang der Verknüpfungsglieder vom Typ Low-Dominant (L-Typ) ist.

b_1	a_1	b_0	a_0	Y_1	Y_0	Y
L	L	L	L	H	H	H
L	L	L	H	H	L	L
L	L	H	L	H	L	L
L	L	H	H	H	L	L
L	H	L	L	H	H	H
L	H	L	H	H	L	L
L	H	H	L	H	L	L
L	H	H	H	H	L	L
H	L	L	L	H	H	H
H	L	L	H	H	L	L
H	L	H	L	H	L	L
H	L	H	H	H	L	L
H	H	L	L	L	H	L
H	H	L	H	L	L	L
H	H	H	L	L	L	L
H	H	H	H	L	L	L

In der Zusammenfassung ergibt sich dann die Arbeitstabelle für den Ausgang Y und für die Wahrheitstabelle nach der Parallelschaltung Folgendes:

Y_1	Y_0	Y
L	L	L
L	H	L
H	L	L
H	H	H

L -> 0

H -> 1

Y_1	Y_0	Y
0	0	0
0	1	0
1	0	0
1	1	1

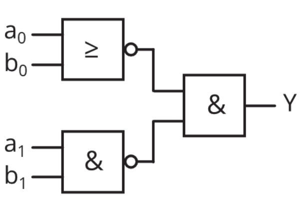
4. Schritt:

Aus der Wahrheitstabelle im 3. Schritt ergibt sich jetzt folgende Schaltfunktion Y, bei der es sich um die **Wired-AND-Verknüpfung** einer NOR- und einer NAND-Verknüpfung handelt:

$$Y = Y_0 \wedge Y_1 = \underline{\overline{a_0 \vee b_0} \wedge \overline{a_1 \wedge b_1}}$$

5. Schritt:

Im letzten Schritt ergibt sich aus der Schaltfunktion Y im 4. Schritt ein äquivalentes Schaltnetz ohne Wired-Verknüpfung.



Festzuhalten ist hier, dass bei der Wired-AND-Verknüpfung ein UND/AND-Element eingespart werden konnte.

3. Teilaufgabe:

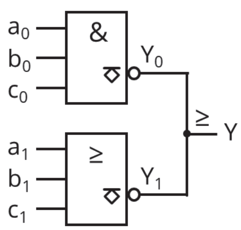
geg: Wired-OR-Verknüpfung unter Abbildung c

ges: Schaltfunktion Y, Schaltung ohne Wired-Verknüpfung bei positiver Logik

Lösung:

1. Schritt:

Zunächst noch einmal die Wired-OR-Verknüpfung der Aufgabenstellung:



2. Schritt:

Aufstellen der Schaltfunktionen der beiden NOR/NAND-Glieder vor der Parallelschaltung, die wie folgt lauten:

$$Y_0 = \overline{a_0 \wedge b_0 \wedge c_0}$$

$$Y_1 = \overline{a_1 \vee b_1 \vee c_1}$$

3. Schritt:

Aufstellen der Wahrheits- und Arbeitstabellen für die Ausgänge Y_0 und Y_1 vor der Parallelschaltung der Ausgänge bei positiver Logik, wobei es $2^6 = 64$ Kombinationsmöglichkeiten gibt. Da das sehr aufwendig werden würde, wähle ich einen anderen effizienteren Weg, der grundsätzlich zu bevorzugen ist.

$Y_0 = \overline{a_0 \wedge b_0 \wedge c_0}$

c_0	b_0	a_0	Y_0
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

0 - > L und 1 -> H ⇨

c_0	b_0	a_0	Y_0
L	L	L	H
L	L	H	H
L	H	L	H
L	H	H	H
H	L	L	H
H	L	H	H
H	H	L	H
H	H	H	L

$Y_1 = \overline{a_1 \vee b_1 \vee c_1}$

c_1	b_1	a_1	Y_1
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

0 - > L und 1 -> H ⇨

c_1	b_1	a_1	Y_1
L	L	L	H
L	L	H	L
L	H	L	L
L	H	H	L
H	L	L	L
H	L	H	L
H	H	L	L
H	H	H	L

In der Zusammenfassung ergibt sich dann die Arbeitstabelle für den Ausgang Y nach der Parallelschaltung. Der Ausgang Y nimmt den Logikpegel H für alle die Fälle an, wo die Signale der Eingänge Y_0 und Y_1 nicht gleichzeitig L sind, da deren offene Ausgänge vom Typ H-dominant (H-Typ) sind.

Aus der Arbeitstabelle ergibt sich dann bei positiver Logik die Wahrheitstabelle für die Schaltfunktion Y. Hierbei wird aus den Logikpegeln L (Low) der logische 0-Zustand und aus H (High) der logische 1-Zustand. Es handelt sich dann um eine ODER-Verknüpfung.

Y_1	Y_0	Y
L	L	L
L	H	H
H	L	H
H	H	H

H-dominant (H-Typ)

L - > 0 ⇨ H -> 1

Y_1	Y_0	Y
0	0	0
0	1	1
1	0	1
1	1	1

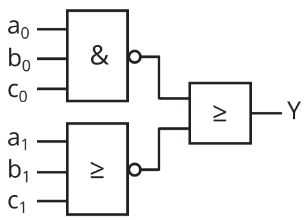
4. Schritt:

Aus den Schaltfunktionen Y_0 und Y_1 im 2. Schritt und der Wahrheitstabelle im 3. Schritt ergibt sich jetzt die Schaltfunktion Y nach der Parallelschaltung beider Logik-Elemente, bei der es sich um eine *Wired-OR-Verknüpfung* einer NAND- und einer NOR-Verknüpfung handelt:

$$Y = Y_0 \vee Y_1 = \underline{\overline{a_0 \wedge b_0 \wedge c_0} \vee \overline{a_1 \vee b_1 \vee c_1}}$$

5. Schritt:

Im letzten Schritt ergibt sich aus der Schaltfunktion Y im 4. Schritt ein äquivalentes Schaltnetz ohne Wired-Verknüpfung.



Festzuhalten ist hier, dass bei der Wired-OR-Verknüpfung ein ODER/OR-Element eingespart werden konnte.

Übung 18.4

Da es real nur Logik-Elemente mit einem offenen Kollektor/Open-Collector- oder offenen Drain/Open-Drain-Ausgang gibt, die vom Typ Low-dominant (L-Typ) sind, können damit auch nur Wired-AND-Verknüpfungen realisiert werden. Trotzdem können mit einer Wired-AND-Verknüpfung sämtliche Schaltfunktionen realisiert werden.

a) Warum ist das möglich?

b) Wie ist die Vorgehensweise?

zu a)

geg: Verfügbar sind nur Logik-Elemente mit einem offenen Kollektor/Open-Collector- oder offenen Drain/Open-Drain-Ausgang, die vom Typ Low-dominant (L-Typ) sind

ges: Warum können damit sämtliche Schaltfunktionen umgesetzt werden?

Lösung:

Das ist möglich, weil jede Schaltfunktion in eine konjunktive Form umgeformt werden kann.

zu b)

geg: Verfügbar sind nur Logik-Elemente mit einem offenen Kollektor/Open-Collector- oder offenen Drain/Open-Drain-Ausgang, die vom Typ Low-dominant (L-Typ) sind

ges: Wie ist die Vorgehensweise, um eine konjunktive Form einer Schaltfunktion zu erhalten?

Lösung:

Grundsätzlich gibt es zwei Vorgehensweisen:

1. Umformung mittels der Schaltalgebra
2. Aufstellen der Wahrheitstabelle und Auswertung der negierten Schaltfunktion, wobei eine zusätzliche Negation der negierten Schaltfunktion erforderlich ist.

Am einfachsten ist die 1. Vorgehensweise, weil die 2. Vorgehensweise in der Regel sehr viel Übung und Intuition erfordert.

Übung 18.5

Entwerfen Sie jeweils ein Schaltnetz mit einer Wired-AND-Verknüpfung für

a) die Antivalenz für die beiden Variablen a und b mit der Schaltfunktion y. Geben Sie auch eine Lösung ohne Wired-Verknüpfung an. Vergleichen Sie beide Ergebnisse miteinander.

b) die Äquivalenz für die beiden Variablen a und b mit der Schaltfunktion y. Geben Sie auch eine Lösung ohne Wired-Verknüpfung an. Vergleichen Sie beide Ergebnisse miteinander.

Hierfür stehen Ihnen 2-fach-NAND-Glieder mit einem Low-dominanten Ausgang oder Gegentakt-Ausgang zur Verfügung. Die Negation der Eingänge ist zulässig.

zu a)

geg: Verfügbar sind nur Logik-Elemente mit einem offenen Kollektor/Open-Collector- oder offenen Drain/Open-Drain-Ausgang, die vom Typ Low-dominant (L-Typ) sind

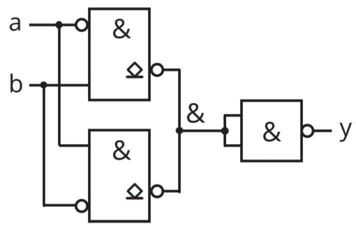
ges: Entwickeln Sie ein Schaltnetz mit einer Wired-AND-Verknüpfung für die Antivalenz mit den beiden Variablen a und b und der Schaltfunktion y. Geben Sie auch eine Lösung ohne Wired-Verknüpfung an und vergleichen Sie beide Ergebnisse miteinander.

Lösung:

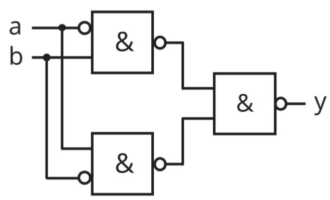
Für die Antivalenz wird zunächst die Schaltfunktion aufgestellt. Diese wird so umgeformt, dass durch doppelte Negation der rechten Seite der Gleichung und Anwendung des De Morgan’schen Theorems Konjunktionen von Termen entstehen:

$$y = (a \wedge \overline{b}) \vee (\overline{a} \wedge b) = \overline{\overline{(a \wedge \overline{b})} \wedge \overline{(\overline{a} \wedge b)}}$$

Damit ergibt sich eine Wired-AND-Verknüpfung mit einem Low-dominanten Ausgang, bestehend aus zwei zweifach-NAND-Gliedern mit jeweils einem negierten Eingang und einer nachfolgenden Negation des Ausgangs des Wired-AND-Ausgangs.



Für das Schaltnetz ohne Wired-AND-Verknüpfung ergibt sich dann folgende Schaltung:



Bei nur zwei vorgeschalteten Logik-Elementen ergibt sich hier kein Vorteil im Vergleich zu der Wired-AND-Verknüpfung. Der Vorteil stellt sich hier erst dann ein, wenn NAND-Glieder mit mehr Eingängen benötigt werden, als verfügbar sind.

zu b)

geg: Verfügbar sind nur Logik-Elemente mit einem offenen Kollektor/Open-Collector- oder offenen Drain/Open-Drain-Ausgang, die vom Typ Low-dominant (L-Typ) sind.

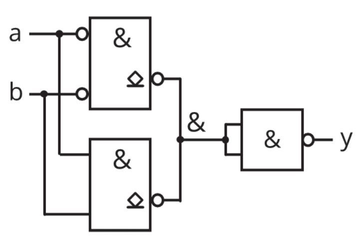
ges: Entwickeln Sie ein Schaltnetz mit einer Wired-AND-Verknüpfung für die Äquivalenz mit den beiden Variablen a und b und der Schaltfunktion y. Geben Sie auch eine Lösung ohne Wired-Verknüpfung an und vergleichen Sie beide Ergebnisse miteinander.

Lösung:

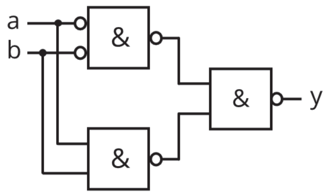
Für die Äquivalenz wird zunächst die Schaltfunktion aufgestellt. Diese wird so umgeformt, dass durch doppelte Negation der rechten Seite der Gleichung und Anwendung des De Morgan'schen Theorems Konjunktionen von Termen entstehen:

$$y = (\overline{a} \wedge \overline{b}) \vee (a \wedge b) = \overline{\overline{(\overline{a} \wedge \overline{b})} \wedge \overline{(a \wedge b)}}$$

Damit ergibt sich eine Wired-AND-Verknüpfung mit einem Low-dominanten Ausgang, bestehend aus zwei Zweifach-NAND-Gliedern mit einmal zwei negierten Eingängen und einmal zwei Eingängen in Eigenform und einer nachfolgenden Negation des Ausgangs des Wired-AND-Ausgangs.



Für das Schaltnetz ohne Wired-AND-Verknpfung ergibt sich dann folgende Schaltung:



Bei nur zwei vorgeschalteten Logik-Elementen ergibt sich hier kein Vorteil im Vergleich zu der Wired-AND-Verknüpfung. Der Vorteil stellt sich hier erst dann ein, wenn NAND-Glieder mit mehr Eingängen benötigt werden, als verfügbar sind.

Übung 18.6

Es ist die Entwicklung eines Schaltnetzes konventionell und ausschließlich mit Wired-AND-Verknüpfungsgliedern mit Open-Collector-Ausgängen vorzunehmen, die Low-dominant (L-Typ) sind.

Das Schaltnetz soll zur Verriegelung von Leistungsverbrauchern eingesetzt werden. Die Verbraucher haben die Variablen a, b und c. Ein logischer 1-Zustand signalisiert, dass der jeweilige Verbraucher eingeschaltet ist, und ein logischer 0-Zustand, dass er ausgeschaltet ist. Immer, wenn mehr als ein Verbraucher eingeschaltet ist, soll die Schaltfunktion Y den logischen 1-Zustand annehmen, ansonsten den logischen 0-Zustand.

a) Stellen Sie hierfür zunächst die Wahrheitstabelle auf und ermitteln Sie die Schaltfunktion Y. Prüfen Sie, ob eine Minimierung möglich ist, und führen Sie diese gegebenenfalls durch.

b) Geben Sie die Schaltung zu a) nur mit NAND-Gliedern, aber ohne Wired-Verknüpfungen an. Die Negation von Eingängen ist zulässig.

c) Geben Sie zu a) beziehungsweise b) die Schaltung nur mit Wired-AND-Verknüpfungen und Open-Collector-Ausgängen an, die Low-dominant (L-Typ) sind.

zu a)

geg: Entwicklung eines Schaltnetzes, das mit dem logischen 1-Zustand für die Schaltfunktion Y signalisiert, dass mehr als ein Leistungsverbraucher von maximal drei Leistungsverbrauchern eingeschaltet ist. Verfügbar sind nur Logik-Elemente mit einem Open-Collector-Ausgang, die vom Typ Low-dominant (L-Typ) sind.

ges: Geben Sie die Wahrheitstabelle für die Variablen a, b und sowie die Schaltfunktion Y an und minimieren Sie die Schaltfunktion, wenn dies möglich ist. Geben Sie das Schaltnetz ohne Wired-AND-Verknüpfungen an.

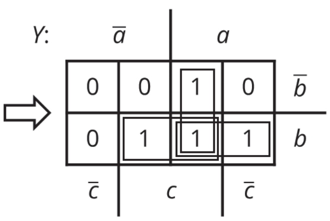
Lösung:

Zunächst stellen Sie die Wahrheitstabelle auf und überprüfen anhand der KV-Tafel für drei Variablen, ob eine Minimierung möglich ist. Es können in der KV-Tafel drei 2er-Vereinfachungsblöcke gebildet werden, womit eine Minimierung möglich ist. Daraus folgt dann die Schaltfunktion Y in disjunktiver Minimalform. Da nur NAND-Verknüpfungsglieder eingesetzt werden sollen, muss die Schaltfunktion umgeformt werden. Hierzu wird zunächst der rechte Teil der Gleichung doppelt negiert und anschließend das De Morgan'sche Theorem angewendet, um die angegebene NAND-konforme Schaltfunktion zu erhalten.

Wahrheitstabelle:

Nr.	c	b	a	Y
0	0	0	0	0
1	0	0	1	0
2	0	1	0	0
3	0	1	1	1
4	1	0	0	0
5	1	0	1	1
6	1	1	0	1
7	1	1	1	1

KV-Tafel:



Schaltfunktion:

$$Y = (a \wedge c) \vee (b \wedge c) \vee (a \wedge b)$$

↓ doppelte Negation

$$Y = \overline{\overline{(a \wedge c) \vee (b \wedge c) \vee (a \wedge b)}}$$

↓ De Morgan'sches Theorem

$$Y = \overline{\overline{(a \wedge c)} \wedge \overline{(b \wedge c)} \wedge \overline{(a \wedge b)}}$$

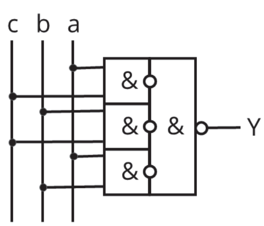
zu b)

geg: Schaltfunktion von a)

ges: Schaltung zu a) nur mit NAND-Gliedern. Die Negation von Eingängen ist zulässig.

Lösung:

Entsprechend der Schaltfunktion unter a) werden vier NAND-Glieder für das Schaltnetz benötigt:



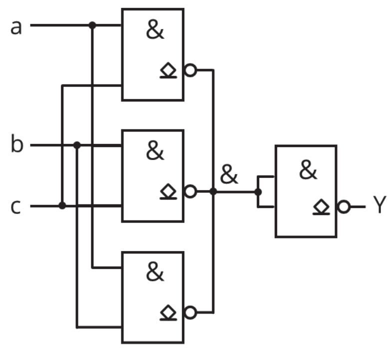
zu c)

geg: Schaltfunktion von a)

ges: Schaltung zu a) nur mit Wired-AND-Verknüpfungen und Open-Collector-Ausgängen, die Low-dominant (L-Typ) sind.

Lösung:

Entsprechend der Schaltfunktion unter a) werden vier NAND-Glieder mit Open-Collector-Ausgängen, die Low-dominant sind, für das Schaltnetz benötigt:



Kapitel 21

Übung 21.1

Entwurf eines Code-Umsetzers von einem vierstelligen 8-4-2-1-Code in den Gray-Code.

a) Stellen Sie die Wahrheitstabelle des Code-Umsetzers bei positiver Logik auf. Die Eingänge des Code-Umsetzers werden *e* und mit den Indizes ihrer Wertigkeit und die Ausgänge mit a_0, a_1, a_2 und a_3 bezeichnet, wobei a_0 die niederwertigste Stelle ist.

b) Entwerfen Sie das Schaltnetz, indem Sie die Minimierung der Schaltfunktionen entweder mittels der Schaltalgebra oder den KV-Tafeln vornehmen. Begründen Sie Ihre Entscheidung für das jeweilige Verfahren.

c) Geben Sie das Schaltnetz des Code-Umsetzers in Minimalform an.

d) Geben Sie das Symbol des Code-Umsetzers mit der Kennzeichnung »8421/GRAY« an Der Code-Umsetzer soll allerdings einen Low-aktiven Freigabeeingang $\overline{EN}$ besitzen.

zu a)

geg: 8-4-2-1- und Gray-Code

ges: Wahrheitstabelle

Lösung:

Der 8-4-2-1-Code wird auch BCD-Code genannt. Bei der Aufstellung der Wahrheitstabelle ist zu beachten, dass dieser Code nur von 0 bis 9 geht und somit alle weiteren Kombinationsmöglichkeiten der Eingangsvariablen zu Dont't-Care-Termen führt. Es ergibt sich somit folgende Wahrheitstabelle für den 8-4-2-1/GRAY-Code-Umsetzer:

	8-4-2-1-Code				Gray-Code			
Nr.	e_8	e_4	e_2	e_1	a_3	a_2	a_1	a_0
0	0	0	0	0	0	0	0	0
1	0	0	0	1	0	0	0	1
2	0	0	1	0	0	0	1	1
3	0	0	1	1	0	0	1	0
4	0	1	0	0	0	1	1	0
5	0	1	0	1	0	1	1	1
6	0	1	1	0	0	1	0	1
7	0	1	1	1	0	1	0	0
8	1	0	0	0	1	1	0	0
9	1	0	0	1	1	1	0	1
10	1	0	1	0	X	X	X	X
11	1	0	1	1	X	X	X	X
12	1	1	0	0	X	X	X	X
13	1	1	0	1	X	X	X	X
14	1	1	1	0	X	X	X	X
15	1	1	1	1	X	X	X	X

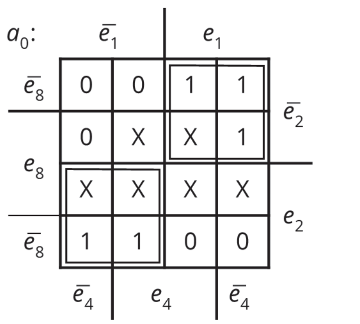
zu b)

geg: Wahrheitstabelle aus a)

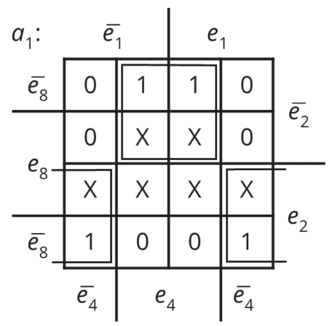
ges: Minimierte Schaltfunktionen a_0, a_1, a_2 und a_3

Lösung:

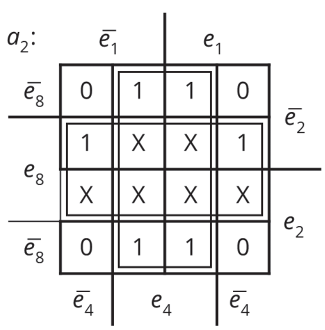
Den geringsten Aufwand für die Ermittlung der Lösung ergibt sich durch Anwendung der KV-Tafeln. Es muss für jede Schaltfunktion eine KV-Tafel für vier Variablen aufgestellt werden mit folgenden Ergebnissen für die Schaltfunktionen a_0, a_1, a_2 und a_3:



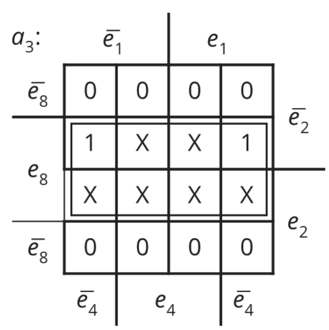
$a_0 = (e_1 \wedge \bar{e}_2) \vee (\bar{e}_1 \wedge e_2) = \underline{e_1 \leftrightarrow e_2}$



$a_1 = (\bar{e}_2 \wedge e_4) \vee (e_2 \wedge \bar{e}_4) = \underline{e_2 \leftrightarrow e_4}$



$a_2 = \underline{e_4 \vee e_8}$



$a_3 = \underline{e_8}$

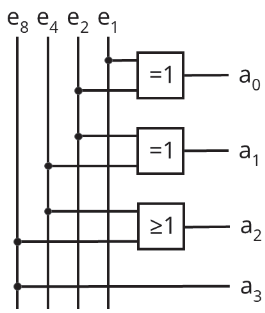
zu c)

geg: Schaltfunktionen a_0, a_1, a_2 und a_3 aus b)

ges: Schaltnetz des 8-4-2-1/GRAY-Code-Umsetzers

Lösung:

Für das Schaltnetz ergibt sich folgende Schaltung:



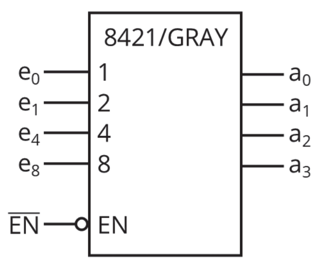
zu c)

geg: 8-4-2-1/GRAY-Code-Umsetzer

ges: Symbol des 8-4-2-1/GRAY-Code-Umsetzers mit Freigabe Eingang Low-aktiv $\overline{EN}$

Lösung:

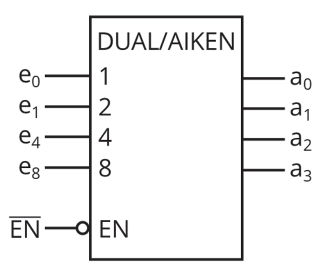
Das Symbol lautet:



Übung 21.2

Entwurf eines DUAL/AIKEN-Code-Umsetzers.

Entwerfen Sie für einen DUAL/AIKEN-Code-Umsetzer das Schaltnetz:



a) Stellen Sie die Wahrheitstabelle des Code-Umsetzers bei positiver Logik für die vier Eingangsvariablen a_0 bis a_3 auf.

b) Ermitteln Sie die minimierten Schaltfunktionen für die Schaltfunktionen a_0 bis a_3. Berücksichtigen Sie zunächst nur die vier Eingangsvariablen e_0 bis e_3, sodass Sie die Aufgabenstellung mit den KV-Tafeln für vier Variablen lösen können.

c) Geben Sie die Schaltung des entworfenen Code-Umsetzers unter b) an.

d) Ergänzen Sie die Schaltung des entworfenen Code-Umsetzers unter c) um den Low-aktiven Freigabeeingang $\overline{\text{EN}}$.

ANMERKUNG: Bei der Bezeichnung des Freigabeeingangs $\overline{\text{EN}}$ handelt es sich nicht um die Negation des Signals EN, sondern nur um eine Bezeichnung, die zum Ausdruck bringen soll, dass es Low-aktiv ist. $\overline{\text{EN}}$ muss genauso behandelt werden wie eine Variable in Eigenform. Diese Kennzeichnung wird in allen Datenblättern der Halbleiterhersteller so verwendet.

zu a)

geg: Dual- und Aiken-Code

ges: Wahrheitstabelle der Schaltfunktionen a_0 bis a_3 für die vier Eingangsvariablen e_0 bis e_3

Lösung:

Unter der Berücksichtigung der Pseudotetraden des Aiken-Codes und den daraus resultierenden Dont't-Care-Termen für die Schaltfunktionen ergibt sich folgende Wahrheitstabelle:

	Dual-Code				Aiken-Code				
Nr.	e_3	e_2	e_1	e_0	Ziffer	a_3	a_2	a_1	a_0
0	0	0	0	0	0	0	0	0	0
1	0	0	0	1	1	0	0	0	1
2	0	0	1	0	2	0	0	1	1
3	0	0	1	1	3	0	0	1	0
4	0	1	0	0	4	0	1	1	0
5	0	1	0	1		X	X	X	X
6	0	1	1	0		X	X	X	X
7	0	1	1	1		X	X	X	X
8	1	0	0	0		X	X	X	X
9	1	0	0	1		X	X	X	X
10	1	0	1	0		X	X	X	X
11	1	0	1	1	5	1	0	1	1
12	1	1	0	0	6	1	1	0	0
13	1	1	0	1	7	1	1	0	1
14	1	1	1	0	8	1	1	1	0
15	1	1	1	1	9	1	1	1	1

: Pseudotetraden

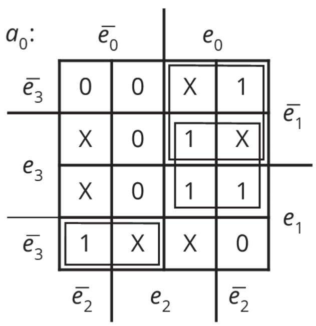
zu b)

geg: Wahrheitstabelle aus a)

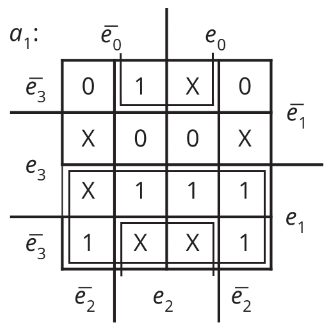
ges: Minimierte Schaltfunktionen a_0 bis a_3 für die vier Eingangsvariablen e_0 bis e_3

Lösung:

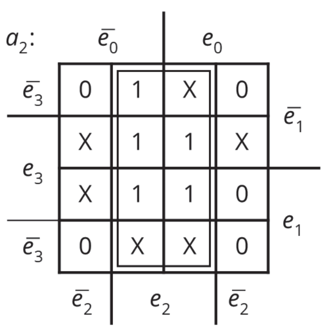
Es müssen vier minimierte Schaltfunktionen mit jeweils vier Eingangsvariablen bestimmt werden, die sich wie folgt ergeben:



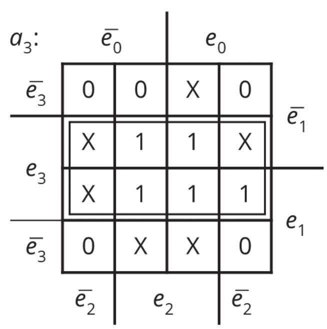
$a_0 = \underline{(e_0 \wedge \bar{e}_1) \vee (e_0 \wedge e_3) \vee (\bar{e}_0 \wedge e_1 \wedge \bar{e}_3)}$



$a_1 = \underline{e_1 \vee (e_2 \wedge \bar{e}_3)}$



$a_2 = \underline{e_2}$



$a_3 = \underline{e_3}$

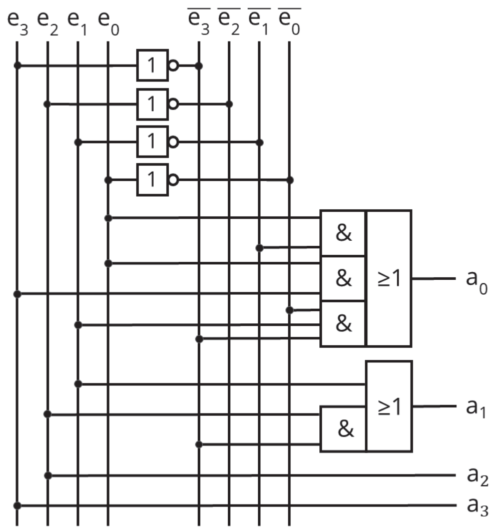
zu c)

geg: Schaltfunktionen a_0 bis a_3 für die vier Eingangsvariablen e_0 bis e_3 aus b)

ges: Schaltung des Schaltnetzes der Schaltfunktionen a_0 bis a_3 für die vier Eingangsvariablen e_0 bis e_3 ohne den Freigabeeingang $\overline{\text{EN}}$

Lösung:

Für das Schaltnetz ergibt sich ohne den Freigabeeingang $\overline{EN}$ folgende Schaltung:



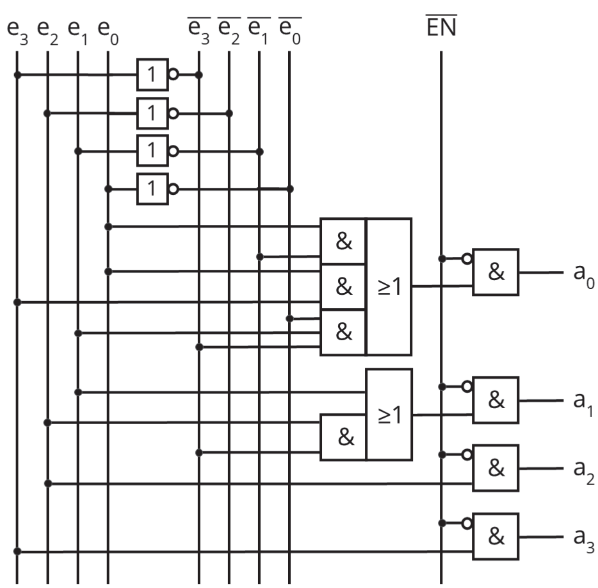
zu d)

geg: Schaltfunktionen a_0 bis a_3 für die vier Eingangsvariablen e_0 bis e_3 aus b)

ges: Schaltung des Schaltnetzes der Schaltfunktionen a_0 bis a_3 für die vier Eingangsvariablen e_0 bis e_3 mit dem Freigabeeingang $\overline{EN}$

Lösung:

Um den Freigabeeingang zu ergänzen, müssen lediglich alle Schaltfunktionen a_0 bis a_3 konjunktiv mit dem Low-aktiven Freigabesignal $\overline{EN}$ verknüpft werden:

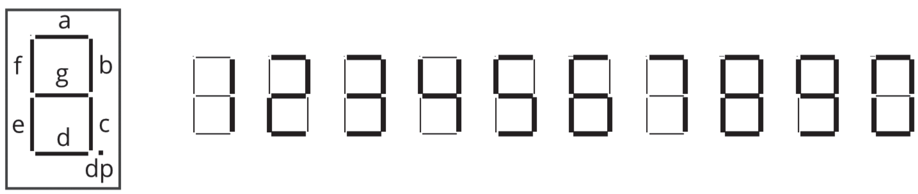


Übung 21.3

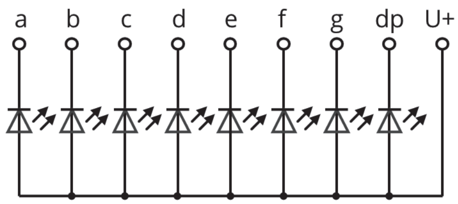
Entwurf der Schaltung für die Ansteuerung einer 7-Segment-Anzeige mit dem BCD-Code.

Zur Veranschaulichung sind nachfolgend eine 7-Segment-Anzeige und dessen Ersatzschaltbild mit gemeinsamer Anode dargestellt.

7-Segment-Anzeige:



Ersatzschaltbild einer 7-Segment-Anzeige mit gemeinsamer Anode:



a) Stellen Sie die Wahrheitstabelle des Code-Umsetzers bei positiver Logik auf. Die Eingänge des Code-Umsetzers werden mit d und ihren Wertigkeiten 1, 2, 4 und 8 als Indizes und die Ausgänge für die sieben Segmente mit a, b, c … f bezeichnet. Bei der 7-Segment-Anzeige handelt es sich um ein Anzeigeelement mit gemeinsamer Anode. Die einzelnen Segmente leuchten bei einer logischen 0 am Eingang der 7-Segment-Anzeige.

b) Geben Sie das Symbol für den Code-Umsetzer vom BCD-Code zum 7-Segment-Code mit der Kennzeichnung »BCD/7SEG« bei einer positiven Logik an.

c) Geben Sie das Symbol für die 7-Segment-Anzeige an. Nehmen Sie bitte das Symbol aus Kapitel 16 im Abschnitt »Anzeigeelemente« als Vorlage.

Anmerkung: Beachten Sie, dass dort eine Anzeige mit gemeinsamer Kathode dargestellt ist, Sie benötigen aber eine Anzeige mit gemeinsamer Anode, wie sie in der Abbildung dargestellt ist.

d) Geben Sie die gesamte Schaltung zur Ansteuerung der 7-Segment-Anzeige mit dem BCD-Code, bestehend aus dem BCD/7SEG-Code-Umsetzer und 7-Segment-Anzeige, an.

zu a)

geg: BCD-Code und 7-Segment-Anzeige

ges: Wahrheitstabelle der Schaltfunktionen a bis g für die vier Eingangsvariablen d_1, d_2, d_4 und d_8

Lösung:

Es werden nur 10 der 16 Kombinationsmöglichkeiten des BCD-Codes für die Ansteuerung der sieben Segmente benötigt. Damit können für die verbliebenen sechs Kombinatsmöglichkeiten des BCD-Codes Dont't-Care-Terme für die Schaltfunktionen angenommen werden, womit sich folgende Wahrheitstabelle ergibt:

	BCD-Code				7-Segment-Code							
Nr.	d_8	d_4	d_2	d_1	a	b	c	d	e	f	g	Ziffer
0	0	0	0	0	0	0	0	0	0	0	1	0
1	0	0	0	1	1	0	0	1	1	1	1	1
2	0	0	1	0	0	0	1	0	0	1	0	2
3	0	0	1	1	0	0	0	0	1	1	0	3
4	0	1	0	0	1	0	0	1	1	0	0	4
5	0	1	0	1	0	1	0	0	1	0	0	5
6	0	1	1	0	0	1	0	0	0	0	0	6
7	0	1	1	1	0	0	0	1	1	1	1	7
8	1	0	0	0	0	0	0	0	0	0	0	8
9	1	0	0	1	0	0	0	0	1	0	0	9
10	1	0	1	0	X	X	X	X	X	X	X	
11	1	0	1	1	X	X	X	X	X	X	X	
12	1	1	0	0	X	X	X	X	X	X	X	
13	1	1	0	1	X	X	X	X	X	X	X	
14	1	1	1	0	X	X	X	X	X	X	X	
15	1	1	1	1	X	X	X	X	X	X	X	

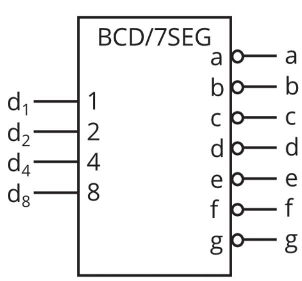
zu b)

geg: BCD-Code und 7-Segment-Anzeige

ges: Symbol für den BCD/7-Segment-Code-Umsetzer

Lösung:

Da die 7-Segment-Anzeige eine gemeinsame Anode besitzt, müssen alle Ausgänge des Code-Umsetzers negiert werden, womit sich folgendes Symbol ergibt:



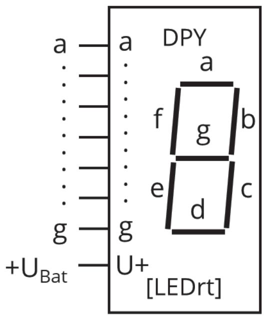
zu c)

geg: 7-Segment-Anzeige mit gemeinsamer Anode

ges: Symbol der 7-Segment-Anzeige mit gemeinsamer Anode

Lösung:

Unter Berücksichtigung, dass die 7-Segment-Anzeige für die LED-Segmente eine gemeinsame Anode aufweist, muss an die gemeinsame Anode die positive Spannungsversorgung $+U_{Bat}$ angeschlossen werden. Somit ergibt sich folgendes Symbol:



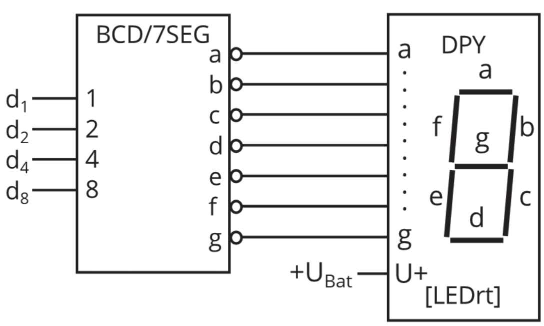
zu d)

geg: Symbole für den Code-Umsetzer aus b) und für die 7-Segment-Anzeige aus c)

ges: Gesamte Schaltung für die Ansteuerung einer 7-Segment-Anzeige mit einem BCD-Code über den Code-Umsetzer

Lösung:

Es müssen jetzt lediglich die Symbole für den Code-Umsetzer und die 7-Segment-Anzeige aus b) und c) zusammengeführt werden. Somit ergibt sich folgende digitale Schaltung:



Kapitel 22

Anmerkung: Bei der Bezeichnung des Freigabeeingangs $\overline{\text{EN}}$ handelt es sich nicht um die Negation des Signals EN, sondern nur um eine Bezeichnung, die zum Ausdruck bringen soll, dass es Low-aktiv ist. $\overline{\text{EN}}$ muss genauso behandelt werden wie eine Variable in Eigenform. Diese Kennzeichnung wird in allen Datenblättern der Halbleiterhersteller so verwendet.

Übung 22.1

Entwurf eines 8-Kanal-Multiplexers.

Der 8-Kanal-Multiplexer besitzt einen Freigabeeingang $\overline{\text{EN}}$, der Low-aktiv und gemeinsam mit den Dateneingängen I_0 bis I_7 wirkt. Die Steuereingänge des Multiplexers werden mit S_0, S_1 und S_2 bezeichnet. Die Ausgänge liegen in Eigenform und negierter Form vor und werden mit Y und $\overline{\text{Y}}$ bezeichnet.

a) Geben Sie das Symbol des Multiplexers bei positiver Logik an.

b) Stellen Sie die Wahrheitstabelle des Multiplexers bei positiver Logik auf.

c) Entwerfen Sie die Schaltfunktion Y des 8-Kanal-Multiplexers, indem Sie, wenn möglich, die Minimierung der Schaltfunktion mittels der Schaltalgebra oder den KV-Tafeln vornehmen. Begründen Sie Ihre Entscheidung für die jeweilige Vorgehensweise.

d) Geben Sie das Schaltnetz des Multiplexers in einer Minimalform an.

e) Entwickeln Sie eine Lösung des 8-Kanal-Multiplexers mit einem 4-Kanal-Multiplexer mit getrennten Freigabeeingängen $\overline{\text{EN}}$ bei positiver Logik und geben Sie das Schaltnetz an.

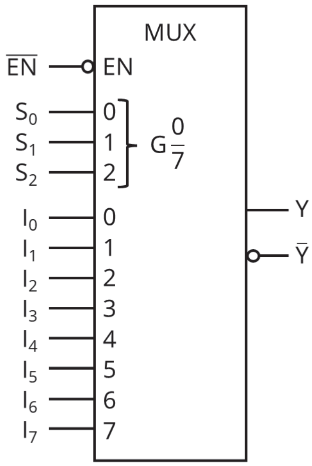
zu a)

geg: 8-Kanal-Multiplexer laut Aufgabenstellung

ges: Symbol des 8-Kanal-Multiplexers bei positiver Logik

Lösung:

Für das Symbol des 8-Kanal-Multiplexers ergibt sich folgendes Symbol.



zu b)

geg: 8-Kanal-Multiplexer laut Aufgabenstellung

ges: Wahrheitstabelle zu a)

Lösung:

Für die Wahrheitstabelle des 8-Kanal-Multiplexers ergibt sich folgende vollständige Wahrheitstabelle beziehungsweise die reduzierte Form mit dem Freigabeeingang $\overline{\text{EN}}$, den Steuereingängen s_0 bis s_2 und den Dateneingängen I_0 bis I_7.

Nr.	$\overline{EN}$	S_2	S_1	S_0	Y	$\overline{Y}$
0	0	0	0	0	I_0	$\overline{I_0}$
1	0	0	0	1	I_1	$\overline{I_1}$
2	0	0	1	0	I_2	$\overline{I_2}$
3	0	0	1	1	I_3	$\overline{I_3}$
4	0	1	0	0	I_4	$\overline{I_4}$
5	0	1	0	1	I_5	$\overline{I_5}$
6	0	1	1	0	I_6	$\overline{I_6}$
7	0	1	1	1	I_7	$\overline{I_7}$
8	1	0	0	0	0	1
9	1	0	0	1	0	1
10	1	0	1	0	0	1
11	1	0	1	1	0	1
12	1	1	0	0	0	1
13	1	1	0	1	0	1
14	1	1	1	0	0	1
15	1	1	1	1	0	1

$\Rightarrow$

Nr.	$\overline{EN}$	S_2	S_1	S_0	Y	$\overline{Y}$
0	0	0	0	0	I_0	$\overline{I_0}$
1	0	0	0	1	I_1	$\overline{I_1}$
2	0	0	1	0	I_2	$\overline{I_2}$
3	0	0	1	1	I_3	$\overline{I_3}$
4	0	1	0	0	I_4	$\overline{I_4}$
5	0	1	0	1	I_5	$\overline{I_5}$
6	0	1	1	0	I_6	$\overline{I_6}$
7	0	1	1	1	I_7	$\overline{I_7}$
	1	X	X	X	0	1

zu c)

geg: Wahrheitstabelle des 8-Kanal-Multiplexers aus b)

ges: Schaltfunktion Y des 8-Kanal-Multiplexers

Lösung:

Eine Minimierung der Schaltfunktion ist nicht möglich, da es für jede Eingangsvariable I_n nur eine relevante Kombinationsmöglichkeit für die Schaltfunktion Y mit einer logischen 1 gibt. Die daraus resultierende disjunktive Normalform ist somit auch die disjunktive Minimalform und lautet:

$$\begin{aligned} Y = \overline{\overline{EN}} \wedge [&(I_0 \wedge \overline{S_0} \wedge \overline{S_1} \wedge \overline{S_2}) \vee (I_1 \wedge S_0 \wedge \overline{S_1} \wedge \overline{S_2}) \vee (I_2 \wedge \overline{S_0} \wedge S_1 \wedge \overline{S_2}) \\ &\vee (I_3 \wedge S_0 \wedge S_1 \wedge \overline{S_2}) \vee (I_4 \wedge \overline{S_0} \wedge \overline{S_1} \wedge S_2) \vee (I_5 \wedge S_0 \wedge \overline{S_1} \wedge S_2) \\ &\vee (I_6 \wedge \overline{S_0} \wedge S_1 \wedge S_2) \vee (I_7 \wedge S_0 \wedge S_1 \wedge S_2)] \end{aligned}$$

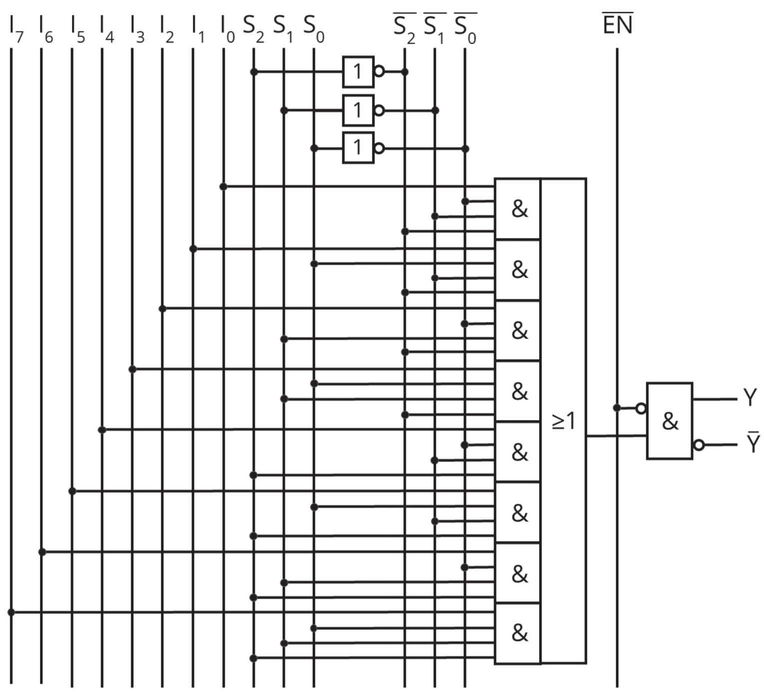
zu d)

geg: Schaltfunktion Y des 8-Kanal-Multiplexers aus c)

ges: Schaltnetz der Schaltfunktion Y des 8-Kanal-Multiplexers

Lösung:

Für das Schaltnetz der Schaltfunktion Y ergibt sich folgende Schaltung:



zu e)

geg: 8-Kanal-Multiplexer laut Aufgabenstellung

ges: Entwicklung des 8-Kanal-Multiplexers mit zwei 4-Kanal-Multiplexern bei positiver Logik

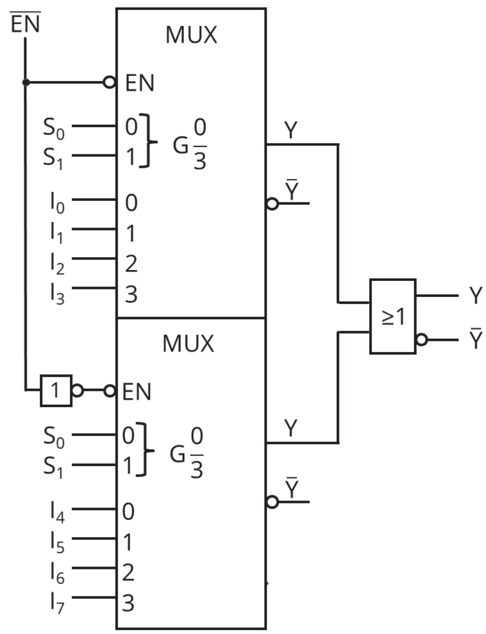
Lösung:

Für das Symbol des 8-Kanal-Multiplexers ergibt sich nachfolgende Wahrheitstabelle, wobei die Steuerung der beiden 4-Kanal-Multiplexer über den jeweiligen Freigabeeingang $\overline{\mathrm{EN}}$ erfolgt. Die unteren vier Kanäle werden über eine logische 0 und die oberen vier Kanäle über eine logische 1 des Freigabesignals angesteuert. Die Ausgänge der beiden 4-Kanal-Multiplexer müssen lediglich disjunktiv miteinander verknüpft werden, womit sich dann die angegebene Schaltung für das Schaltnetz ergibt.

Wahrheitstabelle:

Nr.	$\overline{EN}$	S_1	S_0	Y	$\bar{Y}$
0	0	0	0	I_0	$\overline{I_0}$
1	0	0	1	I_1	$\overline{I_1}$
2	0	1	0	I_2	$\overline{I_2}$
3	0	1	1	I_3	$\overline{I_3}$
4	1	0	0	I_4	$\overline{I_4}$
5	1	0	1	I_5	$\overline{I_5}$
6	1	1	0	I_6	$\overline{I_6}$
7	1	1	1	I_7	$\overline{I_7}$

Schaltnetz:



Übung 22.2

Entwurf eines 4-Kanal-Demultiplexers.

Der 4-Kanal-Demultiplexer besitzt einen Freigabeeingang $\overline{\mathrm{EN}}$, der Low-aktiv und gemeinsam mit dem Dateneingang I wirkt. Die Steuereingänge des Multiplexers werden mit S_0 und S_1 bezeichnet. Die Ausgänge sind negiert und werden mit $\overline{A_0}$, $\overline{A_1}$, $\overline{A_2}$ und $\overline{A_3}$ bezeichnet.

a) Geben Sie das Symbol des Demultiplexers bei positiver Logik an.

b) Stellen Sie die Wahrheitstabelle des Demultiplexers bei positiver Logik auf.

c) Entwerfen Sie das Schaltnetz, indem Sie die Minimierung der Schaltfunktionen entweder mittels der Schaltalgebra oder den KV-Tafeln vornehmen. Begründen Sie Ihre Entscheidung für das jeweilige Verfahren.

d) Geben Sie das Schaltnetz des Demultiplexers in einer Minimalform an.

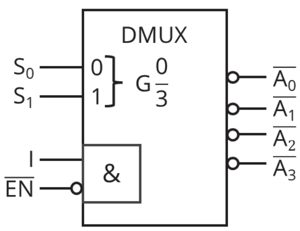
zu a)

geg: 4-Kanal-Demultiplexer laut Aufgabenstellung

ges: Symbol des 4-Kanal-Demultiplexers bei positiver Logik

Lösung:

Für das Symbol des 4-Kanal-Demultiplexers ergibt sich folgendes Symbol:



zu b)

geg: 4-Kanal-Demultiplexer laut Aufgabenstellung

ges: Wahrheitstabelle zu a)

Lösung:

Für den 4-Kanal-Demultiplexer ergibt sich folgende Wahrheitstabelle mit dem Freigabeeingang $\overline{EN}$, dem Dateneingang I sowie den Steuereingängen S_0, S_2 und den Ausgängen $\overline{A_0}$, $\overline{A_1}$, $\overline{A_2}$ und $\overline{A_3}$:

Nr.	$\overline{EN}$	I	S_1	S_0	$\overline{A_0}$	$\overline{A_1}$	$\overline{A_2}$	$\overline{A_3}$
0	0	0	0	0	1	1	1	1
1	0	0	0	1	1	1	1	1
2	0	0	1	0	1	1	1	1
3	0	0	1	1	1	1	1	1
4	0	1	0	0	0	1	1	1
5	0	1	0	1	1	0	1	1
6	0	1	1	0	1	1	0	1
7	0	1	1	1	1	1	1	0
8	1	0	0	0	1	1	1	1
9	1	0	0	1	1	1	1	1
10	1	0	1	0	1	1	1	1
11	1	0	1	1	1	1	1	1
12	1	1	0	0	1	1	1	1
13	1	1	0	1	1	1	1	1
14	1	1	1	0	1	1	1	1
15	1	1	1	1	1	1	1	1

zu c)

geg: Wahrheitstabelle des 4-Kanal-Demultiplexers aus b)

ges: Schaltfunktionen $\overline{A_0}$, $\overline{A_1}$, $\overline{A_2}$ und $\overline{A_3}$ des 4-Kanal-Demultiplexers

Lösung:

Eine Minimierung der Schaltfunktionen ist nicht sinnvoll, da für jeweils nur eine Kombinationsmöglichkeit der Eingangsvariablen $\overline{EN}$, I, S_0 und S_1 die Schaltfunktionen den logischen Zustand 0 annehmen (siehe markierte Felder in der Wahrheitstabelle). Aus diesem Grund wird für die Schaltfunktionen die disjunktive Normalform (DNF) als günstigste Variante ausgewählt, die somit auch die disjunktive Minimalform (DMF) ist und für die sich Folgendes ergibt:

$$\overline{A_0} = \underline{\overline{EN} \vee \overline{I} \vee S_0 \vee S_1}$$

$$\overline{A_1} = \underline{\overline{EN} \vee \overline{I} \vee \overline{S_0} \vee S_1}$$

$$\overline{A_2} = \underline{\overline{EN} \vee \overline{I} \vee S_0 \vee \overline{S_1}}$$

$$\overline{A_3} = \underline{\overline{EN} \vee \overline{I} \vee \overline{S_0} \vee \overline{S_1}}$$

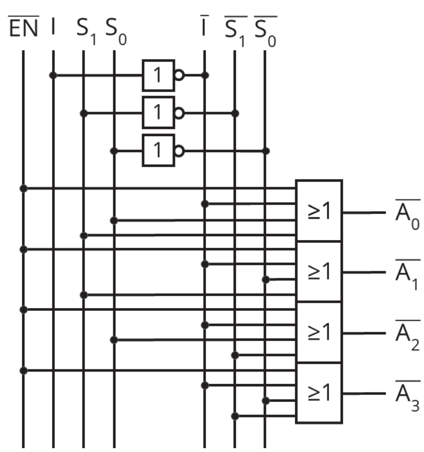
zu d)

geg: Schaltfunktion Y des 8-Kanal-Multiplexers aus c)

ges: Schaltnetz für die Schaltfunktionen $\overline{A_0}$, $\overline{A_1}$, $\overline{A_2}$ und $\overline{A_3}$ des 4-Kanal-Demultiplexers

Lösung:

Für das Schaltnetz der Schaltfunktionen $\overline{A_0}$, $\overline{A_1}$, $\overline{A_2}$ und $\overline{A_3}$ des 4-Kanal-Demultiplexers ergibt sich folgende Schaltung:



Kapitel 23

Übung 23.1

Generierung eines Ansteuersignals bei Einhaltung eines Wertebereichs von 4-Bit-Binärzahlen mit Komparatoren, einem klassischen Schaltnetz und Multiplexern.

Es soll für die 4-stellige Dualzahl A ermittelt werden, ob die Werte zwischen 5h und Ah liegen, und zur Signalisierung ein Ansteuersignal Y generiert werden.

a) Hierfür stehen 4-Bit-Komparatoren vom Typ SN74XX85 und weitere Logik-Elemente zur Verfügung. Wie lautet Ihr Lösungsansatz und wie viele 4-Bit-Komparatoren benötigen Sie für das zu entwerfende Schaltnetz? Geben Sie dieses an.

b) Entwerfen Sie ein konventionelles Schaltnetz ohne Komparatoren, indem Sie die Wahrheitstabelle aufstellen, gegebenenfalls eine Minimierung durchführen sowie die Schaltfunktion und das Schaltnetz angeben.

c) Entwickeln Sie eine Lösung mit Multiplexern. Dafür stehen Ihnen 8-Kanal-Multiplexer SN74XX151 mit einem L-aktiven Freigabeeingang $\overline{EN}$ und weitere Logik-Elemente zur Verfügung. Geben Sie das Symbol des Multiplexers an, stellen Sie die Wahrheitstabelle auf und geben Sie die Schaltung an.

d) Vergleichen Sie Ihre Lösungen unter den Punkten a) bis c) und bewerten Sie die Lösungen bezüglich des Aufwands für den Entwurf sowie Flexibilität und Umfang.

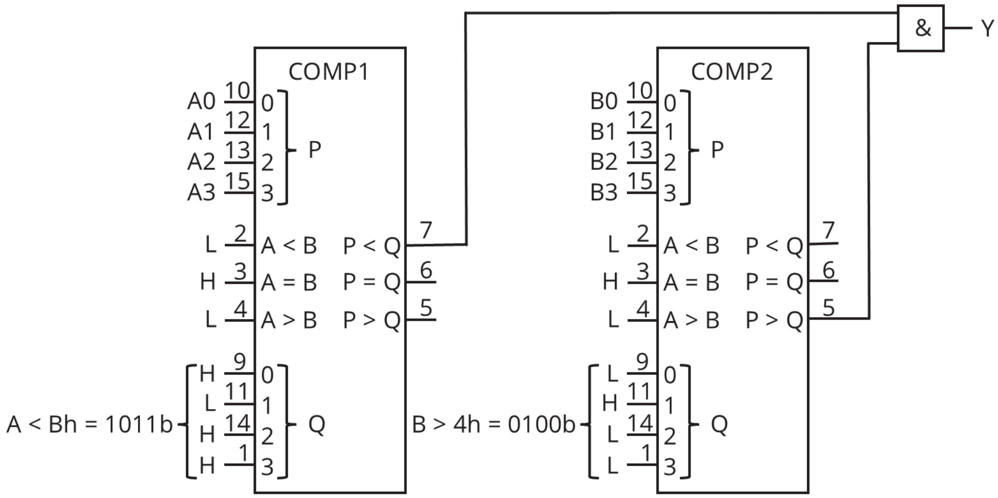
zu a)

geg: Zur Signalisierung soll ein Ansteuersignal Y generiert werden, wenn die Werte einer 4-stelligen Dualzahl A zwischen 5h und Ah liegen.

ges: Lösungsansatz, Anzahl benötigter 4-Bit-Komparatoren und Schaltnetz

Lösung:

Es gibt grundsätzlich mehrere Wege, um zu einer Lösung zu kommen. Die einfachste Lösung besteht darin, wenn zwei 4-Bit-Komparatoren vom Typ SN74XX85 verwendet werden und jeweils nur ein Vergleichsergebnis dieser genutzt wird.



Bei dieser Variante wird mit dem ersten Komparator (COMP1) der Kleiner-als-Vergleich mit dem Zahlenwert gewählt, der um 1 niedriger als der unterste Zahlenwert des zu selektierenden Wertebereichs ist. Aus gleichem Grund ist dann mit dem zweiten Komparator (COMP2) für den Größer-als-Vergleich der Zahlenwert zu wählen, der um 1 größer als der zu selektierende Wertebereich ist. Das Schaltnetz mit dem Ansteuersignal Y ergibt sich dann aus der konjunktiven Verknüpfung der Vergleichsergebnisse der beiden 4-Bit-Komparatoren, wie dies angegeben ist.

zu b)

geg: Zur Signalisierung soll ein Ansteuersignal Y generiert werden, wenn die Werte einer 4-stelligen Dualzahl A zwischen 5h und Ah liegen.

ges: Entwurf eines konventionellen Schaltnetzes ohne Komparatoren, Aufstellen der Wahrheitstabelle, gegebenenfalls eine Minimierung durchführen, die Schaltfunktion und das Schaltnetz angeben

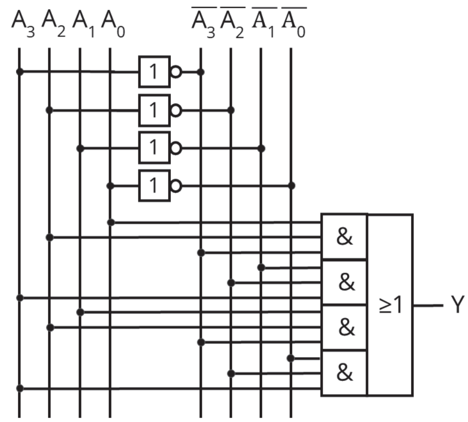
Lösung:

Die Vorgehensweise ist wie bei allen anderen Schaltnetzen schrittweise vorzunehmen. Zunächst wird die Wahrheitstabelle für die Schaltfunktion Y mit den vier Variablen A_0, A_1, A_2 und A_3 aufgestellt, die Minimierung mit einer KV-Tafel für vier Variablen durchgeführt, Vereinfachungsblöcke für die Bildung der disjunktiven Minimalform (DMF) gebildet und abschließend das Schaltnetz angegeben.

Wahrheitstabelle:

Nr.	HEX	A_3	A_2	A_1	A_0	Y
0	0	0	0	0	0	0
1	1	0	0	0	1	0
2	2	0	0	1	0	0
3	3	0	0	1	1	0
4	4	0	1	0	0	0
5	5	0	1	0	1	1
6	6	0	1	1	0	1
7	7	0	1	1	1	1
8	8	1	0	0	0	1
9	9	1	0	0	1	1
10	A	1	0	1	0	1
11	B	1	0	1	1	0
12	C	1	1	0	0	0
13	D	1	1	0	1	0
14	E	1	1	1	0	0
15	F	1	1	1	1	0

Schaltnetz:



Minimierung der Schaltfunktion:

Y:	$\overline{A_0}$	$\overline{A_0}$	A_0	A_0	
$\overline{A_3}$	0	0	1	0	$\overline{A_1}$
A_3	1	0	0	1	$\overline{A_1}$
A_3	1	0	0	0	A_1
$\overline{A_3}$	0	1	1	0	A_1
	$\overline{A_2}$	A_2	A_2	$\overline{A_2}$	

DMF: $Y = (A_0 \wedge A_2 \wedge \overline{A_3}) \vee (\overline{A_1} \wedge \overline{A_2} \wedge A_3)$
$\vee (A_1 \wedge A_2 \wedge \overline{A_3}) \vee (\overline{A_0} \wedge \overline{A_2} \wedge A_3)$

zu c)

geg: Zur Signalisierung soll ein Ansteuersignal Y generiert werden, wenn die Werte einer 4-stelligen Dualzahl A zwischen 5h und Ah liegen.

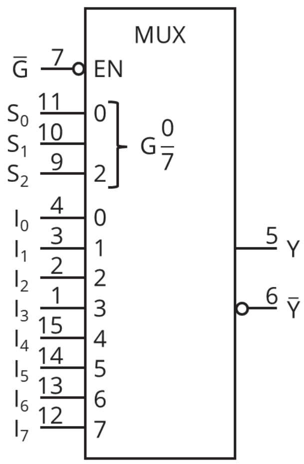
ges: Entwurf eines Schaltnetzes mit dem 8-Kanal-Multiplexer SN74XX151 mit einem L-aktiven Freigabeeingang $\overline{\text{EN}}$ und weitere Logik-Elemente, Aufstellen der Wahrheitstabelle, gegebenenfalls eine Minimierung durchführen, die Schaltfunktion und das Schaltnetz angeben

Lösung:

Für die Lösung dieser Aufgabenstellung stehen der 8-Kanal-Multiplexer SN74XX151 und gegebenenfalls weitere Logik-Elemente zur Verfügung. Dieser besitzt drei Steuereingänge (S_0, S_1 und S_2) und einen Freigabeeingang EN, der L-aktiv wirkt. In der nachfolgenden

Abbildung sind das Symbol des Multiplexers und die Wahrheitstabelle mit dem selektierbaren Wertebereich (grau hinterlegt), für den die Schaltfunktion Y den logischen Zustand 1 annehmen soll an, gegeben.

Symbol SN74XX151:



Wahrheitstabelle:

Nr.	HEX	A_3	A_2	A_1	A_0	Y
0	0h	0	0	0	0	0
1	1h	0	0	0	1	0
2	2h	0	0	1	0	0
3	3h	0	0	1	1	0
4	4h	0	1	0	0	0
5	5h	0	1	0	1	1
6	6h	0	1	1	0	1
7	7h	0	1	1	1	1
8	8h	1	0	0	0	1
9	9h	1	0	0	1	1
10	Ah	1	0	1	0	1
11	Bh	1	0	1	1	0
12	Ch	1	1	0	0	0
13	Dh	1	1	0	1	0
14	Eh	1	1	1	0	0
15	Fh	1	1	1	1	0

Zuordnung der Eingänge:

- Auswahl der Variablen A_0 als nutzbare Variable.

Steuereingänge:

$S_0 := A_1$
$S_1 := A_2$
$S_2 := A_3$

Dateneingänge:

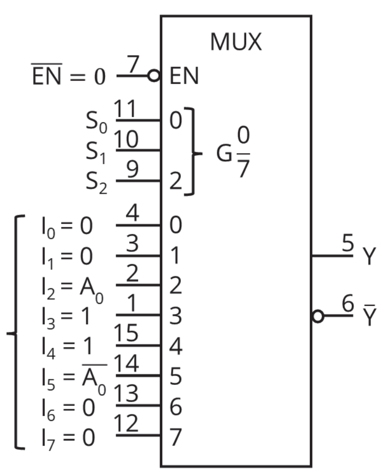
$I_0 \ldots I_7$

Da die vier Variablen A_0, A_1, A_2 und A_3 ausgewertet werden müssen, fehlt ein Steuereingang, weshalb eine Variable ausgewählt wird, die anders ausgewertet werden muss. Ausgewählt wird die Variable A_0. Durch den Vergleich dieser Variablen mit der Schaltfunktion Y ergibt sich folgende Belegung der Dateneingänge I_0 bis I_7.

Wahrheitstabelle mit Zuordnung der Steuer- und Datengänge:

Nr.	HEX	A_3	A_2	A_1	A_0	Y	I_n
0	0h	0	0	0	0	0	$I_0 = 0$
1	1h	0	0	0	1	0	
2	2h	0	0	1	0	0	$I_1 = 0$
3	3h	0	0	1	1	0	
4	4h	0	1	0	0	0	$I_2 = A_0$
5	5h	0	1	0	1	1	
6	6h	0	1	1	0	1	$I_3 = 1$
7	7h	0	1	1	1	1	
8	8h	1	0	0	0	1	$I_4 = 1$
9	9h	1	0	0	1	1	
10	Ah	1	0	1	0	1	$I_5 = \overline{A_0}$
11	Bh	1	0	1	1	0	
12	Ch	1	1	0	0	0	$I_6 = 0$
13	Dh	1	1	0	1	0	
14	Eh	1	1	1	0	0	$I_7 = 0$
15	Fh	1	1	1	1	0	

Schaltnetz:



zu d)

geg: Lösungen zu den Punkten a) bis c)

ges: Vergleich der Lösungen unter den Punkten a) bis c) und Bewertung der Lösungen bezüglich des Aufwands für den Entwurf, Flexibilität und Umfang

Lösung:

Kriterium	**zu a) mit Komparatoren**	**zu b) konventionelles Schaltnetz**	**zu c) mit Multiplexern**
Aufwand Entwurf	einfach	mittel	einfach
Flexibilität	sehr flexibel anpassbar	nicht leicht anpassbar	sehr flexibel anpassbar
Umfang	mittel	mittel	einfach

Vergleich der Lösungen zu den Punkten a) bis c)

Die Lösungen mittels Komparatoren und Multiplexern sind am flexibelsten an andere Wertebereiche anpassbar. Beim Entwurf des konventionellen Schaltnetzes ist immer ein neuer Entwurf erforderlich. Die Lösung mit Multiplexern erscheint am flexibelsten und mit dem geringsten Aufwand verbunden zu sein.

Übung 23.2

Generierung eines Ansteuersignals für einen Adressbereich eines Mikroprozessorsystems mit Komparatoren.

Ein Speicherbereich soll für Schreib- und Lesevorgänge über einen Adressbus angesteuert werden. Dazu soll ein CS-Signal (Chip Select) generiert werden, wenn auf dem 8-Bit-Adressbus eine Adresse zwischen 10h bis 1Fh anliegt. Der Adressbus hat die acht Adressleitungen A0 bis A7, wobei A0 die niederwertigste Adressleitung ist.

Nennen Sie Ihren Lösungsansatz mit 8-Bit-Komparatoren ohne Freigabeeingang und Kaskadierungseingängen sowie weiteren Logik-Elementen und geben Sie das Symbol für den 8-Bit-Komparator sowie das Schaltnetz mit 8-Bit-Komparatoren und den erforderlichen Logik-Elementen an.

Lösung:

geg: Generierung eines Ansteuersignals für einen Adressbereich eines Mikroprozessorsystems mit Komparatoren

ges: Lösungsansatz, Wahrheitstabelle, Symbol und Schaltnetz mit 8-Bit-Komparatoren

Lösung:

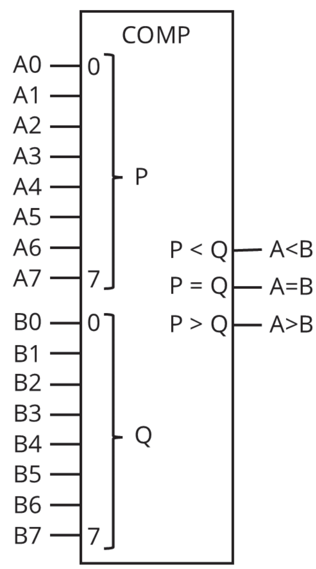
Es gibt grundsätzlich mehrere Wege, um zu einer Lösung zu kommen. Die einfachste Lösung besteht darin, wenn zwei 8-Bit-Komparatoren und jeweils nur ein Vergleichsergebnis von diesen genutzt wird. Am zweckmäßigsten ist es, wenn zunächst die Wahrheitstabelle aufgestellt wird, dann das Symbol des 8-Bit-Komparators und abschließend das erforderliche Schaltnetz.

Nachfolgend ist die Wahrheitstabelle des gesamten 8-Bit-Adressbereichs in einer reduzierten Form angegeben, wobei der zu selektierende Adressbereich grau hinterlegt ist. Anschließend kann das Symbol des 8-Bit-Komparators laut Aufgabenstellung angegeben werden.

Wahrheitstabelle:

Adr. HEX	A7	A6	A5	A4	A3	A2	A1	A0	CS
0h	0	0	0	0	0	0	0	0	0
1h	0	0	0	0	0	0	0	1	0
:	:	:	:	:	:	:	:	:	0
0Eh	0	0	0	0	1	1	1	0	0
0Fh	0	0	0	0	1	1	1	1	0
10h	0	0	0	1	0	0	0	1	1
11h	0	0	0	1	0	0	1	0	1
:	:	:	:	:	:	:	:	:	1
1Eh	0	0	0	1	0	0	1	1	1
1Fh	0	0	0	1	1	1	1	1	1
20h	0	0	1	0	0	0	0	0	0
21h	0	0	1	0	0	0	0	1	0
:	:	:	:	:	:	:	:	:	0
FEh	1	1	1	1	1	1	1	0	0
FFh	1	1	1	1	1	1	1	1	0

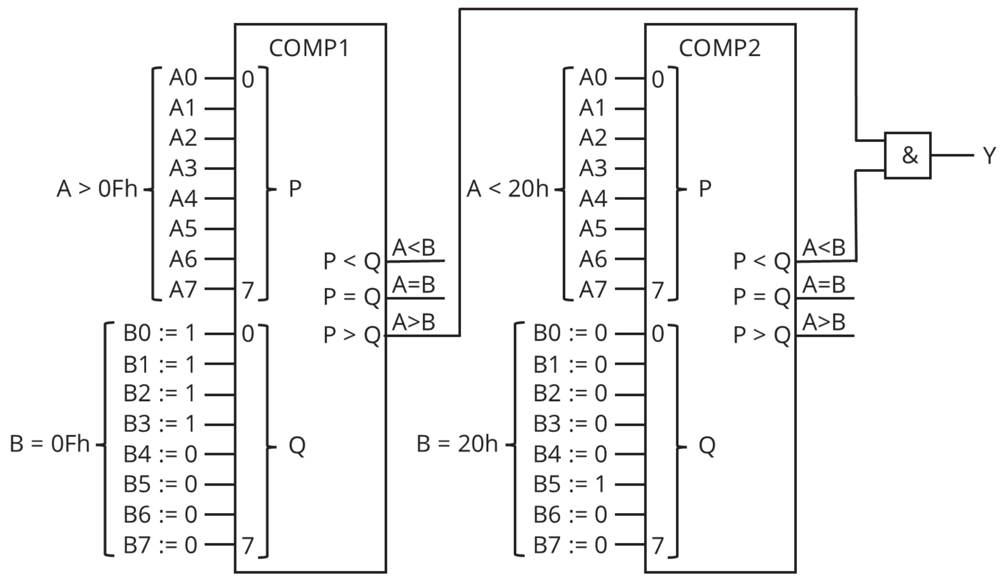
Symbol 8 Kanal-Multiplexer:



Es wird jeweils für die untere und die obere Adresse des zu selektierenden Adressbereichs ein 8-Bit-Komparator benötigt. Bei dem Komparator für die untere Adresse (COMP1) wird der Größer-als-Vergleich ausgewählt und bei der oberen Adresse (COMP2) der Kleiner-als-Vergleich ausgewertet. Bei dieser Variante wird mit dem ersten Komparator (COMP1) der Größer-als-Vergleich mit der Adresse gewählt, die um 1 niedriger als die unterste Adresse des zu selektierenden Adressbereichs ist. Bei dem zweiten Komparator (COMP2) für den Kleiner-als-Vergleich wird die Adresse gewählt, die um 1 größer als der zu selektierende Adressbereich ist.

Durch die konjunktive Verknüpfung der beiden Vergleichsergebnisse ergeben sich wie nachfolgend dargestellt die Schaltfunktion Y und das Schaltnetz.

Schaltnetz mit 8 Kanal-Multiplexern:



Kapitel 24

Übung 24.1

Multiplikation zweier Zahlen unter Verwendung von Volladdierern.

Es soll ein Schaltnetz entworfen werden, mit dem Zahlen multipliziert werden können, die im zweistelligen Dualcode vorliegen. Gegeben sind der Multiplikator mit den Eingangsvariablen a_0 und a_1 und der Multiplikand mit den Eingangsvariablen b_0 und b_1. Das Produkt $p_0, p_1 \ldots$ soll mittels Volladdierern mit Serienübertrag berechnet werden.

a) Geben Sie das Schaltnetz für die Multiplikation zweier einstelliger Dualzahlen an.

b) Wie viele Stellen benötigen Sie für das Produkt zweier zweistelliger Dualzahlen?

c) Entwerfen Sie die Schaltung für die Multiplikation zweier zweistelliger Dualzahlen unter Verwendung von Volladdierern und geben Sie das Schaltnetz an.

d) Welchen Nachteil besitzt die zu entwerfende Schaltung?

zu a)

geg: Multiplikation zweier einstelliger Dualzahlen

ges: Schaltnetz für die Multiplikation zweier einstelliger Dualzahlen

Lösung:

Die Multiplikation zweier einstelliger Dualzahlen entspricht einer UND-Verknüpfung.

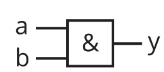
Wahrheitstabelle:

b	a	$y = f(a,b) = a \cdot b$
0	0	0
0	1	0
1	0	0
1	1	1

Schaltfunktion:

$y = \mathrm{f}(a, b) = a \cdot b = a \wedge b$

Symbol:



zu b)

geg: Multiplikation zweier zweistelliger Dualzahlen

ges: Anzahl der Stellen für das Produkt

Lösung:

Eine zweistellige Dualzahl hat den dezimalen Wertebereich 0 bis 3. Die Multiplikation zweier zweistelliger Dualzahlen ergibt somit einen Wertebereich von 0 bis 9. Für das Produkt werden demzufolge vier Stellen benötigt (p_3, p_2, p_1, p_0).

zu c)

geg: Multiplikation zweier zweistelliger Dualzahlen

ges: Schaltnetz mit Volladdierern und Serienübertrag

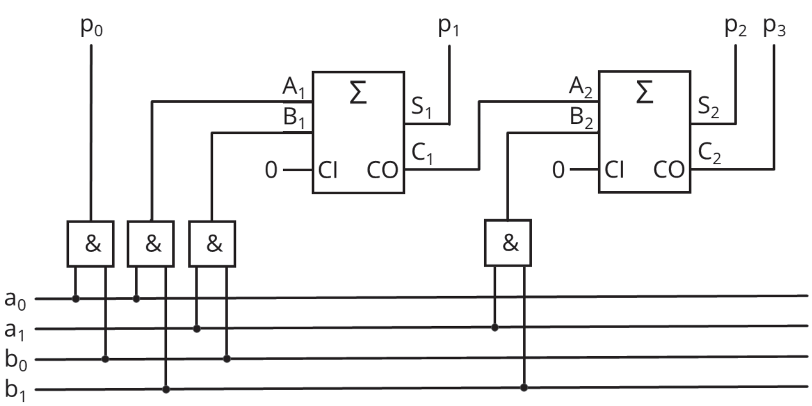
Lösung:

Die Multiplikation zweier 2-stelliger Dualzahlen erfolgt genauso wie im dezimalen Zahlensystem, nämlich durch stellenweise Multiplikation und Addition der Teilergebnisse sowie des Übertrags an der jeweiligen Stelle. Dabei ist der Übertrag der vorangegangenen Stelle der niederwertigsten Stelle des Produkts p_0 gleich null wie auch der Übertrag c_0 an der Stelle p_1, da nur zwei einstellige Dualzahlen multipliziert werden, die keinen Übertrag zur Folge haben (siehe unter Punkt a).

Für die Multiplikation ergibt sich dann folgender Zusammenhang:

$$
\begin{array}{rrrrl}
b_1 & b_0 & \cdot\ a_1 & a_0 & \\
\hline
 & & b_1 a_0 & b_0 a_0 & \\
 & b_1 a_1 & b_0 a_1 & & \\
c_2 & c_1 & 0 & 0 & +\ \text{Übertrag} \\
\hline
\underbrace{\boldsymbol{c_2}}_{p_3} & \underbrace{\boldsymbol{b_1 a_1 + c_1}}_{p_2} & \underbrace{\boldsymbol{b_0 a_1 + b_1 a_0}}_{p_1} & \underbrace{\boldsymbol{b_0 a_0}}_{p_0} &
\end{array}
$$

Für das Schaltnetz werden zwei Volladdierer und weitere Logik-Elemente benötigt. Erst ab der 1. Binärstelle können die Überträge c_1 und c_2 entstehen. Die CI-Übertragseingänge der Stellen davor sind jeweils mit 0 zu belegen. Somit ergibt sich nachfolgendes Schaltnetz:



Alternativ hätte auch der Übertragsausgang c_1 an den Übertragseingang CI der 2. Stelle gelegt werden können, A_2 hätte dann mit einer logischen 0 belegt werden müssen.

zu d)

geg: Schaltnetz mit Volladdierern und Serienübertrag

ges: Nachteil der Lösung unter c)

Lösung:

Bei einem Mehrbit-Multiplikator würde das Produkt erst nach mindestens der doppelten Signallaufzeit eines Volladdierers im Gegensatz zu einer Signallaufzeit eines Volladdierers mit Parallelübertrag anliegen.

Übung 24.2

Subtraktion von zwei vierstelligen Dualzahlen mit Volladdierern.

Es soll die Differenz zweier vierstelliger Binärzahlen ermittelt werden. Der Minuend mit den Variablen lautet a_0 bis a_3 und der Subtrahend b_0 bis b_3 mit 0 als Index für die niederwertigste Stelle. Die Differenz lautet s_0 bis s_3.

a) Geben Sie das Schaltnetz für den 4-Bit-Vollsubtrahierer mit Serienübertrag an.

b) Geben Sie das Schaltnetz für den 4-Bit-Vollsubtrahierer mit 1-Bit-Volladdierern und Parallelübertrag an.

c) Geben Sie das Schaltnetz für einen 4-Bit-Vollsubtrahierer mit einem 4-Bit-Volladdierer an.

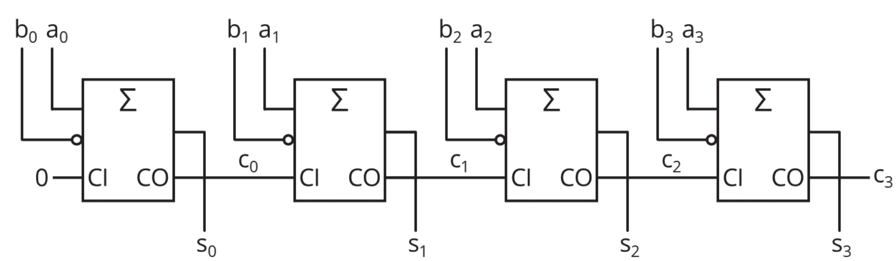
zu a)

geg: Subtrahend und Minuend einer vierstelligen Dualzahl

ges: Schaltnetz mit einem 4-Bit-Volladdierer und Serienübertrag

Lösung:

Für die Lösung werden vier Volladdierer benötigt, wobei die Eingänge für den Minuenden negiert werden müssen. Es ergibt sich somit das folgende Schaltnetz:



Legende:
i: Stelle i = 0,1… 3 a_i: Minuend an der Stelle i b_i: Subtrahenden an der Stelle i
s_i: Summe an der Stelle i c_i: Übertrag an der Stelle i

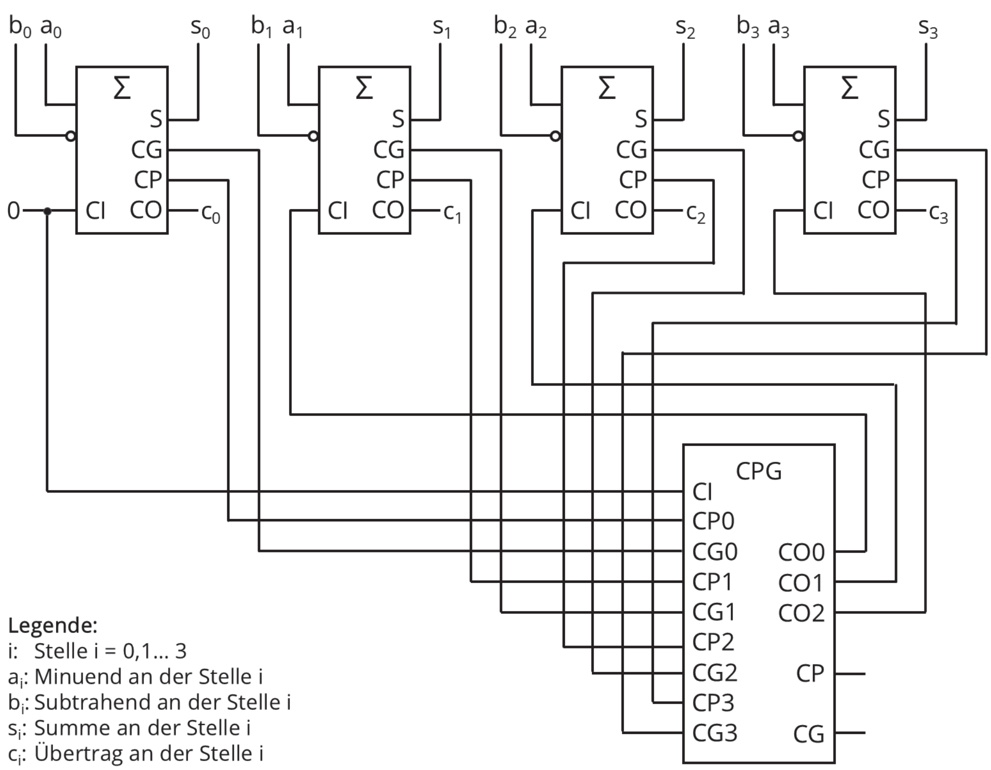
zu b)

geg: Subtrahend und Minuend einer vierstelligen Dualzahl

ges: Schaltnetz mit vier 1-Bit-Volladdierern und Parallelübertrag

Lösung:

Für die Lösung werden vier Volladdierer benötigt, wobei die Eingänge für den Minuenden negiert werden müssen. Es ergibt sich somit das folgende Schaltnetz:



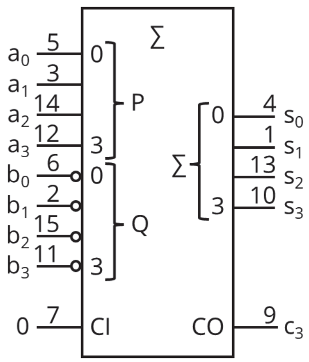
zu c)

geg: Subtrahend und Minuend einer vierstelligen Dualzahl

ges: Schaltnetz mit einem 4-Bit-Volladdierer

Lösung:

Für die Lösung wird ein 4-Bit-Volladdierer benötigt, wobei die Eingänge für den Minuenden negiert werden müssen. Es ergibt sich somit das folgende Schaltnetz:



Legende:
i: Stelle i = 0,1 … 3
a_i: Minuend an der Stelle i
b_i: Subtrahenden an der Stelle i
s_i: Summe an der Stelle i
c_3: Übertrag der 3. Stelle

Trim Size: 176mm x 240mm Buchau718665 bapp01.tex V1 - 8.¨August 2025 2:30 P.M. Page 119

Kapitel 26

Übung 26.1

Schaltung für einen 1:8-Frequenzteiler mit einzustandsgesteuerten T-Flipflops mit Taktflankensteuerung.

a) Geben Sie das Symbol des einzustandsgesteuerten T-Flipflops mit Taktflankensteuerung an.

b) Geben Sie die Schaltung für einen 1:8-Frequenzteiler mit einzustandsgesteuerten T-Flipflops mit Taktflankensteuerung an.

c) Geben Sie das Impulsdiagramm der Signalverläufe des Takteingangs c, des Toggle-Eingangs T und sämtlicher Ausgänge der Flipflops an.

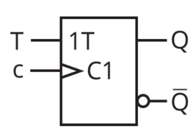
zu a)

geg: Einzustandsgesteuertes T-Flipflop mit Taktflankensteuerung (einflankengesteuertes T-Flipflop)

ges: Symbol

Lösung:

Es ergibt sich folgendes Symbol für das einzustandsgesteuerte T-Flipflop mit Taktsteuerung (einflankengesteuertes T-Flipflop):



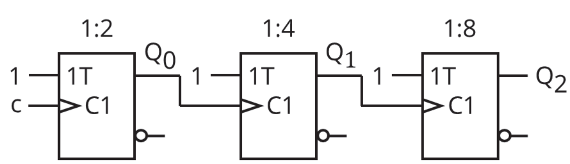
zu b)

geg: Einzustandsgesteuertes T-Flipflop mit Taktflankensteuerung

ges: Symbol

Lösung:

Der 1:8-Frequenzteiler ergibt sich aus der Hintereinanderschaltung von drei einflankengesteuerten T-Flipflops. Dabei entstehen die Zwischenfrequenzen 1:2 und 1:4.



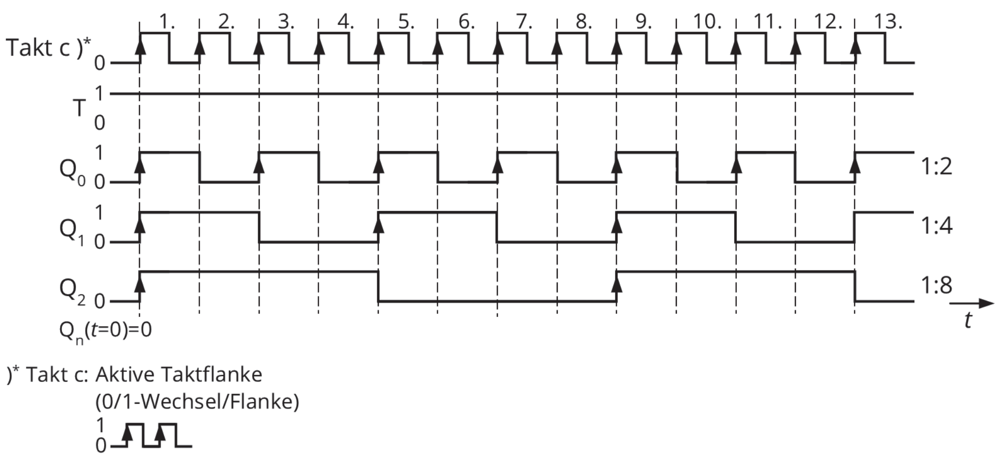
zu c)

geg: 1:8-Frequenzteiler mit einzustandsgesteuerten T-Flipflops mit Taktflanken-steuerung

ges: Impulsdiagramm sämtlicher Ausgänge

Lösung:

Für die Signalverläufe sämtlicher Ausgänge ergibt sich folgendes Impulsdiagramm des 1:8-Frequenzteilers mit den Zwischenfrequenzen 1:2 und 1:4:



Übung 26.2

Konvertierung eines D-Flipflops in ein T-Flipflop.

a) Welche Typen der T-Flipflops können so konvertiert werden? Geben Sie die Benennung und die Symbole an.

b) Ermitteln Sie die Schaltfunktion des Vorbereitungseingangs D für die Konvertierung mittels der Zustandsfolge- und Synthesetabelle des gesuchten T-Flipflops und dem gegebenen D-Flipflop.

c) Geben Sie die Schaltung des T-Flipflops mit einem D-Flipflop an.

zu a)

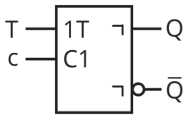
geg: D-Flipflop

ges: Welche Typen von D-T-Flipflops sind realisierbar unter Angabe deren Symbole?

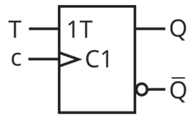
Lösung:

Möglich ist die Konvertierung in ein zweizustands-, einflanken- und zweiflankengesteuertes T-Flipflop mit folgenden Symbolen für die T-Flipflops:

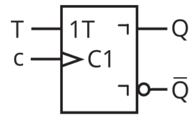
a) Zweizustandsgesteuert mit Taktsteuerung und Zwischenspeicher



b) Einzustandsgesteuert mit Taktflankensteuerung



c) Zweizustandsgesteuert mit Taktflankensteuerung und Zwischenspeicher



zu b)

geg: Zustandsfolgetabelle des gesuchten T-Flipflops und Synthesetabelle des gegebenen D-Flipflops

ges: Schaltfunktion für den Vorbereitungseingang D des gegebenen D-Flipflops

Lösung:

Durch die Kombination aus der Zustandsfolgetabelle des gesuchten D-Flipflops und der Zustandstabelle des gegebenen D-Flipflops ergibt sich die Schaltfunktion *D* des Dateneingangs D des gegebenen D-Flipflops wie folgt:

Zustandsfolgetabelle des gesuchten Flipflops

Belegung des Vorbereitungseingangs D des gegebenen Flipflops

T	Q	Q^+	D
0	0	0	0
0	1	1	1
1	0	1	1
1	1	0	0

Synthesetabelle des gegebenen Flipflops

$$D = (\overline{T} \wedge Q) \vee (T \wedge \overline{Q})$$
$$= \underline{T \nleftrightarrow Q}$$

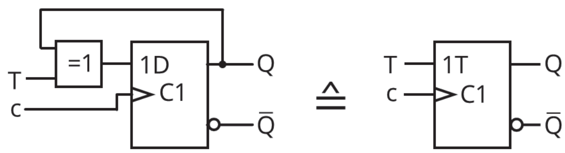
zu c)

geg: Schaltfunktion *D* für den Vorbereitungseingang des D-Flipflops aus b)

ges: Schaltung des konvertierten D-Flipflops

Lösung:

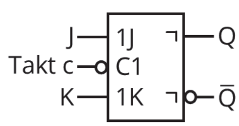
Für ein einflankengesteuertes T-Flipflop ergibt sich mit einem zusätzlichen antivalenten Logik-Element nachfolgendes Schaltwerk als Schaltung.



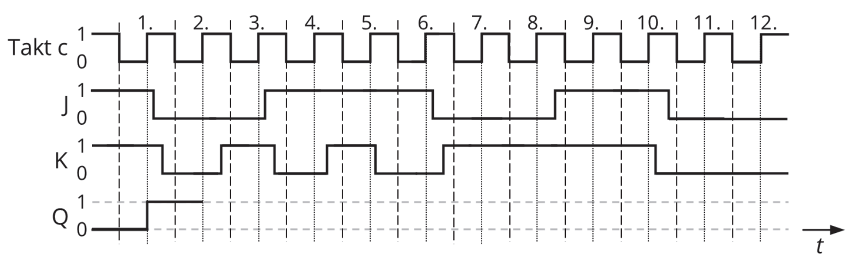
Übung 26.3

Impulsdiagramm für ein zweizustandsgesteuertes JK-Flipflop mit Taktsteuerung und Zwischenspeicher.

Gegeben ist folgendes JK-Flipflop:

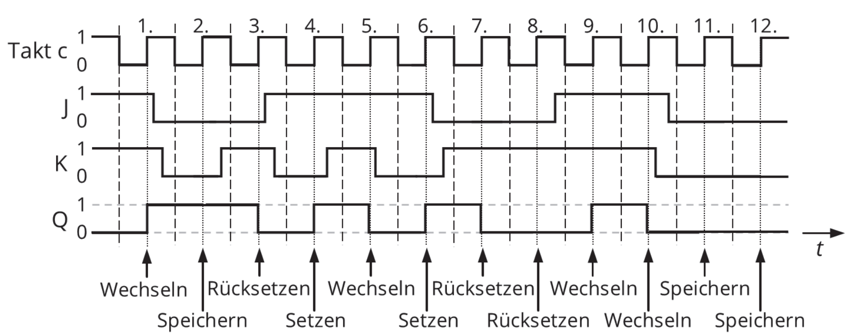


Vervollständigen Sie das folgende Impulsdiagramm des JK-Flipflops. Nehmen Sie den idealisierten Signalverlauf mit der Verzögerungszeit $t_{\mathrm{PLH}} = t_{\mathrm{PHL}} = 0$, der Vorbereitungszeit $t_{\mathrm{su}} = 0$ und der Haltezeit $t_{\mathrm{h}} = 0$ an.



Lösung:

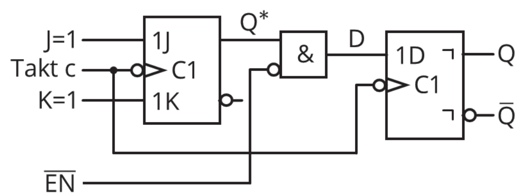
Für das Impulsdiagramm ergibt sich für den Ausgang Q_0 folgender Signalverlauf:



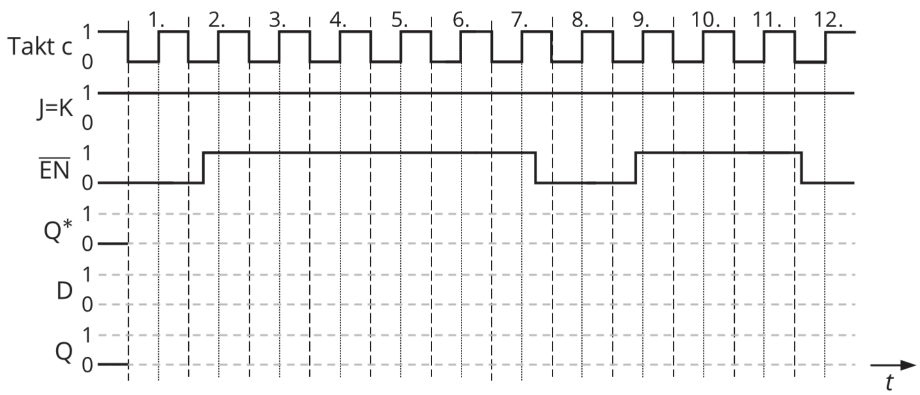
Übung 26.4

Impulsdiagramm für ein einzustandsgesteuertes D-Flipflop mit Taktflankensteuerung mit Zusatzbeschaltung.

Gegeben ist folgende Schaltung mit einem JK- und einem D-Flipflop mit einem aktiven Low-Freigabeeingang $\overline{EN}$:



a) Vervollständigen Sie das folgende Impulsdiagramm für das angegebene Schaltwerk. Nehmen Sie den idealisierten Signalverlauf mit der Verzögerungszeit $t_{PLH} = t_{PHL} = 0$, der Vorbereitungszeit $t_{su} = 0$ und der Haltezeit $t_h = 0$ an.



b) Welche Funktion hat das Schaltwerk?

zu a)

geg: Schaltung mit einem einflankengesteuerten JK- und D-Flipflop und einem Low-aktiven Freigabeeingang $\overline{EN}$

ges: Vervollständigung des gegebenen Impulsdiagramms

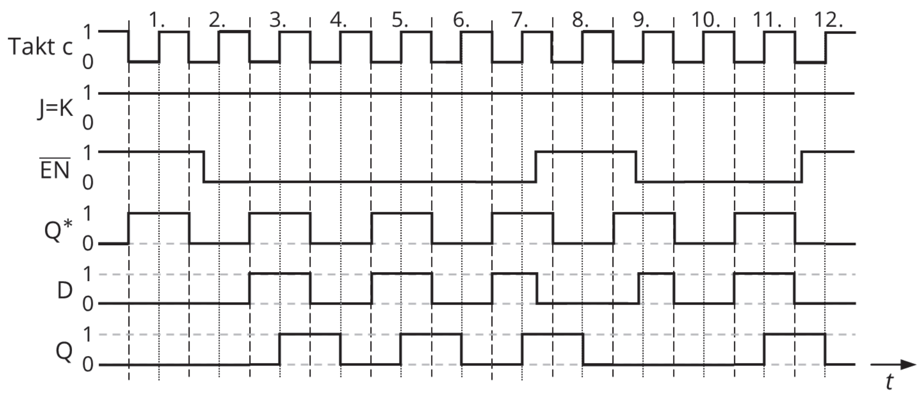
Lösung:

Der günstigste Weg ist hier folgender. Zunächst wird das Verhalten des einflankengesteuerten JK-Flipflops mit der aktiven 1/0-Flanke analysiert. Unabhängig von den anderen Logik-Elementen und dem Freigabeeingang $\overline{EN}$ handelt es sich durch die Belegung von J = k = 1 um einen Frequenzteiler 1:2, womit das Ausgangssignal Q* mit aktiver Flanke 1/0 des Takts c den Zustand über alle Taktperioden wechselt.

Als Nächstes wird der Ausgang D des UND-Logik-Elements mit dem Ausgangssignal des JK-Flipflops Q* und dem Freigabeeingang $\overline{\text{EN}}$ ausgewertet, wobei keine Abhängigkeit vom Takt c besteht. Solange das Freigabesignal $\overline{\text{EN}}$ Low-aktiv ist, nimmt der Ausgang D den Zustand des Ausgangs Q* vom JK-Flipflop an.

Im letzten Schritt wird jetzt das Verhalten des zweiflankengesteuerten D-Flipflops mit aktiver 1/0-Flanke ausgewertet. Dieses übernimmt den an D anliegenden logischen Zustand mit der aktiven 1/0-Flanke und nimmt das Setzen des Ausgangszustands Q mit der passiven Taktflanke 0/1 des D-Flipflops vor.

Somit ergibt sich nachfolgendes Impulsdiagramm des Schaltwerks.



zu b)

geg: Impulsdiagramm zu a)

ges: Welche Funktion hat das Schaltwerk?

Lösung:

Es handelt sich um einen Frequenzteiler 1:2, der über den Freigabeeingang $\overline{\text{EN}}$ gesteuert wird. Solange $\overline{\text{EN}}$ Low-aktiv ist, wird das im Verhältnis 1:2 vorliegende Taktsignal c auf den Ausgang durchgeschaltet. Wenn der Freigabeeingang $\overline{\text{EN}}$ den logischen Zustand 1 annimmt, ist der logische Zustand des Ausgangs Q = 0.

Kapitel 28

Warum gebe ich hier detailliert die Definitionen und Codierungen der Zustände, Ereignisse und Aktionen sowie den exakten Ablauf der Automaten für die beiden folgenden Übungsaufgaben vor? Weil sonst jeder von Ihnen einen anderen Automaten mit seinen eigenen Definitionen und Codierungen entwerfen und Sie somit kein vergleichbares Ergebnis erzielen würden.

Übung 28.1

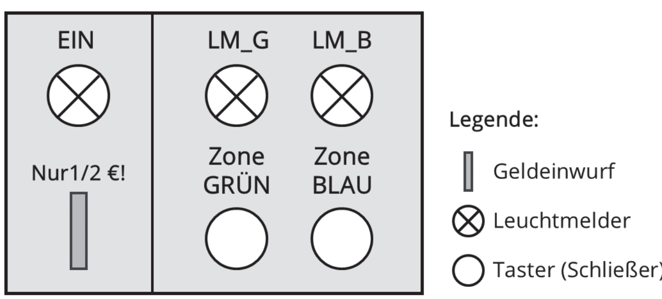
Für den innerstädtischen Regionalverkehr einer Kleinstadt soll die Ablaufsteuerung für einen Fahrkartenautomaten entworfen werden.

Der innerstädtische Bereich der Kleinstadt ist in zwei Zonen, einer inneren und einen Gesamtbereich aufgeteilt. Für die Benutzung der öffentlichen Verkehrsmittel muss in der inneren Zone »Zone GRÜN« 1,- € und für die Gesamtzone »Zone BLAU«, die die »Zone GRÜN« einschließt, 2,- € bezahlt werden (Zustände Z1: Zone grün gewählt und Z2: Zone blau gewählt).

Der Fahrkartenautomat nimmt nur 1-€- und 2-€-Münzen an (Ereignisse E2: Einwurf 1 € und Z3: Einwurf 2 €). Andere Geldstücke werden durch eine Mechanik automatisch zurückgegeben.

Der Fahrkartenautomat wird über ein Bedienpanel bedient, das wie folgt aufgebaut ist.

Bedienpanel des Fahrkartenautomaten:



Nach dem Einschalten befindet sich der Fahrkartenautomat im Zustand Bereit (Zustand Z0: Bereit) und es wird der Leuchtmelder EIN aktiviert. Die beiden anderen Leuchtmelder für die Zonenwahl sind aus. Die Leuchtmelder leuchten bei einer logischen 1 am Eingang. Solange der Automat aktiv ist, sich also in einem definierten Zustand befindet, ist auch der Leuchtmelder »EIN« an.

Bevor das Geld eingeworfen wird, muss die entsprechende Zone gewählt werden, wozu zwei Tasten, »Zone GRÜN« und »Zone BLAU« (Ereignisse E0: Taste Zone grün und E1: Taste Zone blau), vorhanden sind. Ist vor der Zonenwahl Geld eingeworfen worden, so wird das eingeworfene Geld automatisch zurückgegeben (Aktion A3: Geldrückgabe). Die ausgewählte Zone wird über jeweils einen Leuchtmelder (Z1: Zone grün gewählt → LM_G an; Z2: Zone blau gewählt → LM_B an) auf dem Bedientableau angezeigt.

Der Fahrkartenautomat besitzt keine Geldrückgabetaste. Wird anstatt der erforderlichen 1-€- beziehungsweise 2-€-Münze eine 2 €- beziehungsweise 1-€-Münze eingegeben, so wird die Münze wieder ausgegeben (Aktion A3: Geldrückgabe) und die gewählte Zone beibehalten. Wird der richtige Betrag eingegeben, wird der Fahrschein ausgegeben (Aktionen A1: Ausgabe Fahrschein Zone grün oder A2: Ausgabe Fahrschein Zone blau).

Nach der Auswahl einer Zone ist ein beliebiger Wechsel der Zone möglich.

Bei jedem Eintreten eines Ereignisses wird ein Taktsignal der Dauer 1 ms (aktiv High) generiert und beim Einschalten des Automaten ein Rücksetzsignal ($\overline{\text{Reset}}$), das aktiv Low wirkt und genauso lang wie die Dauer des Taktsignals ist, generiert.

Für den Entwurf stehen Ihnen zweizustandsgespeicherte D-Flipflops mit Taktflankensteuerung und Zwischenspeicher zur Verfügung.

Die Zustände, Ereignisse und Aktionen sind entsprechend der nachfolgenden Tabellen definiert und codiert.

Definitionen der Zustände, Ereignisse und Aktionen zum Fahrkartenautomaten:

Zustände Z		Ereignisse E (Übergangsbedingungen)		Aktionen A (Ausgabefunktionen)	
Kurz-bez.	Bedeutung	Kurz-bez.	Bedeutung	Kurz-bez.	Bedeutung
Z0	Bereit	E0	Taste Zone grün	A0	Keine Ausgabe
Z1	Zone grün gewählt	E1	Taste Zone blau	A1	Ausgabe Fahrkarte Zone grün
Z2	Zone blau gewählt	E2	Einwurf 1 €	A2	Ausgabe Fahrkarte Zone blau
		E3	Einwurf 2 €	A3	Geldrückgabe

Codierung der Zustände, Ereignisse und Aktionen zum Fahrkartenautomaten:

Zustände *Z*			Ereignisse *E* (Übergangsbedingungen)			Aktionen *A* (Ausgabefunktionen)		
Kurzbez.	Z_1	Z_0	Kurzbez.	E_1	E_0	Kurzbez.	A_1	A_0
Z0	0	0	E0	0	0	A0	0	0
Z1	0	1	E1	0	1	A1	0	1
Z2	1	0	E2	1	0	A2	1	0
			E3	1	1	A3	1	1

a) Geben Sie den Zustandsgraphen für den Automaten mit den Kurzbezeichnungen an.

b) Geben Sie die vollständige Zustandsfolgetabelle für die Folgezustände und die Aktionen an und verwenden Sie die gegebene Codierung der Zustände, Ereignisse und Aktionen.

c) Geben Sie die Schaltfunktionen für das Schaltnetz einer minimalen Überführungsfunktion an.

d) Geben Sie die Schaltfunktionen für das Schaltnetz einer minimalen Ausgabefunktion an.

e) Zeichnen Sie die komplette Schaltung des Fahrkartenautomaten.

f) Wie würden Sie die Leuchtmelder »EIN«, »LM_G« und »LM_B« ansteuern? Geben Sie die Schaltfunktionen für die drei Leuchtmelder mit den Kurzbezeichnungen EIN, LM_G und LM_B an. Die Leuchtmelder leuchten aktiv High bei positiver Logik.

ANMERKUNG: Der Entwurf für die Ansteuerung der Leuchtmelder kann unabhängig vom Automatenentwurf erfolgen.

g) Um was für einen Automaten handelt es sich? Geben Sie eine Begründung an.

zu a)

geg: Beschreibung der Ablaufsteuerung des Fahrkartenautomaten

ges: Zustandsdiagramm mit den Kurzbezeichnungen

Lösung:

Für die Erstellung des Zustandsdiagramms ist es günstig, dass alle Zustände mit Z0 beginnend mit den eintretenden Ereignissen E0 bis E3 analysiert werden.

Zustand Z0 (Bereit):

Beim Eintreten des Ereignisses E0 (Taste Zone grün) erfolgt die Aktion A0 (Keine Aktion) und der Wechsel in den Folgezustand Z1 (Zone grün gewählt).

Beim Eintreten des Ereignisses E1 (Taste Zone blau) erfolgt die Aktion A0 (Keine Aktion) und der Wechsel in den Folgezustand Z2 (Zone blau gewählt).

Beim Eintreten der Ereignisse E2 (Einwurf 1 €) oder E3 (Einwurf 2 €) erfolgt die Aktion A3 (Geldrückgabe) und der Verbleib im Zustand Z0 (Bereit).

Zustand Z1 (Zone grün gewählt):

Beim Eintreten des Ereignisses E0 (Taste Zone grün) erfolgt die Aktion A0 (Keine Aktion) und der Verbleib in Z1 (Zone grün gewählt).

Beim Eintreten des Ereignisses E1 (Taste Zone blau) erfolgt die Aktion A0 (Keine Aktion) und der Wechsel in den Folgezustand Z2 (Zone blau gewählt).

Beim Eintreten des Ereignisses E2 (Einwurf 1 €) erfolgt die Aktion A1 (Ausgabe Fahrkarte Zone grün) und der Wechsel in den Folgezustand Z0 (Bereit). Es kann jetzt eine weitere Fahrkarte erworben werden.

Beim Eintreten der Ereignisse E3 (Einwurf 2 €) erfolgt wegen Überzahlung die Aktion A3 (Geldrückgabe) und der Verbleib im Zustand Z1 (Zone grün gewählt).

<u>Zustand Z2 (Zone blau gewählt)</u>:

Beim Eintreten des Ereignisses E0 (Taste Zone grün) erfolgt die Aktion A3 (Keine Aktion) und der Wechsel in den Folgezustand Z1 (Zone grün gewählt).

Beim Eintreten des Ereignisses E1 (Taste Zone blau) erfolgt die Aktion A0 (Keine Aktion) und der Verbleib im Zustand Z2 (Zone blau gewählt).

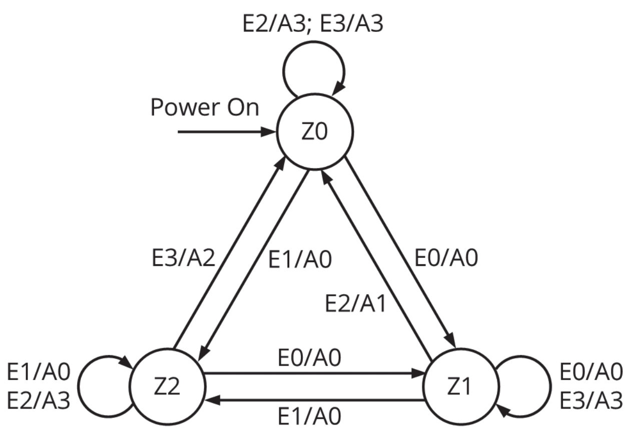
Beim Eintreten des Ereignisses E2 (Einwurf 1 €) erfolgt wegen nicht ausreichender Bezahlung die Aktion A3 (Geldrückgabe) und der Verbleib Zustand Z2 (Bereit).

Beim Eintreten der Ereignisse E3 (Einwurf 2 €) erfolgt die Aktion A2 (Ausgabe Fahrkarte Zone blau) und der Wechsel in den Folgezustand Z0 (Bereit). Es kann jetzt eine weitere Fahrkarte erworben werden.

<u>Zustand Z3 (nicht benötigt)</u>:

Alle Ereignisse führen zu keinen Folgezuständen und Aktionen (Dont't-care-Terme).

Damit ergibt sich folgendes Zustandsdiagramm des Fahrkartenautomaten:



zu b)

geg: Zustandsdiagramm des Fahrkartenautomaten aus Punkt a

ges: Zustandsfolgetabelle mit den Codierungen der Zustände, Ereignisse und Aktionen

Lösung:

Für die Erstellung der Zustandsfolgetabelle werden die Zustände, Ereignisse und Aktionen durch die codierten Variablen ersetzt, womit für die Zustandsfolgetabelle des Fahrkartenautomaten Folgendes folgt:

Nr.	Z_1	Z_0	E_1	E_0	Z_1^+	Z_0^+	A_1	A_0
0	0	0	0	0	0	1	0	0
1	0	0	0	1	1	0	0	0
2	0	0	1	0	0	0	1	1
3	0	0	1	1	0	0	1	1
4	0	1	0	0	0	1	0	0
5	0	1	0	1	1	0	0	0
6	0	1	1	0	0	0	0	1
7	0	1	1	1	0	1	1	1
8	1	0	0	0	0	1	0	0
9	1	0	0	1	1	0	0	0
10	1	0	1	0	1	0	1	1
11	1	0	1	1	0	0	1	0
12	1	1	0	0	X	X	X	X
13	1	1	0	1	X	X	X	X
14	1	1	1	0	X	X	X	X
15	1	1	1	1	X	X	X	X

$D_n = Z_n^+$

Mit der Zustandsfolgetabelle müssen jetzt die Folgezustände in Form der Belegung der Vorbereitungseingänge D_0 und D_1 der erforderlichen zwei D-Flipflops ermittelt werden. Dieser Zusammenhang kann aus der nebenstehenden charakteristischen Gleichung des D-Flipflops oder aus dessen Synthesetabelle entnommen werden.

zu c)

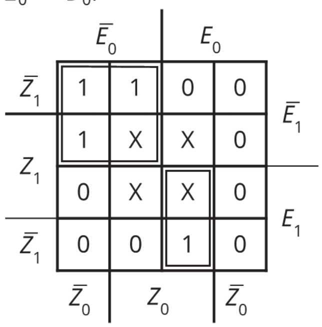
geg: Zustandsfolgetabelle aus Punkt b

ges: Schaltfunktionen der Überführungsfunktion

Lösung:

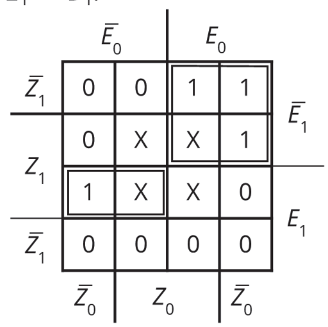
Die Überführungsfunktion für die Folgezustände Z_n^+beziehungsweise Vorbereitungseingänge $D_n$der D-Flipflops ergibt sich als Funktion der Momentanzustände Z_n und der Ereignisse E_n folgendermaßen:

$Z_0^+ = D_0$:



$Z_0^+ = D_0 = \underline{(\bar{E}_0 \wedge \bar{E}_1) \vee (E_0 \wedge E_1 \wedge Z_0)}$

$Z_1^+ = D_1$:



$Z_1^+ = D_1 = \underline{(E_0 \wedge \bar{E}_1) \vee (\bar{E}_0 \wedge E_1 \wedge Z_1)}$

zu d)

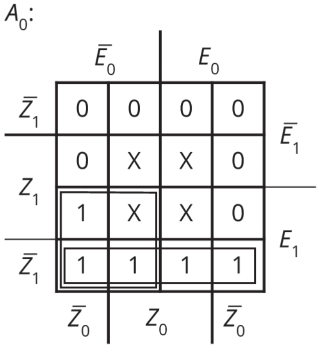
geg: Zustandsfolgetabelle aus Punkt b

ges: Schaltfunktionen der Ausgabefunktion

Lösung:

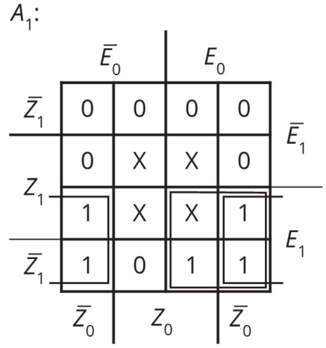
Die Ausgabefunktionen A_n ergeben sich als Funktion der Momentanzustände Z_n und der Ereignisse E_n folgendermaßen:

A_0:



$A_0 = \underline{(\bar{E}_0 \wedge E_1) \vee (E_1 \wedge \bar{Z}_1)}$

A_1:



$A_1 = \underline{(E_1 \wedge \bar{Z}_0) \vee (E_0 \wedge E_1)}$

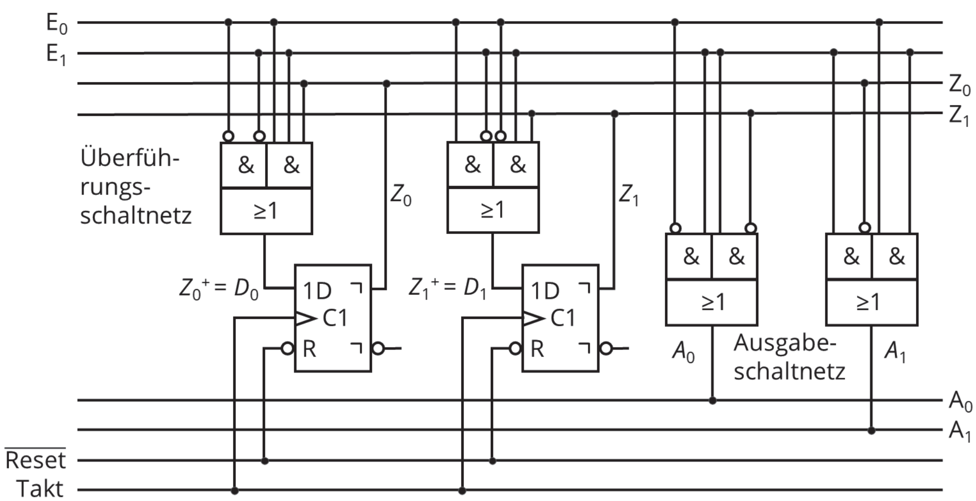
zu e)

geg: Überführungsfunktion und Ausgabefunktion aus den Punkt c und d

ges: Schaltung des Fahrkartenautomaten

Lösung:

Mit der Überführungsfunktion und der Ausgabefunktion ergibt sich die Gesamtschaltung des Fahrkartenautomaten:



zu f)

geg: Die Leuchtmelder »EIN«, »LM_G« und »LM_B« sollen im jeweiligen Zustand an sein.

ges: Ansteuerung der Leuchtmelder EIN, LM_G und LM_B und deren Schaltfunktionen

Lösung:

Für die Ansteuerung der Leuchtmelder können direkt die codierten Zustände verwendet werden. Dabei ist zu berücksichtigen, dass der Leuchtmelder »EIN« immer an ist, wenn der Automat aktiv ist, egal in welchem Zustand er sich befindet. Es ergeben sich somit folgende Schaltfunktionen für die Ansteuerung der Leuchtmelder:

$$EIN = \overline{Z_0 \wedge Z_1}$$

$$LM\_G = Z_0 \wedge \overline{Z_1}$$

$$LM\_B = \overline{Z_0} \wedge Z_1$$

zu g)

geg: Schaltwerk des Fahrkartenautomaten aus den Punkten c bis e

ges: Typ des Automaten mit Begründung

Lösung:

Da die Aktionen (Ausgabefunktionen) $\boldsymbol{A}$ eine Funktion der Ereignisse (Übergangsbedingungen) $\boldsymbol{E}$ und der Zustände $\boldsymbol{Z}$ sind, handelt es sich um einen Mealy-Automaten.

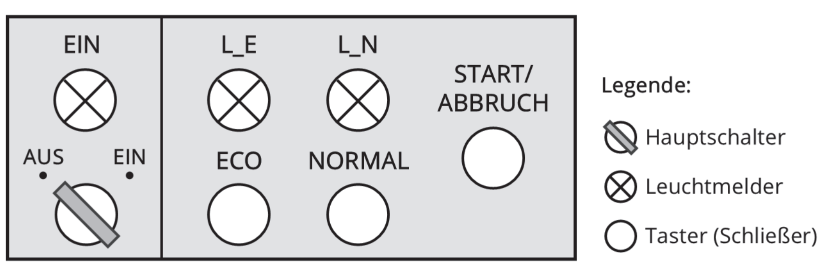
Übung 28.2

Entwurf der Ablaufsteuerung für eine Waschmaschine mit zwei Waschprogrammen.

Diese Waschmaschine verfügt über die zwei Waschprogramme »ECO« (Sparprogramm) und »NORMAL«. Eine Wahl der Waschtemperatur ist nicht vorgesehen. Beide Programme haben eine Waschtemperatur von 60 °C und beinhalten auch einen Schleudervorgang bei einer Drehzahl von 1.400 $1/\text{min}^{-1}$.

Auf dem Bedienpanel der Waschmaschine befinden sich der Hauptschalter zum Einschalten der Waschmaschine, drei Taster für die Bedienung und drei Leuchtmelder für die Signalisierung des Betriebszustands. Die Leuchtmelder sind an, wenn sie mit einem Logikpegel High bei positiver Logik angesteuert werden.

Bedienpanel des Waschautomaten:



Verwenden Sie für die Bearbeitung der Aufgabenstellung nachfolgende Bezeichnungen und Codierungen.

Definitionen und Codierung der Zustände, Ereignisse und Aktionen zum Waschautomaten:

Zustände *Z*				Ereignisse *E* (Übergangsbedingungen)				Aktionen *A* (Ausgabefunktionen)			
Bezeichnung/Codierung				Bezeichnung/Codierung				Bezeichnung/Codierung			
Kurz-bez.	Z_1	Z_0	Bedeutung	Kurz-bez.	E_1	E_0	Bedeutung	Kurz-bez.	A_1	A_0	Bedeutung
Z_B	0	0	Bereit	E_SA	0	0	Taster START/ABBRUCH	A_0	0	0	Keine Aktion
Z_E	0	1	Waschprogramm ECO gewählt	E_E	0	1	Taster Waschprogramm ECO	A_E	0	1	Waschprogramm ECO ausführen
Z_N	1	0	Waschprogramm NORMAL gewählt	E_N	1	0	Taster Waschprogramm NORMAL	A_N	1	0	Waschprogramm NORMAL ausführen
Z_ON	1	1	Waschprogramm aktiv	E_B	1	1	Waschvorgang beendet	A_B	1	1	Waschprogramm beenden

Definitionen und Codierung für die Leuchtmelder des Waschautomaten:

Ansteuerung Leuchtmelder				
Bezeichnung/Codierung				
Kurzbez.	Variable	Zustand AN	Zustand AUS	Bedeutung
EIN	L_{EIN}	1	0	Leuchtmelder ≫EIN≪ AN/AUS
L_EA	L_{EA}	1	0	Leuchtmelder ≫ECO≪ AN/AUS
L_EB	L_{EB}	1	0	Leuchtmelder ≫ECO≪ Blinken AN/AUS
L_NA	L_{NA}	1	0	Leuchtmelder ≫NORMAL≪ AN/AUS
L_NB	L_{EA}	1	0	Leuchtmelder ≫NORMAL≪ Blinken AN/AUS

Über den Hauptschalter wird die Waschmaschine eingeschaltet und sie befindet sich im Zustand Bereit (Zustand Z_B: Bereit). Wenn sich der Automat im Zustand Bereit (Zustand Z_B: Bereit) befindet, ist der Leuchtmelder »EIN« an, um zu signalisieren, dass die Waschmaschine aktiv ist und ein Waschprogramm gewählt werden kann. Solange die Waschmaschine eingeschaltet ist, ist auch der Leuchtmelder »EIN« an.

Die Betätigung des Tasters »START/ABBRUCH« (Ereignis E_SA: Taster Start/Abbruch) in dem Zustand Bereit (Zustand Z_B: Bereit) bewirkt immer, dass kein Zustandswechsel erfolgt.

Im Zustand Bereit (Zustand Z_B: Bereit) kann das jeweilige Waschprogramm der Waschmaschine durch Betätigung des Tasters »ECO« oder »NORMAL« (Ereignis E_E: Taster Waschprogramm ECO; Ereignis E_N: Taster Waschprogramm NORMAL) gewählt werden. Ein Wechsel zwischen den beiden Waschprogrammen ist möglich, solange nicht eines der beiden Programme ausgeführt wird. Der entsprechende Leuchtmelder des ausgewählten Waschprogramms blinkt nach der Auswahl (L_E: Leuchtmelder ECO; L_N: Leuchtmelder NORMAL). Der Automat befindet sich dann entweder im Zustand Z_E: Waschprogramm ECO oder im Zustand Z_N: Waschprogramm NORMAL. Wird jetzt der Taster Start/Abbruch betätigt (Ereignis E_SA: Taster START/ABBRUCH), wird das ausgewählte Waschprogramm über die jeweilige Aktion ausgeführt (Aktion A_E: Waschprogramm ECO oder Aktion A_N: Waschprogramm NORMAL). Solange das jeweilige Waschprogramm ausgeführt wird, ist der jeweilige Leuchtmelder an (L_E: Leuchtmelder ECO oder L_N: Leuchtmelder NORMAL). Das Waschprogramm wird ausgeführt und der Automat wechselt in den Zustand Waschprogramm aktiv (Zustand Z_ON: Waschprogramm aktiv).

Wenn das Waschprogramm beendet ist (Ereignis E_B: Waschvorgang beendet) oder über die Betätigung des Tasters START/ABBRUCH (Ereignis E_SA: Taster START/ABBRUCH) abgebrochen wird, wird das entsprechende Waschprogramm beendet (Aktion A_B: Waschprogramm beenden) und es erlischt der jeweilige Leuchtmelder des ausgewählten Waschprogramms. Der Automat wechselt wieder in den Zustand Bereit (Zustand Z_B: Bereit) und der Leuchtmelder EIN bleibt an, bis der Hauptschalter in die Stellung AUS gebracht wird. Der Automat signalisiert so, dass die Waschmaschine aktiv ist und erneut ein Waschprogramm gewählt und ausgeführt werden kann.

Beim Einschalten des Waschautomaten wird ein Rücksetzsignal »$\overline{\text{Reset}}$« generiert, das aktiv Low wirkt.

Bei Auslösung eines jeden Ereignisses nimmt das Taktsignal »Takt« zur synchronen Ansteuerung des Automaten für die Dauer von 0,5 s den aktiven High-Zustand an.

Als Taktquelle für das Blinken steht ein entsprechender Taktgenerator mit dem Ausgangssignal »Clock« mit einer Frequenz von 0,5 Hz und einem Tastverhältnis von $V_T = 0{,}5$ zur Verfügung. Das Taktsignal beginnt synchron mit dem Ende des Rücksetzsignals mit dem aktiven Zustand High.

Verwenden Sie als Speicher zweizustandsgesteuerte D-Flipflops mit Taktsteuerung und Zwischenspeicher.

ANMERKUNG: Die Ablaufsteuerung der Waschmaschine und die Signalisierung über die Leuchtmelder sind getrennt voneinander zu betrachten.

a) Geben Sie den Zustandsgraphen für den Automaten mit den angegebenen Kurzbezeichnungen an.

b) Geben Sie die vollständige Zustandsfolgetabelle für die Folgezustände und Aktionen mit den gegebenen Codierungen für die Ereignisse, Zustände und Aktionen an.

c) Geben Sie die Schaltfunktionen für ein minimales Überführungsschaltnetz an.

d) Geben Sie die Schaltfunktionen für ein minimales Ausgangsschaltnetz an.

e) Geben Sie das vollständige Schaltwerk des Waschautomaten an.

f) Entwurf der Ansteuerung der Leuchtmelder »EIN«, »L_N« und »L_E«.

Geben Sie den Zustandsgraphen, die Zustandsfolgetabelle und die Schaltfunktionen an. Ergänzen Sie das Schaltwerk unter Punkt e) mit der Ansteuerung der Leuchtmelder als Funktion der Zustandsvariablen und Ereignisse sowie dem Taktsignal »Clock«.

ANMERKUNG: Verwenden Sie hierzu als Basis Ihren entworfenen Automaten unter den Punkten a) bis e) mit den angegebenen Definitionen für die Ansteuerung der Leuchtmelder.

g) Um was für einen Automaten handelt es sich? Geben Sie eine Begründung an.

zu a)

geg: Beschreibung der Ablaufsteuerung des Waschautomaten

ges: Zustandsdiagramm mit den Kurzbezeichnungen

Lösung:

Für die Erstellung des Zustandsdiagramms ist es günstig, dass alle Zustände mit Z0 beginnend mit den eintretenden Ereignissen E0 bis E3 analysiert werden.

<u>Zustand Z_B (Bereit)</u>:

Beim Eintreten der Ereignisse E_SA (Taster START/ABBRUCH) oder E_B (Waschvorgang beendet) erfolgt die Aktion A0 (Keine Aktion) und der Automat verbleibt im Zustand Z_B (Bereit).

Beim Eintreten des Ereignisses E_E (Taster Waschprogramm ECO) wird die Aktion A0 (Keine Aktion) ausgeführt und in den Folgezustand Z_E (Waschprogramm ECO gewählt) versetzt.

Beim Eintreten des Ereignisses E_N (Taster Waschprogramm NORMAL) wird die Aktion A0 (Keine Aktion) ausgeführt und in den Folgezustand Z_N (Waschprogramm NORMAL gewählt) versetzt.

<u>Zustand Z_E (Waschprogramm ECO gewählt)</u>:

Beim Eintreten des Ereignisses E_SA (Taster START/ABBRUCH) erfolgt die Aktion A_E (Waschprogramm ECO ausführen) und es erfolgt der Wechsel in den Zustand Z_ON (Waschprogramm aktiv).

Beim Eintreten des Ereignisses E_E (Taster Waschprogramm ECO) oder E_B (Waschprogramm beendet) erfolgt die Aktion A0 (Keine Aktion) und der Verbleib im Zustand Z_E (Waschprogramm ECO gewählt).

Beim Eintreten des Ereignisses E_N (Taster Waschprogramm NORMAL) erfolgt die Aktion A0 (Keine Aktion) und der Wechsel des Waschprogramms zum Zustand Z_N (Waschprogramm NORMAL gewählt).

Zustand Z_N (Waschprogramm NORMAL gewählt):

Beim Eintreten des Ereignisses E_SA (Taster START/ABBRUCH) erfolgt die Aktion A_N (Waschprogramm NORMAL ausführen) und es erfolgt der Wechsel in den Zustand Z_ON (Waschprogramm aktiv).

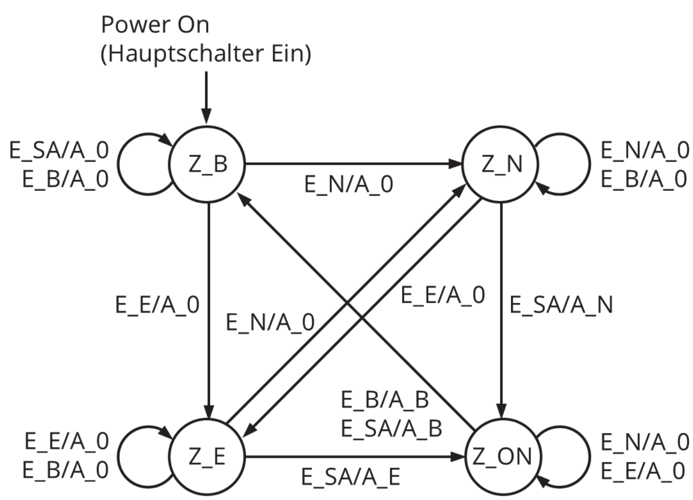
Beim Eintreten des Ereignisses E_N (Taster Waschprogramm NORMAL) oder E_B (Waschprogramm beendet) erfolgt die Aktion A0 (Keine Aktion) und der Verbleib im Zustand Z_N (Waschprogramm NORMAL gewählt).

Beim Eintreten des Ereignisses E_E (Taster Waschprogramm ECO) erfolgt die Aktion A0 (Keine Aktion) und der Wechsel des Waschprogramms zum Zustand Z_E (Waschprogramm ECO gewählt).

Zustand Z_ON (Waschprogramm aktiv):

Beim Eintreten der Ereignisse E_SA (Taster START/ABBRUCH) oder E_B (Waschprogramm beendet) erfolgt die Aktion A_B (Waschprogramm beenden) und es erfolgt wieder der Wechsel in den Zustand Z_B (Bereit). Nun kann ein neues Waschprogramm gewählt werden.

Somit ergibt sich folgendes Zustandsdiagramm des Waschautomaten:



zu b)

geg: Zustandsdiagramm der Ablaufsteuerung des Waschautomaten unter Punkt a)

ges: Zustandsfolgetabelle mit den codierten Zuständen, Ereignissen und Aktionen für die Folgezustände

Lösung:

Für die Zustandsfolgetabelle werden die Kurzbezeichnungen des Zustandsdiagramms durch die Codierungen der Zustände, Ereignisse und Aktionen ersetzt, die sich dann wie folgt ergibt:

Nr.	Z_1	Z_0	E_1	E_0	Z_1^+	Z_0^+	A_1	A_0
0	0	0	0	0	0	0	0	0
1	0	0	0	1	0	1	0	0
2	0	0	1	0	1	0	0	0
3	0	0	1	1	0	0	0	0
4	0	1	0	0	1	1	0	1
5	0	1	0	1	0	1	0	0
6	0	1	1	0	1	0	0	0
7	0	1	1	1	0	1	0	0
8	1	0	0	0	1	1	1	0
9	1	0	0	1	0	1	0	0
10	1	0	1	0	1	0	0	0
11	1	0	1	1	1	0	0	0
12	1	1	0	0	0	0	1	1
13	1	1	0	1	1	1	0	0
14	1	1	1	0	1	1	0	0
15	1	1	1	1	0	0	1	1

$D_n = Z_n^+$

zu c)

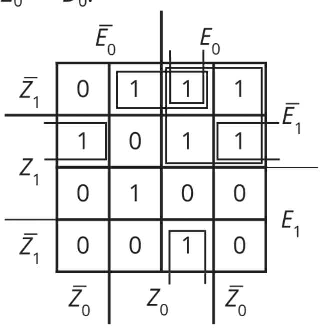
geg: Zustandsfolgetabelle der Ablaufsteuerung des Waschautomaten unter Punkt b)

ges: Schaltfunktionen der Folgezustände Z_n^+ für ein minimales Überführungsschaltnetz

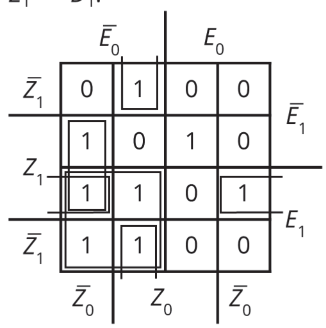
Lösung:

Die Folgezustände $Z_0{}^+$ und $Z_1{}^+$ entsprechen dann den Dateneingängen D_0 und D_1 der benötigten zwei zweizustandsgesteuerten D-Flipflops mit Taktsteuerung und Zwischenspeicher. Somit folgt aus der Zustandsfolgetabelle unter Punkt b) für die Schaltfunktionen des Überführungsschaltnetzes Folgendes:

$Z_0{}^+ = D_0$:



$Z_1{}^+ = D_1$:



$$Z_0{}^+ = D_0 = \underline{(E_0 \wedge \bar{E}_1) \vee (E_0 \wedge Z_0 \wedge \bar{Z}_1) \vee (\bar{E}_1 \wedge Z_0 \wedge \bar{Z}_1) \vee (\bar{E}_1 \wedge \bar{Z}_0 \wedge Z_1) \vee (\bar{E}_0 \wedge E_1 \wedge Z_0 \wedge Z_1)}$$

$$Z_1{}^+ = D_1 = \underline{(\bar{E}_0 \wedge E_1) \vee (\bar{E}_0 \wedge Z_0 \wedge \bar{Z}_1) \vee (\bar{E}_0 \wedge \bar{Z}_0 \wedge Z_1) \vee (E_1 \wedge \bar{Z}_0 \wedge Z_1) \vee (E_0 \wedge \bar{E}_1 \wedge Z_0 \wedge Z_1)}$$

zu d)

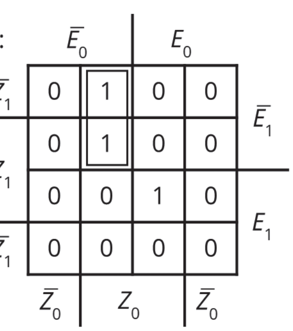
geg: Zustandsfolgetabelle der Ablaufsteuerung des Waschautomaten unter Punkt b)

ges: Schaltfunktionen A_n für ein minimales Ausgangsschaltnetz

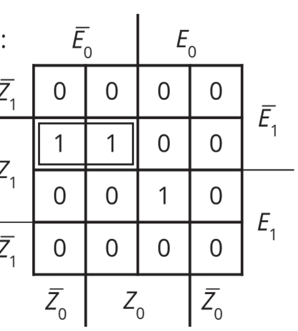
Lösung:

Für die Ausgabefunktionen A_0 und A_1 des Ausgangsschaltnetzes folgt aus der Zustandsfolgetabelle Folgendes:

A_0:



A_1:



$$A_0 = \underline{(\bar{E}_0 \wedge \bar{E}_1 \wedge Z_0) \vee (E_0 \wedge E_1 \wedge Z_0 \wedge Z_1)}$$

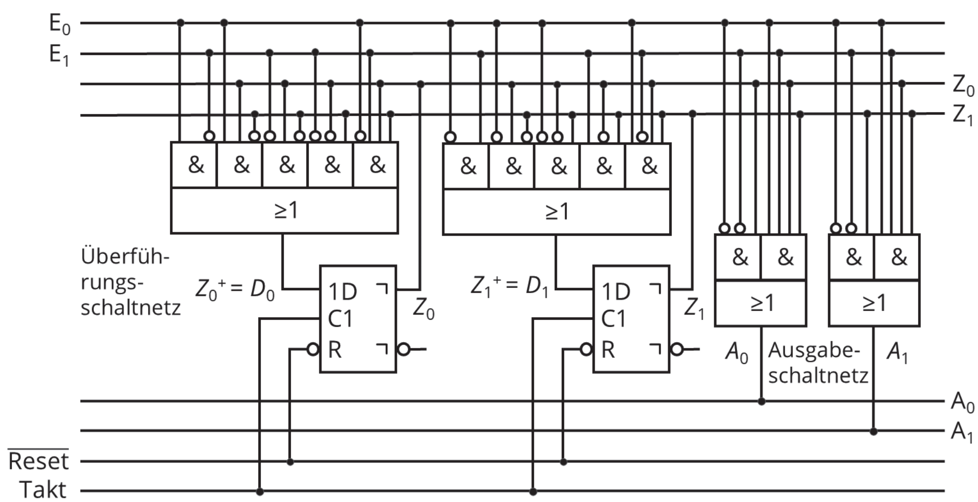
$$A_1 = \underline{(\bar{E}_0 \wedge \bar{E}_1 \wedge Z_1) \vee (E_0 \wedge E_1 \wedge Z_0 \wedge Z_1)}$$

zu e)

geg: Schaltfunktionen des Überführungs- und Ausgangsschaltnetzes des Waschautomaten unter den Punkten c) und d)

ges: Schaltwerk des Waschautomaten

Lösung:



zu f)

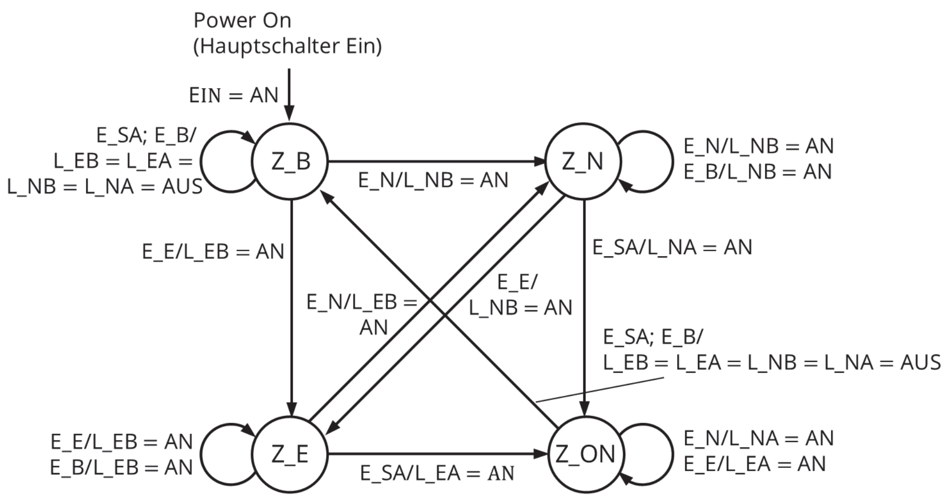
geg: Beschreibung zur Ansteuerung der Leuchtmelder ≫EIN≪, ≫L_E≪ und ≫L_N≪ mit den Definitionen zur Ansteuerung der Leuchtmelder

ges: Schaltwerk des Waschautomaten mit der Ansteuerung der Leuchtmelder

Lösung:

Die Ansteuerung der Leuchtmelder ≫L_E≪ und ≫L_N≪ (AN/AUS oder blinken) kann nicht durch die direkte Auswertung der Zustände erfolgen, weil die Ansteuerung vom jeweiligen Momentanzustand Z_E und dem Folgezustand Z_ON abhängt – es ist ein Speicher erforderlich. Der formal einfachste Weg für eine Lösung ist, hier das Zustandsdiagramm des Waschautomaten zu verwenden, allerdings sind die Aktionen durch die jeweilige Ansteuerung der Leuchtmelder in den verschiedenen Modi vorzunehmen.

Auf der Basis des Zustandsdiagramms des Waschautomaten unter Punkt a) erfolgt jetzt mit den Definitionen für die Ansteuerung der Leuchtmelder das nachfolgende Zustandsdiagramm:



Durch die Substitution der Kurzbezeichnungen der Definitionen durch die Codierung der Zustände, Ereignisse und Steuersignale der Leuchtmelder ergibt sich somit nachfolgende Zustandsfolgetabelle für deren Ansteuerung. Um das Blinken der Leuchtmelder zu erzielen, ist eine zusätzliche konjunktive Verknüpfung mit dem Clock-Signal erforderlich, wie dies für die betreffenden Schaltfunktionen vorgenommen ist.

Nr.	Z_1	Z_0	E_1	E_0	Z_1^+	Z_0^+	L_{Ein}	L_{EA}	L_{EB}	L_{NA}	L_{NB}
0	0	0	0	0	0	0	1	0	0	0	0
1	0	0	0	1	0	1	1	0	1	0	0
2	0	0	1	0	1	0	1	0	0	0	1
3	0	0	1	1	0	0	1	0	0	0	0
4	0	1	0	0	1	1	1	1	0	0	0
5	0	1	0	1	0	1	1	0	1	0	0
6	0	1	1	0	1	0	1	0	0	0	1
7	0	1	1	1	0	1	1	0	1	0	0
8	1	0	0	0	1	1	1	0	0	1	0
9	1	0	0	1	0	1	1	0	1	0	0
10	1	0	1	0	1	0	1	0	0	0	1
11	1	0	1	1	1	0	1	0	0	0	1
12	1	1	0	0	0	0	1	0	0	0	0
13	1	1	0	1	1	1	1	1	0	0	0
14	1	1	1	0	1	1	1	0	0	1	0
15	1	1	1	1	0	0	1	0	0	0	0

Schaltfunktionen zu Ansteuerung der Leuchtmelder:

$L_{Ein} = 1$

$L_N = (L_{NB} \wedge Clock) \vee L_{NA}$

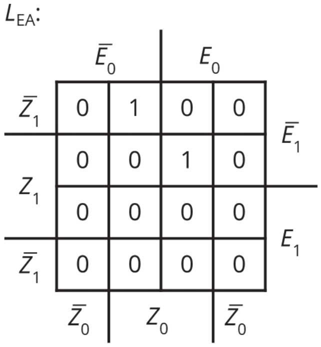
$L_E = (L_{EB} \wedge Clock) \vee L_{EA}$

Legende:

L_{Ein}: Leuchtmelder ≫EIN≪ AN/AUS
L_E: Leuchtmelder ≫ECO≪
L_{EA}: Leuchtmelder ≫ECO≪ AN/AUS
L_{EB}: Leuchtmelder ≫ECO≪ blinken AN/AUS
L_N: Leuchtmelder ≫NORMAL≪
L_{NA}: Leuchtmelder ≫NORMAL≪ AN/AUS
L_{NB}: Leuchtmelder ≫NORMAL≪ blinken AN/AUS

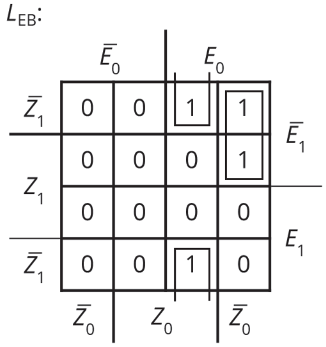
Mit der Zustandsfolgetabelle folgen somit nachfolgende Schaltfunktionen für die Ansteuerung der Leuchtmelder für die verschiedenen Modi, wobei der Leuchtmelder ≫EIN≪ ständig eingeschaltet ist, solange der Automat aktiv ist ($L_{Ein} = 1$).

L_{EA}:



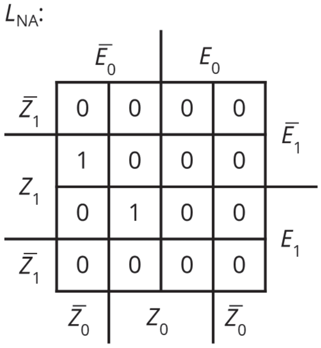
$L_{EA} = \underline{(\bar{E}_0 \wedge \bar{E}_1 \wedge Z_0 \wedge \bar{Z}_1) \vee (E_0 \wedge \bar{E}_1 \wedge Z_0 \wedge Z_1)}$

L_{EB}:



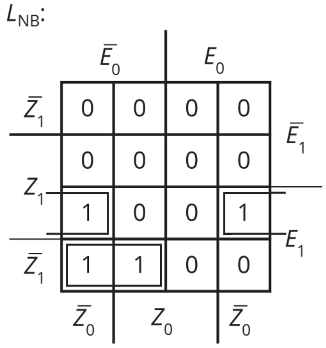
$L_{EB} = \underline{(E_0 \wedge \bar{E}_1 \wedge \bar{Z}_0) \vee (E_0 \wedge Z_0 \wedge \bar{Z}_1)}$

L_{NA}:



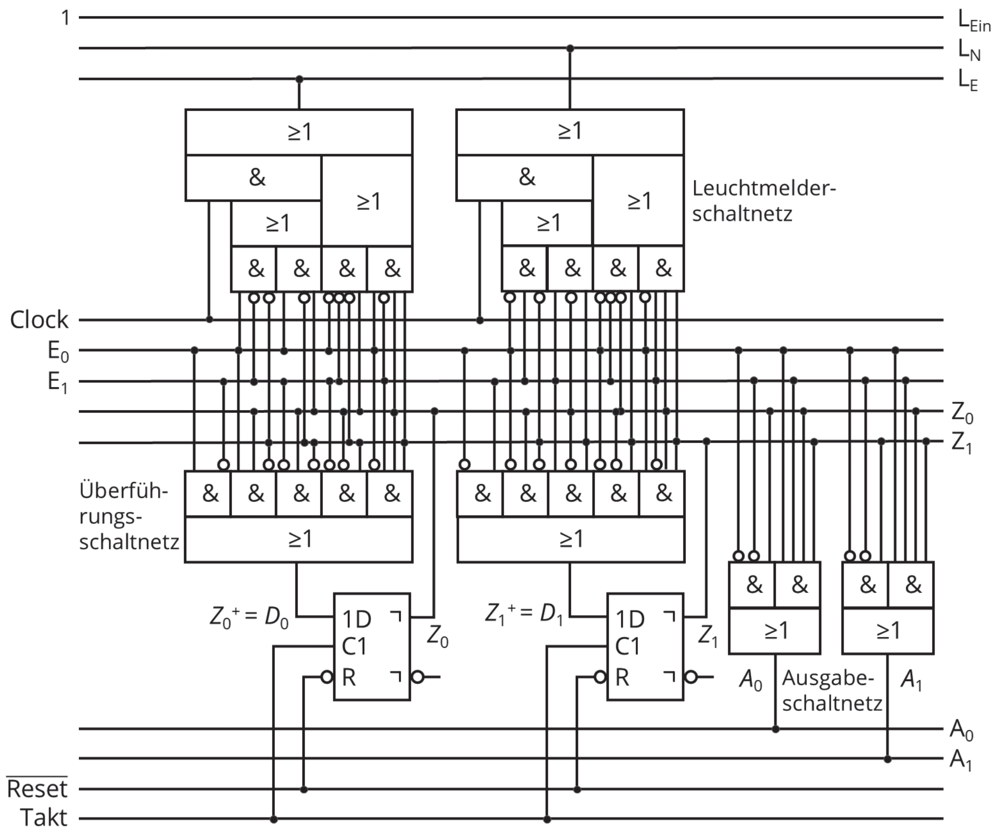
$L_{NA} = \underline{(\bar{E}_0 \wedge \bar{E}_1 \wedge \bar{Z}_0 \wedge Z_1) \vee (\bar{E}_0 \wedge E_1 \wedge Z_0 \wedge Z_1)}$

L_{NB}:



$L_{NB} = \underline{(\bar{E}_0 \wedge E_1 \wedge \bar{Z}_1) \vee (E_1 \wedge \bar{Z}_0 \wedge Z_1)}$

Wird nun der Automat aus Punkt e) um die Ansteuerung der Leuchtmelder ergänzt, ergibt sich folgendes vollständiges Schaltwerk des Waschautomaten:



zu g)

geg: Schaltwerk des Waschautomaten aus den Punkten c) bis e)

ges: Typ des Automaten mit Begründung

Lösung:

Da die Aktionen (Ausgabefunktionen) $\boldsymbol{A}$ eine Funktion der Ereignisse (Übergangsbedingungen) $\boldsymbol{E}$ und der Zustände $\boldsymbol{Z}$ sind, handelt es sich um einen Mealy-Automaten.

Kapitel 29

Übung 29.1

Entwurf eines Modulo-7-Zählers im Dualcode mit Übertrag.

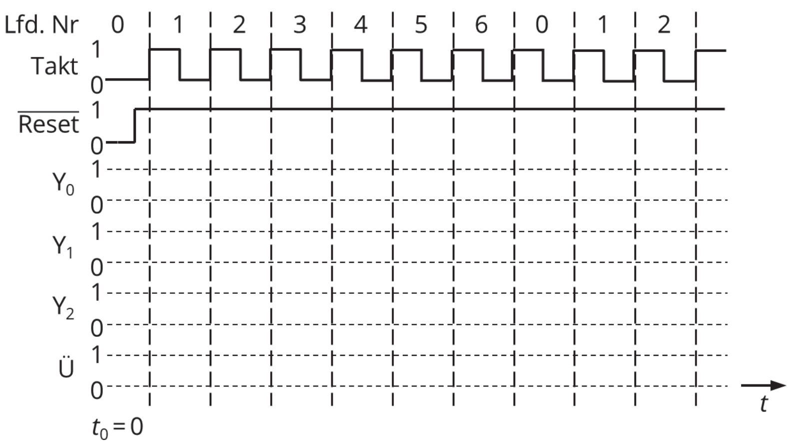
Der Zähler arbeitet aufwärts mit dem Dualcode und beginnt nach dem Einschalten beziehungsweise einem Rücksetzvorgang bei 0 (000b). Hierzu stehen Ihnen einflankengesteuerte JK-Flipflops mit positiver Taktflanke und direktem Rücksetzeingang zur Verfügung, wobei der Rücksetzeingang $\overline{\text{Reset}}$ aktiv Low wirkt. Das Übertragssignal wird bei dem höchsten Zählerstand synchron mit dem Takt c gebildet und nimmt dann den logischen Zustand 1 an.

a) Wie viele Stellen benötigt der Zähler? Geben Sie das Symbol des Zählers an.

b) Geben Sie das Symbol des Flipflops an.

c) Geben Sie das Zustandsdiagramm des Zählers an und kennzeichnen Sie die Zustände mit der Dezimal-Nr. des Dualcodes.

d) Ergänzen Sie das folgende Impulsdiagramm für die Ausgänge des Zählers.



e) Geben Sie die Zustandsfolgetabelle des Schaltwerks mit den Vorbereitungseingängen der eingesetzten Flipflops und dem Übertrag an.

f) Führen Sie die Synthese für das zu entwerfende minimale Schaltwerk mittels der KV-Tafel durch und geben Sie die minimalen Schaltfunktionen der Überführungsfunktion an.

g) Entwerfen die Schaltfunktion für den Übertrag (Ausgabefunktion).

h) Geben Sie die komplette Schaltung des Zählers an.

i) Untersuchen Sie die Pseudozustände des Zählers, geben Sie das zugehörige Zustandsdiagramm mit den Pseudozuständen an und interpretieren Sie dieses bezüglich des Zählerverhaltens.

zu a)

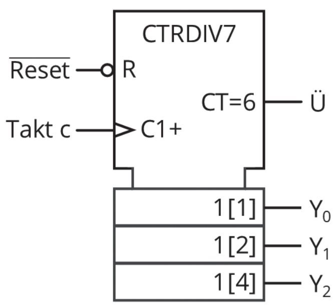
geg: Modulo-7-Dualcode

ges: Anzahl Stellen und Symbol des Zählers

Lösung:

Der Modulo-7-Zähler im dualen Dualcode besitzt sieben Zählstufen von 0 (000b) bis 6 (110b). Erforderlich sind deshalb mit 2^n und $n = 3$ Stellen für den Zähler, wobei von den acht möglichen Kombinationsmöglichkeiten sieben genutzt werden. Die Ausgänge des Zählers werden mit Y_0 bis Y_3 benannt. Der Zähler soll einflankengesteuert mit positiver Taktflankensteuerung des Takts c arbeiten und über einen direkten Rücksetzeingang $\overline{\text{Reset}}$ verfügen. Beim Eintreten des höchsten Zählerstandes soll ein taktsynchrones Übertragssignal Ü generiert werden. Bei einem weiteren Takt in der höchsten Zählstufe beginnt der Zähler wieder bei 0 (000b). Mit diesen Anforderungen ergibt sich das folgende Symbol für den Modulo-7-Zähler:

Modulo-7-Zähler mit positiver Einflankensteuerung und direktem Rücksetzeingang aktiv Low:



Legende:

CTRDIV7: Kennzeichnung Modulo-7-Zähler
C1: Takteingang mit Kennzahl
▷: Taktflankensteuerung (ohne Negation: aktive Flanke 0/1)
+: Zählrichtung Vorwärts
R: Direkter Rücksetzeingang
CT=X: Nimmt für X intern logische 1 an (Inhaltsangabe)
1: Ein- und Ausgänge mit dieser Kennzahl wirken gemeinsam
Takt c: Takteingang (aktive Flanke 0/1)
$\overline{\text{Reset}}$: Rücksetzeingang aktiv Low
Y_n: Zählerausgänge
Ü : Übertrag

zu b)

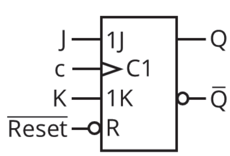
geg: Einflankengesteuertes JK-Flipflop mit positiver Taktflanke und direktem Rücksetzeingang

ges: Symbol des JK-Flipflops

Lösung:

Mit den Anforderungen an das JK-Flipflop ergibt sich folgendes Symbol:

Einflankengesteuertes JK-Flipflop mit positiver Taktflankensteuerung und direktem Rücksetzeingang akiv Low:



Legende:

1J: Vorbereitungseingang Setzen
1K: Vorbereitungseingang Rücksetzen
C1: Takteingang
J: Setzeingang
K: Rücksetzeingang
c: Takteingang
$\overline{\text{Reset}}$: Direkter Rücksetzeingang
Q: Ausgang
1: Eingänge mit dieser Kennzahl wirken zusammen
▷: Kennzeichnung Flankensteuerung (Ohne Negation aktive Flanke 0/1-Flanke)

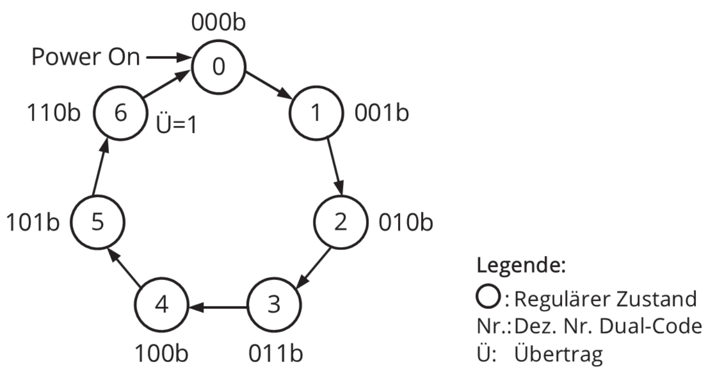
zu c)

geg: Modulo-7-Zähler

ges: Zustandsdiagramm

Lösung:

Mit der erforderlichen Zählfolge von 0 (000b) bis 6 (110b) beginnt der Zähler nach dem Einschalten beziehungsweise dem Rücksetzen bei 0 (000b). Bei einem weiteren Takt in der höchsten Zählstufe 6 (110b) beginnt der Zähler wieder bei 0 (000b). Damit ergibt sich folgendes Zustandsdiagramm:



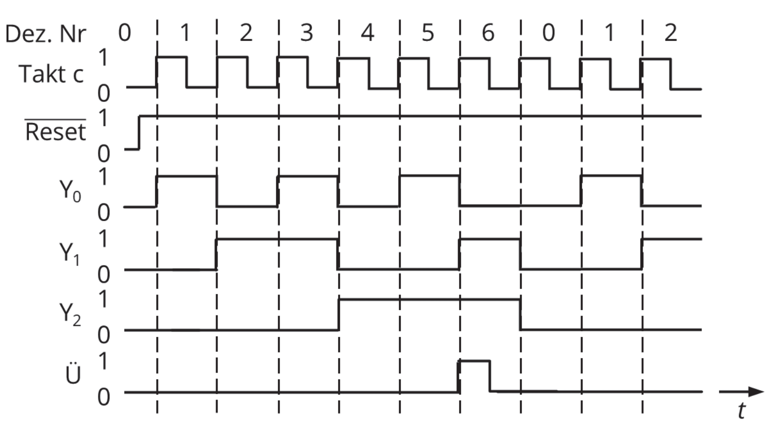
zu d)

geg: Vorgegebene Zählfolge des Modulo-7-Zählers

ges: Impulsdiagramm

Lösung:

Für die vorgegebene Zählfolge des Modulo-7-Zählers ergibt sich nachfolgendes Impulsdiagramm. Dabei ist zu beachten, dass die aktive Taktflanke die 0/1-Flanke ist und das Übertragssignal synchron mit dem Takt c generiert wird.



zu e)

geg: Vorgegebene Zählfolge des Modulo-7-Zählers und JK-Flipflops

ges: Zustandsfolgetabelle mit der Belegung der Vorbereitungseingänge der JK-Flipflops

Lösung:

Zustandsfolgetabelle Modulo 7-Zähler mit der Belegung der Vorbereitungseingänge für JK-Flipflops:

Nr.	Q_2	Q_1	Q_0	Q_2^+	Q_1^+	Q_0^+	J_2	K_2	J_1	K_1	J_0	K_0
0	0	0	0	0	0	1	0	X	0	X	1	X
1	0	0	1	0	1	0	0	X	1	X	X	1
2	0	1	0	0	1	1	0	X	X	0	1	X
3	0	1	1	1	0	0	1	X	X	1	X	1
4	1	0	0	1	0	1	X	0	0	X	1	X
5	1	0	1	1	1	0	X	0	1	X	X	1
6	1	1	0	0	0	0	X	1	X	1	0	X
7	1	1	1	X	X	X	X	X	X	X	X	X

Synthesetabelle/ charakteristische Gleichung JK-Flipflop:

Q	Q^+	J	K
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0

$Q^+ = (J \wedge \overline{Q}) \vee \left(\overline{K} \wedge Q\right)$

zu f)

geg: Zustandsfolgetabelle aus Punkt e des Modulo-7-Zählers mit JK-Flipflops

ges: Synthese für die Schaltfunktionen der Vorbereitungseingänge der JK-Flipflops

Lösung:

Mit der Belegung der Felder der KV-Tafeln für die Schaltfunktionen der Vorbereitungseingänge aus der Zustandsfolgetabelle unter Punkt e) ergeben sich für die minimierten Schaltfunktionen:

Ermittlung der Überführungsfunktionen/Minimierung des Modulo 7-Zählers:

J_2:

$\overline{Q_0}$		Q_0		
0	X	X	0	$\overline{Q_1}$
0	X	X	1	Q_1
$\overline{Q_2}$	Q_2		$\overline{Q_2}$	

$J_2 = Q_0 \wedge Q_1$

J_1:

$\overline{Q_0}$		Q_0		
0	0	1	1	$\overline{Q_1}$
X	X	X	X	Q_1
$\overline{Q_2}$	Q_2		$\overline{Q_2}$	

$J_1 = Q_0$

J_0:

$\overline{Q_0}$		Q_0		
1	1	X	X	$\overline{Q_1}$
1	0	X	X	Q_1
$\overline{Q_2}$	Q_2		$\overline{Q_2}$	

$J_0 = \overline{Q_1} \vee \overline{Q_2}$

K_2:

$\overline{Q_0}$		Q_0		
X	0	0	X	$\overline{Q_1}$
X	1	X	X	Q_1
$\overline{Q_2}$	Q_2		$\overline{Q_2}$	

$K_2 = Q_1$

K_1:

$\overline{Q_0}$		Q_0		
X	X	X	X	$\overline{Q_1}$
0	1	X	1	Q_1
$\overline{Q_2}$	Q_2		$\overline{Q_2}$	

$K_1 = Q_0 \vee Q_2$

K_0:

$\overline{Q_0}$		Q_0		
X	X	1	1	$\overline{Q_1}$
X	X	X	1	Q_1
$\overline{Q_2}$	Q_2		$\overline{Q_2}$	

$K_0 = 1$

zu g)

geg: Modulo-7-Zähler mit Übertrag für den Zählerstand 6 (110b)

ges: Zustandsfolgetabelle für den Übertrag und Synthese der Schaltfunktion für den Übertrag

Lösung:

Der Übertrag wird taktsynchron beim Erreichen des höchsten Zählerstands 6 (110b) gebildet, für dessen Schaltfunktion sich Folgendes ergibt:

Zustandsfolgetabelle mit Übertrag:

Nr.	Q_2	Q_1	Q_0	Q_2^+	Q_1^+	Q_0^+	$Ü$
0	0	0	0	0	0	1	0
1	0	0	1	0	1	0	0
2	0	1	0	0	1	1	0
3	0	1	1	1	0	0	0
4	1	0	0	1	0	1	0
5	1	0	1	1	1	0	0
6	1	1	0	0	0	0	1
7	1	1	1	X	X	X	X

Minimierung der Übertragsfunktion:

$Ü$:

$\overline{Q_0}$		Q_0		
0	0	0	0	$\overline{Q_1}$
0	1	X	0	Q_1
$\overline{Q_2}$	Q_2	Q_2	$\overline{Q_2}$	

$Ü = Q_1 \wedge Q_2$

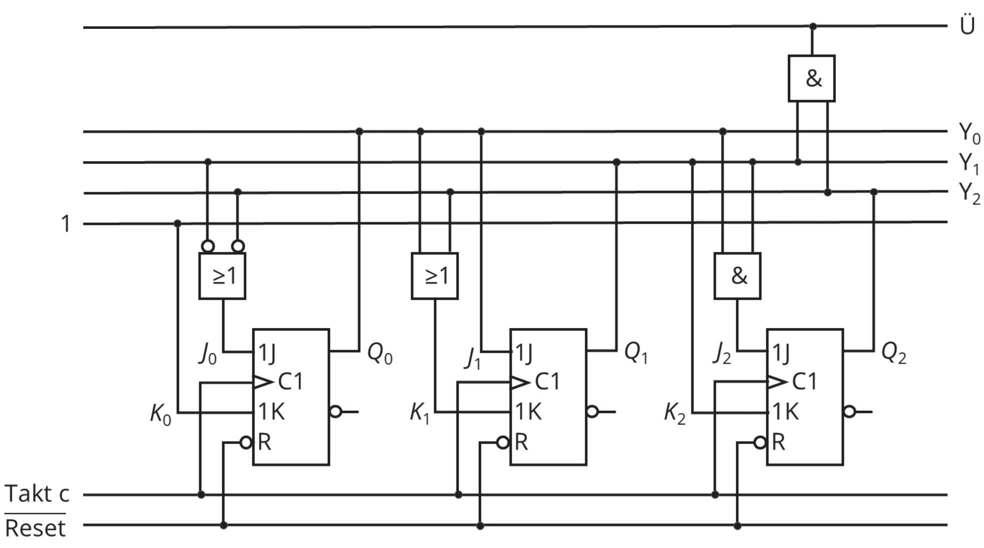
zu h)

geg: Schaltfunktionen für die Vorbereitungseingänge der JK-Flipflops und den Übertrag aus den Punkten f) und g)

ges: Schaltwerk des Modulo-7-Zählers

Lösung:

Mit den Schaltfunktionen für die Vorbereitungseingänge unter Punkt f) und dem Übertrag unter Punkt g) ergibt sich jetzt das folgende Schaltwerk des Modulo-7-Zählers:



zu i)

geg: Zustandsfolgetabelle unter Punkt e) und die Schaltfunktionen der Vorbereitungseingänge unter Punkt f)

ges: Untersuchung des Pseudozustands und zugehöriges Zustandsdiagramm mit Interpretation

Der Zähler weist genau einen Pseudozustand, den Zählerstand 7 (111b), auf. Damit ergibt sich die nachfolgende Zustandsfolgetabelle für den Pseudozustand. Mit den Schaltfunktionen der Vorbereitungseingänge der drei JK-Flipflops ergeben sich nachfolgend angegebene Folgezustände Q_n^+ in der Zustandsfolgetabelle mit dem Folgezustand Dez. Nr. 0 (000b).

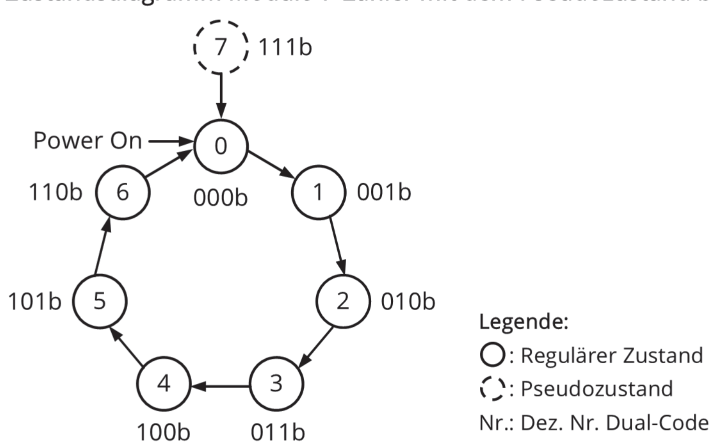
Zustandsfolgetabelle der Pseudozustände des Modulo 7-Zählers mit JK-Flipflops:

Dez. Nr.	Q_2	Q_1	Q_0	Q_2^+	Q_1^+	Q_0^+	Dez. Nr.$^+$	J_2	K_2	J_1	K_1	J_0	K_0
7	1	1	1	0	0	0	0	1	1	1	1	0	1

$J_2 = Q_0 \wedge Q_1$ $\quad K_2 = Q_1$ $\quad J_1 = Q_0$ $\quad K_1 = Q_0 \vee Q_2$ $\quad J_0 = \overline{Q_1} \vee \overline{Q_2}$ $\quad K_0 = 1$

Aus der grafischen Darstellung als Zustandsdiagramm können Sie entnehmen, dass in einem Fehlerfall des Zählers beim Eintreten des Pseudozustands 7 (111b) nach genau einem Takt der Zähler wieder in die Zählfolge und in den Zählerstand 0 zurückkehrt – der Zähler verharrt nicht in einem Zustand.

Zustandsdiagramm Modulo 7-Zähler mit dem Pseudozustand bei JK-Flipflops:



Übung 29.2

Entwurf eines vierstufigen Abwärts-Ringzählers mit dem XYZ-Code.

Für den in der nachfolgenden Tabelle angegebenen XYZ-Code soll ein abwärts zählender Ringzähler entworfen werden, der nach dem Einschalten durch ein Reset-Signal (aktiv Low), das bereits vorhanden ist, den höchsten Zählerstand 0100B annimmt. Die Flipflop-Ausgänge der zur Verfügung stehenden zweizustandsgesteuerten D-Flipflops mit direktem Setz- oder Rücksetzeingang sind mit Q_0 (niederwertigste Stelle) bis Q_3 (höchstwertige Stelle) zu kennzeichnen.

XYZ-Code:

Lfd. Nr.	Dez. Nr.	*d*	*c*	*b*	*a*
1	0	0	0	0	0
2	10	1	0	1	0
3	15	1	1	1	1
4	5	0	1	0	1
5	1	0	0	0	1
6	9	1	0	0	1
7	13	1	1	0	1
8	12	1	1	0	0
9	4	0	1	0	0

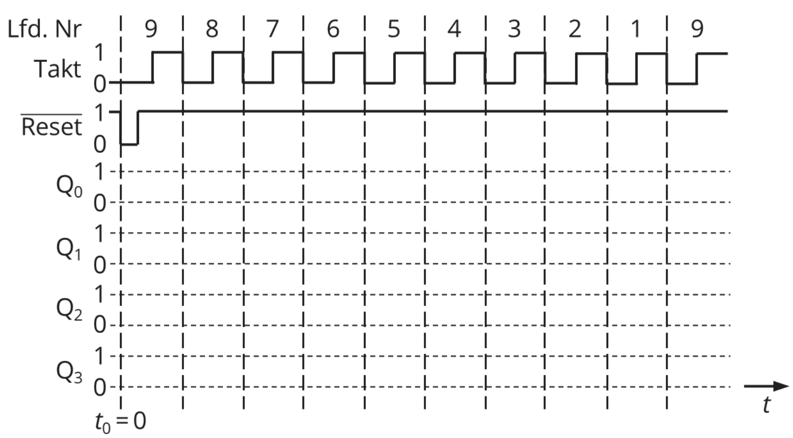
Legende:
Lfd. Nr.: Laufende Nummerierung
Dez. Nr. : Dezimale Nummerierung entsprechend der verwendeten Feldbelegung der KV-Tafeln

a) Geben Sie das Symbol des vierstufigen Abwärtszählers mit Zweizustandssteuerung und direktem Rücksetzeingang aktiv Low an.

b) Geben Sie das Zustandsdiagramm des Zählers an und kennzeichnen Sie die Zustände mit der Lfd. Nr. und der Dez. Nr. des XYZ-Codes.

ANMERKUNG: Die Angabe der Dez. Nr. ist für die weiteren Betrachtungen zu den Pseudozuständen erforderlich.

c) Ergänzen Sie das folgende Impulsdiagramm für die Ausgänge des Zählers.



d) Geben Sie die Zustandsfolgetabelle des Schaltwerks mit den Vorbereitungseingängen der eingesetzten Flipflops an.

e) Führen Sie die Synthese für das zu entwerfende minimale Schaltwerk mittels der KV-Tafel durch und geben Sie die minimalen Schaltfunktionen der Überführungsfunktion an.

f) Geben Sie die komplette Schaltung des Schaltwerks an.

g) Untersuchen Sie die Pseudozustände des Zählers, geben Sie das zugehörige Zustandsdiagramm mit den Pseudozuständen an und interpretieren Sie dieses.

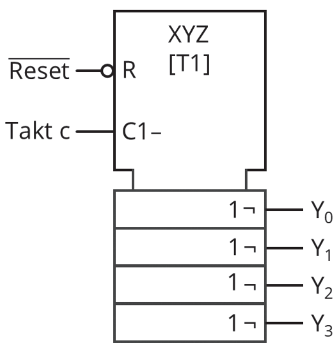
zu a)

geg: XYZ-Code des vierstufigen Abwärtszählers mit Zweizustandssteuerung und direktem Rücksetzeingang aktiv Low

ges: Symbol

Lösung:

XYZ-Abwärtszähler mit Zweizustandssteuerung und direktem Rücksetzeingang aktiv Low:



T1:

Nr.	Y_3	Y_2	Y_1	Y_0
1	0	0	0	0
2	1	0	1	0
3	1	1	1	1
4	0	1	0	1
5	0	0	0	1
6	1	0	0	1
7	1	1	0	1
8	1	1	0	0
9	0	1	0	0

Legende :

XYZ: Kennzeichnung XYZ-Zähler
[T1]: Entsprechend der Tabelle T1
Cn: Takteingang mit Kennzahl n
–: Zählrichtung Abwärts
R: Direkter Rücksetzeingang
n: Ein- und Ausgänge mit dieser Kennzahl wirken gemeinsam
¬ : Retardierter Ausgang (Zweizustandssteuerung)
Takt c: Zustandsgesteuerter Takteingang (aktiver Zustand 1)
$\overline{\text{Reset}}$: Rücksetzeingang aktiv Low
Y_n: Zählerausgänge

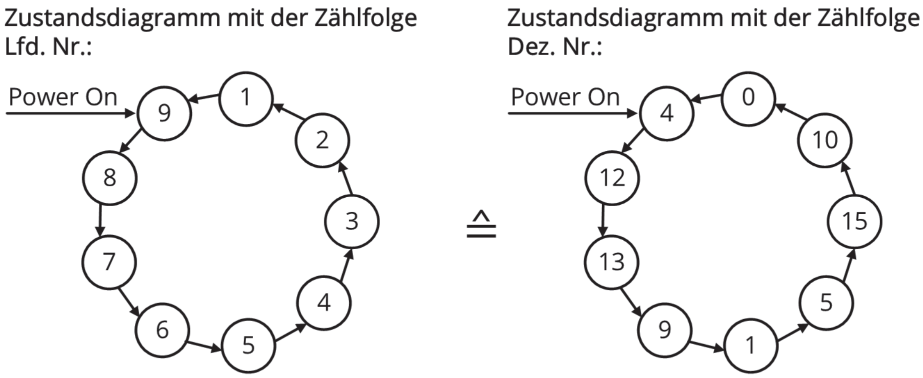
zu b)

geg: XYZ-Code

ges: Zustandsdiagramm mit den Bezeichnungen der Lfd. Nr. und der Dez. Nr.

Lösung:

Der Abwärts-Ringzähler hat die neun Zustände mit den Lfd. Nr. 9 bis 1 beziehungsweise den korrespondierenden Dez. Nr., wie dies nachfolgend dargestellt ist. Die Darstellung mit den Dez. Nr. ist sehr sinnvoll, weil es für die Pseudozustände keine Lfd. Nr. gibt, wenn diese unter Punkt f) betrachtet werden.



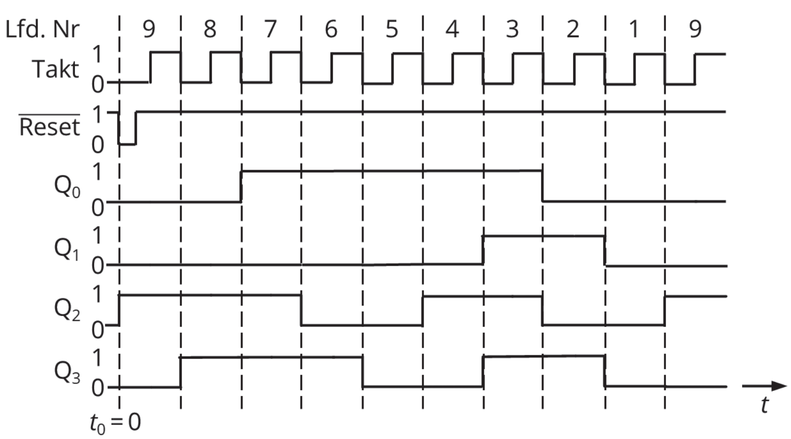
zu c)

geg: Zählfolge und zweizustandsgesteuerte D-Flipflops mit direktem Setz- oder Rücksetzeingang

ges: Impulsdiagramm für den Takt, das Rücksetzsignal aktiv Low und die Ausgänge Q_0 bis Q_3 des Zählers

Lösung:

Bei der Erstellung des Impulsdiagramms ist insbesondere zu beachten, dass die an den Vorbereitungseingängen anliegenden Signale erst mit dem passiven Taktzustand 0 übernommen werden und auch dann erst der Zustandswechsel der Ausgänge erfolgt, wie dies im nachfolgenden Impulsdiagramm dargestellt ist.



zu d)

geg: XYZ-Code und D-Flipflops

ges: Zustandsfolgetabelle mit der Belegung der Vorbereitungseingänge für die D-Flipflops

Lösung:

Die Zustandsfolgetabelle ergibt sich aus der regulären Zählfolge des XYZ-Codes und dem Zustandsdiagramm unter Punkt a) die nachfolgende Zustandsfolgetabelle mit den ermittelten Folgezuständen. Die nicht genutzten Kombinationsmöglichkeiten mit den Dez. Nr. 2, 3, 6, 7, 8, 11 und 14 sind Pseudozustände und werden für den Entwurf der Überführungsfunktion mit Don't-Care-Termen belegt. Deren tatsächliche Belegung ergibt sich erst nach der Ermittlung der Überführungsfunktion aus der Untersuchung des Zählerverhaltens beim Eintreten von Pseudozuständen.

Lfd. Nr.	Dez. Nr.	Q_3	Q_2	Q_1	Q_0	Q_3^+	Q_2^+	Q_1^+	Q_0^+
1	0	0	0	0	0	0	1	0	0
5	1	0	0	0	1	0	1	0	1
	2	0	0	1	0	X	X	X	X
	3	0	0	1	1	X	X	X	X
9	4	0	1	0	0	1	1	0	0
4	5	0	1	0	1	1	1	1	1
	6	0	1	1	0	X	X	X	X
	7	0	1	1	1	X	X	X	X
	8	1	0	0	0	X	X	X	X
6	9	1	0	0	1	0	0	0	1
2	10	1	0	1	0	0	0	0	0
	11	1	0	1	1	X	X	X	X
8	12	1	1	0	0	1	1	0	1
7	13	1	1	0	1	1	0	0	1
	14	1	1	1	0	X	X	X	X
3	15	1	1	1	1	1	0	1	0

$D_n = Q_n^+$

Pseudozustände

zu e)

geg: Zustandsfolgetabelle unter Punkt c) und D-Flipflops

ges: Schaltfunktionen für die Vorbereitungseingänge der D-Flipflops (Überführungsfunktion)

Lösung:

Mit der charakteristischen Gleichung $D_n = Q_n{}^+$ für D-Flipflops folgt mit der Zustandsfolgetabelle und der Minimierung mittels der KV-Tafel für vier Variablen die Schaltfunktionen für die Vorbereitungseingänge der vier D-Flipflops:

D_0:

	$\overline{Q_0}$	$\overline{Q_0}$	Q_0	Q_0	
$\overline{Q_3}$	0	0	1	1	$\overline{Q_1}$
Q_3	X	1	1	1	$\overline{Q_1}$
Q_3	0	0	0	X	Q_1
$\overline{Q_3}$	X	X	0	X	Q_1
	$\overline{Q_2}$	Q_2	Q_2	$\overline{Q_2}$	

$D_0 = (Q_0 \wedge \overline{Q_1}) \vee (\overline{Q_1} \wedge Q_2 \wedge Q_3)$

D_1:

	$\overline{Q_0}$	$\overline{Q_0}$	Q_0	Q_0	
$\overline{Q_3}$	0	0	1	0	$\overline{Q_1}$
Q_3	X	0	0	0	$\overline{Q_1}$
Q_3	0	X	1	X	Q_1
$\overline{Q_3}$	X	X	X	X	Q_1
	$\overline{Q_2}$	Q_2	Q_2	$\overline{Q_2}$	

$D_1 = (Q_1 \wedge Q_2) \vee (Q_0 \wedge Q_2 \wedge \overline{Q_3})$

D_2:

	$\overline{Q_0}$	$\overline{Q_0}$	Q_0	Q_0	
$\overline{Q_3}$	1	1	1	1	$\overline{Q_1}$
Q_3	X	1	0	0	$\overline{Q_1}$
Q_3	0	X	0	X	Q_1
$\overline{Q_3}$	X	X	X	X	Q_1
	$\overline{Q_2}$	Q_2	Q_2	$\overline{Q_2}$	

$D_2 = \overline{Q_3} \vee (\overline{Q_0} \wedge Q_2)$

D_3:

	$\overline{Q_0}$	$\overline{Q_0}$	Q_0	Q_0	
$\overline{Q_3}$	0	1	1	0	$\overline{Q_1}$
Q_3	X	1	1	0	$\overline{Q_1}$
Q_3	0	X	1	X	Q_1
$\overline{Q_3}$	X	X	X	X	Q_1
	$\overline{Q_2}$	Q_2	Q_2	$\overline{Q_2}$	

$D_3 = Q_2$

zu f)

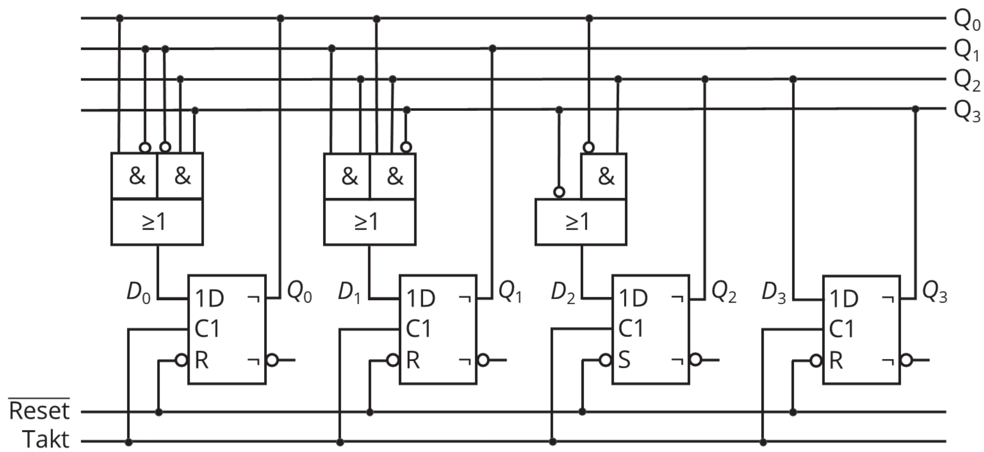
geg: Schaltfunktionen für die Vorbereitungseingänge D_0, bis D_3 der D-Flipflops unter Punkt d)

ges: Schaltung des Schaltwerks des Zählers

Lösung:

Mit den Schaltfunktionen für die Vorbereitungseingänge D_0 bis D_3 der D-Flipflops folgt die Schaltung des Zählers. Dabei ist zu berücksichtigen, dass nach einem Rücksetzsignal der Zähler den Zählerstand Dez. Nr. 4 (0100b) annimmt, weswegen das D-Flipflop an der 2.

Stelle einen direkten Setzeingang S benötigt, wie dies in der nachfolgenden Schaltung des Zählers berücksichtigt worden ist:



zu g)

geg: Zustandsdiagramm unter Punkt a) und Schaltfunktionen für die Vorbereitungs eingänge D_0 bis D_3 unter Punkt d)

ges: Untersuchung des Zählerverhaltens für die Pseudozustände des Zählers

Lösung:

Mit den Schaltfunktionen der Vorbereitungseingänge D_0 bis D_3 der D-Flipflops kann jetzt der jeweilige Folgezustand der Pseudozustände ermittelt werden, wie dies in der Zustandsfolgetabelle für die Pseudozustände vorgenommen worden ist:

Schaltfunktionen der Vorbereitungseingänge zur Ermittlung der Folgezustände der Pseudozustände:

- Mit der charakteristischen Gleichung $D_n = Q_n^+$ für D-Flipflops folgt die Belegung der Vorbereitungseingänge und somit die Folgezustände der Pseudozustände.

$Q_0^+ = D_0 = (Q_0 \wedge \overline{Q_1}) \vee (\overline{Q_1} \wedge Q_2 \wedge Q_3)$ $\quad Q_1^+ = D_1 = (Q_1 \wedge Q_2) \vee (Q_0 \wedge Q_2 \wedge \overline{Q_3})$

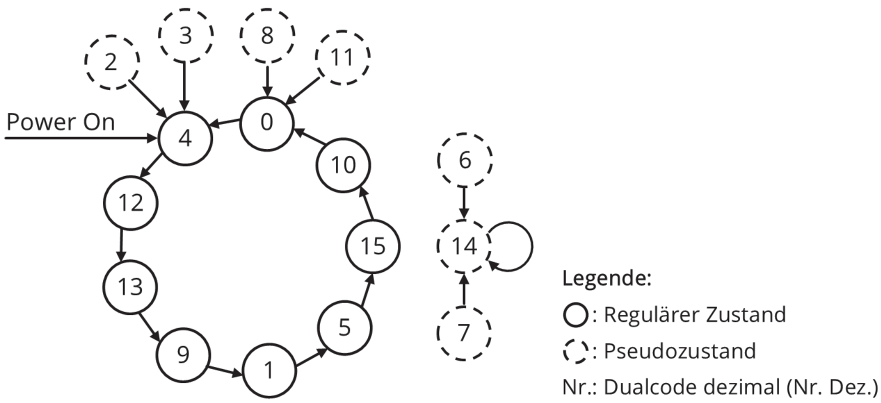
$Q_2^+ = D_2 = \overline{Q_3} \vee (\overline{Q_0} \wedge Q_2)$ $\quad Q_3^+ = D_3 = Q_2$

Zustandsfolgetabelle der Pseudozustände:

Dez. Nr.	Q_3	Q_2	Q_1	Q_0	Q_3^+	Q_2^+	Q_1^+	Q_0^+	Dez. Nr.$^+$
2	0	0	1	0	0	1	0	0	4
3	0	0	1	1	0	1	0	0	4
6	0	1	1	0	1	1	1	0	14
7	0	1	1	1	1	1	1	0	14
8	1	0	0	0	0	0	0	0	0
11	1	0	1	1	0	0	0	0	0
14	1	1	1	0	1	1	1	0	14

Pseudo-zustände

Mit der Zählfolge Dez. Nr. und den Pseudozuständen 2, 3, 6, 7, 8, 11 und 14 kehrt der Zähler nur aus den Pseudozuständen 2, 3, 8 und 11 nach einem Takt in die ursprüngliche Zählfolge zurück. Die Pseudozustände 6, 7 und 14 führen dazu, dass der Zähler im Pseudozustand 14 verharrt und nicht wieder in die Zählfolge zurückkehrt. Im nachfolgenden Zustandsdiagramm ist dieser Sachverhalt dargestellt:



Übung 29.3:

Absolute Wegmessung mit dem Gray-Code

Zur Wegmessung eines Verfahrtischs soll der Gray-Code eingesetzt werden. Der Sensor zur Wegmessung liefert pro Längeneinheit einen positiven Impuls ausreichender Pulsdauer (Takt c) und ein Richtungssignal r. In Richtung größer werdender Entfernung vom Ausgangspunkt (Nullstellung) nimmt dieses Signal den logischen Zustand 0 an und in Richtung kleiner werdender Entfernung zum Ausgangspunkt den logischen Zustand 1.

Entwerfen Sie ein synchrones Schaltwerk zur Generierung des Gray-Codes mit zweizustandsgesteuerten D-Flipflops für die ersten drei Stellen. Das Schaltwerk beginnt nach dem Einschalten durch ein Rücksetzsignal ($\overline{\text{Reset}}$: aktiv Low) bei 000B. Wird der höchste oder niedrigste Zählerstand erreicht, so wird dieser beibehalten. Die Ausgänge sind mit Y_0 bis Y_2 zu bezeichnen.

BEISPIEL

Die Auswertung des Zählerstands gibt die absolute Position des Verfahrtischs mit der entsprechenden Anzahl von äquidistanten Abständen beispielsweise eines Schrittmotors an. Als Beispiele für eine Anwendung können Sie sich hier einen Verfahrtisch eines Druckerkopfs oder Tisches zur Positionierung von Werkstücken vorstellen. Der Vorteil des eingesetzten Gray-Codes resultiert daraus, dass es sich um einen einschrittigen Code handelt und über eine Sensorik Positionierungsfehler erkannt und korrigiert werden können, ohne dass der Verfahrtisch in eine Referenzposition (beispielsweise Anfangsposition) gebracht werden muss.

a) Geben Sie das Symbol des Gray-Code-Auf-/Abwärtszählers mit Zweiflankensteuerung und direktem Rücksetzeingang aktiv Low sowie dem Richtungssignal r an

b) Geben Sie den dreistelligen Gray-Code als Wahrheitstabelle an.

c) Geben Sie das Zustandsdiagramm für das zu entwerfende Schaltwerk an.

d) Geben Sie die Zustandsfolgetabelle des Schaltwerks für die Überführungsfunktion an.

e) Führen Sie die Synthese für das zu entwerfende minimale Schaltwerk der Schaltfunktionen der Vorbereitungseingänge der D-Flipflops (Überführungsfunktion) aus und geben Sie die Schaltfunktionen an.

f) Geben Sie das komplette Schaltwerk für die Wegmessung mit dem Gray-Code an.

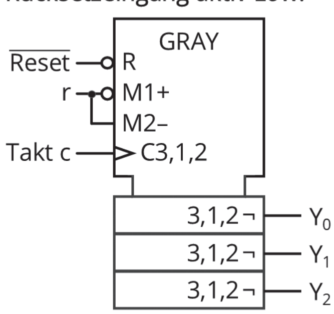
zu a)

geg: Gray-Code-Auf- und Abwärtszähler zweizustandsgesteuert mit direktem Rücksetzeingang aktiv Low und Richtungssignal r

ges: Symbol des Zählers

Lösung:

Gray-Code Auf-/Abwärtszähler mit Zweispeichersteuerung und direktem Rücksetzeingang aktiv Low:



Legende:

GRAY: Kennzeichnung Gray-Code-Zähler
Cn: Takteingang mit Kennzahl n
⊳: Taktflankensteuerung (ohne Negation: aktive Flanke 0/1)
+/-: Zählrichtung Aufwärts/Abwärts
R: Direkter Rücksetzeingang
Mn: Mode n
n: Ein- und Ausgänge mit dieser Kennzahl wirken gemeinsam
¬ : Retardierter Ausgang (Zweispeichersteuerung)
Takt c: Takteingang (aktive Flanke 0/1)
$\overline{\text{Reset}}$: Rücksetzeingang aktiv Low
Y_n: Zählerausgänge

zu b)

geg: Gray-Code

ges: Wahrheitsstabelle des Gray-Codes

Lösung:

Die Wahrheitstabelle des Gray-Codes und wie sie konstruiert wird, finden Sie in Kapitel 6. Diese ist in der folgenden Abbildung mit der Beschreibung deren Konstruktion angegeben.

3-stelliger Gray-Code:

Nr.	*c*	*c*	*a*
0	0	0	0
1	0	0	1
2	0	1	1
3	0	1	0
4	1	1	0
5	1	1	1
6	1	0	1
7	1	0	0

Anmerkung zur Konstruktion des Gray-Codes:
Der Gray-Code lässt sich einfach konstruieren, indem der Code unabhängig von der Stellenzahl mit 0 beginnt, dann folgt für das nächste Codewort die 1. Dann kommt die nächste Stelle mit einer 1 hinzu und die vorangegangenen Codewörter werden in umgekehrter Reihenfolge der 1 nachgestellt. So geht es dann immer weiter, bis die gewünschte Stellenzahl (hier 3 Stellen) erreicht ist.

zu c)

geg: Dreistelliger Gray-Code

ges: Zustandsdiagramm des Gray-Codes mit Richtungssignal r

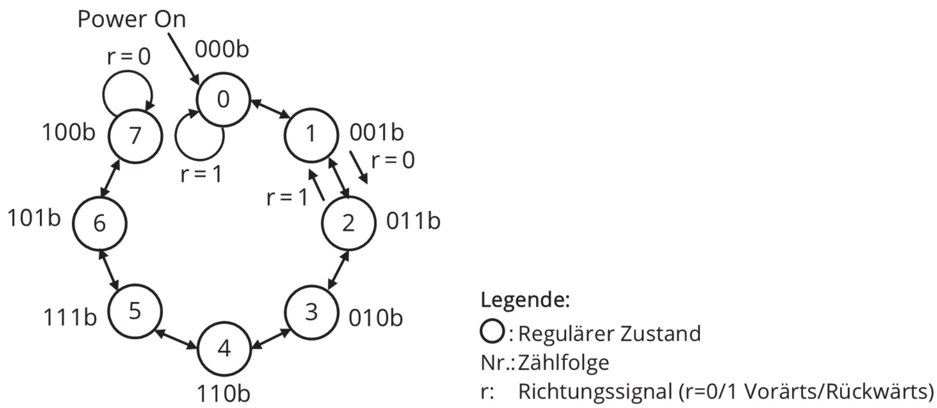
Lösung:

Das Zustandsdiagramm des dreistelligen Gray-Codes zur Wegmessung eines Verfahrtischs besteht aus acht Zählstufen mit den laufenden Nummern 0 bis 7. Nach dem Einschalten beziehungsweise einem Rücksetzsignal beginnt er in der Anfangsposition der Wegmessung bei 0. Mit größer werdenden Abständen zur Anfangsposition und dem Richtungssignal $r = 1$ findet eine Inkrementierung des Gray-Codes um ein Codewort statt, bis die Endposition erreicht ist, bei der der Zähler verharrt. Dies ist in der Regel auch in der Nähe einer mechanischen Endposition.

Wenn sich jetzt der Verfahrtisch wieder in Richtung der Anfangsposition mit $r = 0$ bewegt, erfolgt dies entsprechend der Anzahl der Schritte (Zählstufen). Beim Erreichen der Anfangsposition verbleibt der Zähler so lange in der Zählstufe 0, bis er wieder die Richtung wechselt.

Dabei entspricht jedes Inkrement einer äquidistanten Distanz für jeden Schritt (Zählstufe) entsprechend der Auflösung. Jedes einzelne Codewort entspricht einer absoluten Position und somit ist eine absolute Wegmessung beziehungsweise Überwachung einer möglichen Position möglich.

Für das Zustandsdiagramm ergibt sich somit folgende Darstellung:



zu d)

geg: Dreistelliger Gray-Code mit Richtungssignal r

ges: Zustandsfolgetabelle mit der Belegung der Vorbereitungseingänge der D-Flipflops

Lösung:

Mit dem Gray-Code und dem Zustandsdiagramm ergibt sich nachfolgende Zustandsfolgetabelle, wobei sich die Folgezustände aus der nebenstehenden charakteristischen Gleichung für ein D-Flipflop ergeben:

Nr.	r	Q_2	Q_1	Q_0	Q_2^+	Q_1^+	Q_0^+
0	0	0	0	0	0	0	1
1	0	0	0	1	0	1	1
2	0	0	1	0	1	1	0
3	0	0	1	1	0	1	0
4	0	1	0	0	1	0	0
5	0	1	0	1	1	0	0
6	0	1	1	0	1	1	1
7	0	1	1	1	1	0	1
8	1	0	0	0	0	0	0
9	1	0	0	1	0	0	0
10	1	0	1	0	0	1	1
11	1	0	1	1	0	0	1
12	1	1	0	0	1	0	1
13	1	1	0	1	1	1	1
14	1	1	1	0	0	1	0
15	1	1	1	1	1	1	0

Charakteristische Gleichung D-Flipflop:

$D_n = Q_n^+$

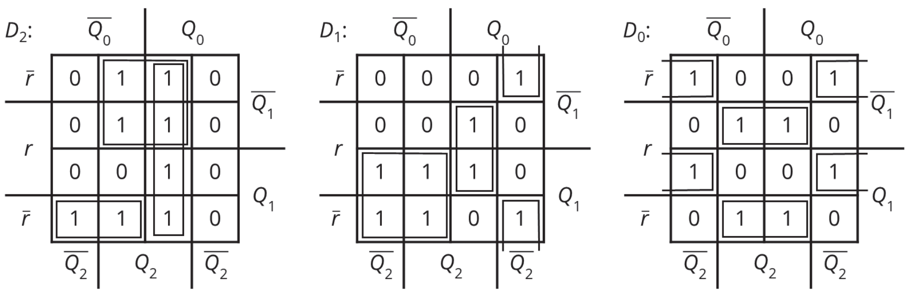
zu e)

geg: Zustandsfolgetabelle aus Punkt c)

ges: Synthese der Schaltfunktionen für die Vorbereitungseingänge der D-Flipflops (Überführungsfunktion)

Lösung:

Für den dreistelligen Gray-Code sind drei Schaltfunktionen für die Vorbereitungseingänge D_0 bis D_2 der D-Flipflops zu ermitteln. Nach einer Minimierung mittels einer KV-Tafel für vier Variablen lauten sie, wie in folgender Abbildung angegeben:



$$D_2 = (\overline{Q_1} \wedge Q_2) \vee (Q_0 \wedge Q_2) \vee (\overline{Q_0} \wedge Q_1 \wedge \overline{r})$$

$$D_1 = (\overline{Q_0} \wedge Q_1) \vee (Q_0 \wedge Q_2 \wedge r) \vee (Q_0 \wedge \overline{Q_2} \wedge \overline{r})$$

$$D_0 = (\overline{Q_1} \wedge \overline{Q_2} \wedge \overline{r}) \vee (\overline{Q_1} \wedge Q_2 \wedge r) \vee (Q_1 \wedge \overline{Q_2} \wedge r) \vee (Q_1 \wedge Q_2 \wedge \overline{r})$$

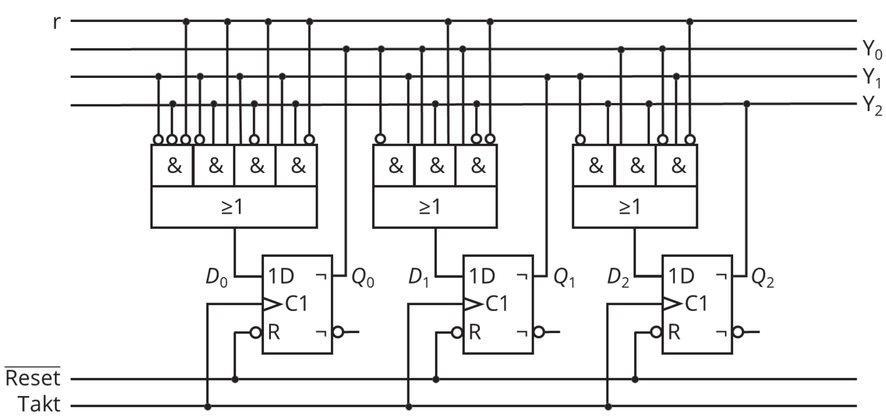
zu f)

geg: Schaltfunktionen der Überführungsfunktion aus Punkt d) und zweizustandsgesteuertes D-Flipflop

ges: Schaltwerk für die Wegmessung mit dem Gray-Code

Lösung:

Mit den Schaltfunktionen für die Überführungsfunktion folgt jetzt das Schaltwerk für die absolute Wegmessung mittels des Gray-Codes wie folgt:



Kapitel 30

Übung 30.1:

Entwurf eines Modulo-5-Zählers mit einem Schieberegister.

Der Zähler wird mit dem Takt c angesteuert und beginnt nach einem Setzvorgang über einen direkten Setzeingang S, der aktiv High wirkt, mit dem binären Zählerstand 111b. Am Ende der Zählfolge beginnt der Zähler wieder von vorne. Zur Verfügung stehen dafür einflankengesteuerte D-Flipflops mit der aktiven Flanke 1/0. Der serielle Eingang soll mit S_E und die Ausgänge sollen mit Y_0 bis Y_{n-1} gekennzeichnet werden.

Zum besseren Verständnis sehen Sie sich bitte den relevanten Abschnitt »Aufbau und Entwurf der Schieberegister/Entwurf einfacher Schaltwerke/Modulo-n Zähler « in diesem Kapitel an.

a) Wie viele Stufen benötigt das Schieberegister des Zählers?

b) Geben Sie das Zustandsdiagramm für die Ausgänge Y_0 bis Y_{n-1} des Modulo-5-Zählers an.

c) Geben Sie die Zustandsfolgetabelle des Modulo-5-Zählers an.

d) Ermitteln Sie die erforderliche Schaltfunktion für das Überführungsschaltnetz in der Rückkopplung.

e) Geben Sie das normgerechte Symbol eines Schieberegisters des Zählers mit der erforderlichen Beschaltung der ermittelten Schaltfunktion unter Punkt d) an.

zu a)

geg: Modulo-5-Zähler

ges: Anzahl Stufen des Schieberegisters

Lösung:

Es wird ein Schieberegister mit drei Stufen benötigt.

zu b)

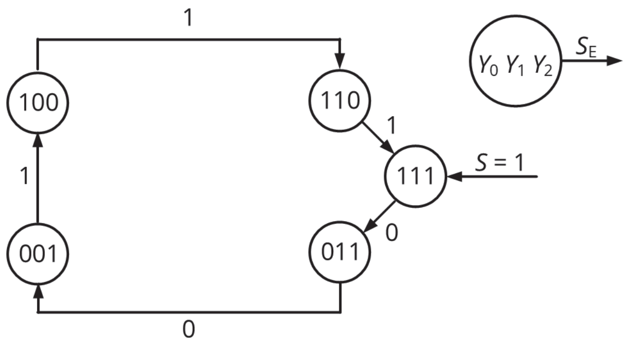
geg: Modulo-5-Zähler beginnend bei 111b mit einem Setzvorgang für $S = 1$

ges: Zustandsdiagramm

Lösung:

Von den acht möglichen Zählstufen muss ein Weg durch das Zustandsdiagramm so gewählt werden, dass sich fünf Zählstufen ergeben. Damit ergibt sich dann folgendes Zustandsdiagramm des Modulo-5-Zählers beginnend bei 111b nach einem Setzvorgang S = 1:

Zustandsdiagramm des Modulo-5-Zählers:



zu c)

geg: Zustandsdiagramm des Modulo-5-Zähler beginnend bei 000b aus Punkt b)

ges: Zustandsfolgetabelle der Zählfolge des Modulo-5-Zählers

Lösung:

Mit der zugehörigen Dezimal-Nummerierung ergibt sich für die Zustandsfolgetabelle mit den Variablen Y_0 bis Y_2 und der Schaltfunktion für den Folgezustand $S_E = {Q_0}^+$ Folgendes:

Zustandsfolgetabelle des Modulo-5-Zählers:

Dez. Nr.	Y_2	Y_1	Y_0	$S_E = {Q_0}^+$
7	1	1	1	0
6	1	1	0	0
4	1	0	0	1
1	0	0	1	1
3	0	1	1	1
7	1	1	1	0
⋮	⋮	⋮	⋮	⋮

zu d)

geg: Zustandsfolgetabelle der Zählfolge des Modulo-5-Zählers aus Punkt c)

ges: Schaltfunktion S_E des Überführungsschaltnetzes des Modulo-5-Zählers

Lösung:

Mit der Zustandsfolgetabelle mit drei Variablen ergibt sich für die Schaltfunktion nach einer Minimierung mit einer KV-Tafel für drei Variablen Folgendes:

Ermittlung der Schaltfunktion des Modulo-5-Zählers:

S_E:

	$\overline{Y_0}$		Y_0		
	0	1	0	$\boxed{1}$	$\overline{Y_1}$
	0	0	0	$\boxed{1}$	Y_1
	$\overline{Y_2}$	Y_2		$\overline{Y_2}$	

$S_E = (Y_0 \wedge \overline{Y_2}) \vee (\overline{Y_0} \wedge \overline{Y_1} \wedge Y_2)$

zu e)

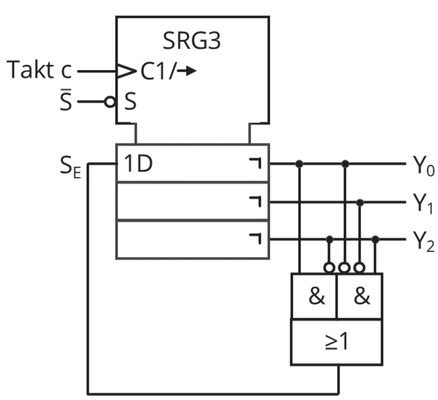
geg: Schaltfunktion des Modulo-5-Zählers aus Punkt c)

ges: Normgerechte Schaltung des Modulo-5-Zählers mit einem dreistufigen Schieberegister

Lösung:

Als Schaltung des Modulo-5-Zählers mit einspeichergesteuerten D-Flipflops mit Taktflankensteuerung und direktem Setzvorgang, der aktiv Low wirkt, ergibt sich nachfolgende Schaltung:

Schaltung des Modulo-5-Zählers mit einem dreistufigen Schieberegister:



Legende:

SRG3: Kennzeichnung Schieberegister mit 3 Stufen
C1: Takteingang mit der Kennzahl 1
$\overline{S}$: Direkter Freigabeeingang aktiv Low
1D: Dateneingang mit der Kennzahl 1
Nr.: Ein- und Ausgänge mit gleicher Kennzahl wirken gemeinsam
/: Trennzeichen Kombinationseingang
▷ : Taktflankensteuerung (aktive Flanke 0/1)
→: Schieberichtung von links nach rechts
¬: Retardierter Ausgang
Takt c: Takteingang (aktiver Zustand High)
S_E: Serieller Eingang
Y_n: Datenausgänge (n=0: niederwertigste Stelle)

Übung 30.2:

Entwurf eines 4-Bit-Pseudo-Zufallsgenerators zum Erzeugen eines Testmusters für Speichertests.

Entwickeln Sie einen 4-Bit-Pseudo-Zufallsgenerator durch die antivalente Rückkopplung eines Schieberegisters auf den seriellen Eingang S_E des Schieberegisters.

Das Schieberegister verwendet zweizustandsgesteuerte D-Flipflops mit einem direkten Setzvorgang S, der aktiv Low wirkt. Der Takteingang soll mit Takt c und der Setzeingang mit $\overline{S}$ bezeichnet werden.

Verwenden Sie für den Entwurf die nachfolgende Tabelle mit den gekennzeichneten Indizes der Ausgänge des Schieberegisters und entwerfen Sie die Schaltung. Der serielle Eingang soll mit S_E und die Ausgänge des Pseudo-Zufallsgenerators sollen mit Y_0 bis Y_{n-1} gekennzeichnet werden.

Indizes für die antivalente Verknüpfung der Ausgänge für n-Bit-Pseudo-Zufallsgeneratoren:

n	Y_t	Y_u	Y_v	Y_w
3	1	2		
4	2	3		
5	2	4		
6	4	5		
7	3	6		
8	2	4	6	7
9	4	8		
10	6	9		
11	8	10		
12	5	7	10	11

mit
$S_E = Y_t \leftrightarrow Y_u \leftrightarrow Y_v \leftrightarrow Y_w$

Zum besseren Verständnis sehen Sie sich bitte den relevanten Abschnitt »Aufbau und Entwurf der Schieberegister/Entwurf einfacher Schaltwerke/Pseudo-Zufallsgenerator« in diesem Kapitel an.

a) Wie viele Stufen benötigt das Schieberegister?

b) Geben Sie das normgerechte Symbol des Schieberegisters an.

c) Geben Sie die Schaltfunktion für die Überführungsfunktion an.

d) Geben Sie die Zustandsfolgetabelle für die Zählfolge an.

e) Geben Sie das normgerechte Symbol des Pseudo-Zufallsgenerators mit dem Schieberegister und der Beschaltung für die Überführungsfunktion an.

zu a)

geg: Pseudo-Zufallsgenerator mit einem Schieberegister

ges: Anzahl Stufen des Schieberegisters

Lösung:

Es werden laut Aufgabenstellung die Ausgänge Y mit den Indizes 0 bis 3 benötigt, weshalb ein Schieberegister mit vier Stufen benötigt wird.

zu b)

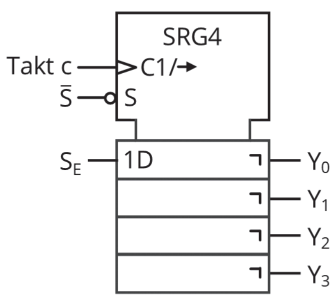
geg: Vierstufiges Schieberegister mit zweizustandsgesteuerten D-Flipflops und direktem Setzvorgang

ges: Symbol des Schieberegisters

Lösung:

Für das erforderliche Symbol des vierstufigen Schieberegisters ergibt sich Folgendes.

Symbol des vierstufigen Schieberegisters:



Legende:

SRG4:	Kennzeichnung Schieberegister mit 4 Stufen
C1:	Takteingang mit der Kennzahl 1
S:	Direkter Setzeingang aktiv Low wegen Negation
1D:	Dateneingang mit der Kennzahl 1
Nr.:	Ein- und Ausgänge mit gleicher Kennzahl wirken gemeinsam
/:	Trennzeichen Kombinationseingang
▷ :	Taktflankensteuerung (aktive Flanke 0/1)
➔:	Schieberichtung von links nach rechts
¬:	Retardierter Ausgang
Takt c:	Takteingang (aktiver Zustand High)
$\bar{S}$:	Direkter Setzeingang aktiv Low
S_E:	Serieller Eingang
Y_n:	Datenausgänge (n=0: niederwertigste Stelle)

zu c)

geg: Vierstufiges Schieberegister mit den zu antivalent zu verknüpfenden Ausgängen Y_2 und Y_3 entsprechend der Tabelle mit den Indizes der Ausgänge

ges: Schaltfunktion S_E

Lösung:

Für die Überführungsfunktion ergibt sich bei antivalenter Verknüpfung der Ausgänge Y_2 und Y_3 folgende Schaltfunktion:

$$S_E = Y_2 \nleftrightarrow Y_3$$

zu d)

geg: Schaltfunktion S_E mit den antivalent zu verknüpfenden Ausgängen Y_2 und Y_3-entsprechend Punkt c)

ges: Zählfolge des Pseudo-Zufallsgenerators

Lösung:

Mit der Schaltfunktion für S_E ergibt sich folgende Zählfolge, wobei sich die Zählfolge mit dem 15. Takt wiederholt und die binäre 0 nicht in der Zählfolge auftritt.

Zustandsfolgetabelle des 4-Bit-Pseudo-Zufallsgenerators:

Takt Nr.	Y_3	Y_2	Y_1	Y_0	Dez. Nr.
0	1	1	1	1	15
1	1	1	1	0	14
2	1	1	0	0	12
3	1	0	0	0	8
4	0	0	0	1	1
5	0	0	1	0	2
6	0	1	0	0	4
7	1	0	0	1	9
8	0	0	1	1	3
9	0	1	1	0	6
10	1	1	0	1	13
11	1	0	1	0	14
12	0	1	0	1	5
13	1	0	1	1	11
14	0	1	1	1	7
0	1	1	1	1	15
1	1	1	1	0	14
⋮	⋮	⋮	⋮	⋮	⋮

zu e)

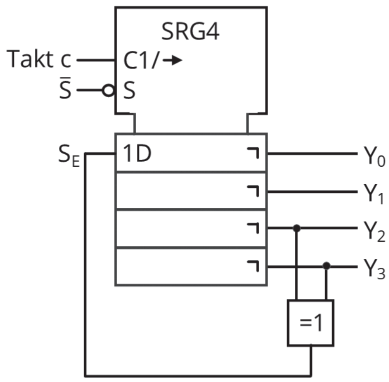
geg: Schaltfunktion S_E mit den antivalent zu verknüpfenden Ausgängen Y_2 und Y_3-entsprechend Punkt c)

ges: Normgerechte Schaltung des Pseudo-Zufallsgenerators mit dem Schieberegister- und der Überführungsfunktion

Lösung:

Mit dem Symbol für das vierstufige Schieberegister mit der Schaltfunktion der Überführungsfunktion ergibt sich nachfolgende Gesamtschaltung für den 4-Bit-Pseudo-Zufallsgenerator:

Schaltung des 4-Bit-Pseudo-Zufallsgenerators:



Legende:

SRG4: Kennzeichnung Schieberegister mit 4 Stufen
C1: Takteingang mit der Kennzahl 1
$\bar{S}$: Direkter Setzeingang aktiv Low wegen Negation
1D: Dateneingang mit der Kennzahl 1
Nr.: Ein- und Ausgänge mit gleicher Kennzahl wirken gemeinsam
/: Trennzeichen Kombinationseingang
▷ : Taktflankensteuerung (aktive Flanke 0/1)
➔: Schieberichtung von links nach rechts
¬: Retardierter Ausgang
Takt c: Takteingang (aktiver Zustand High)
S: Direkter Setzeingang aktiv Low
S_E: Serieller Eingang
Y_n: Datenausgänge (n=0: niederwertigste Stelle)

Übung 30.3:

Entwurf eines 8-Bit-Parallel-/Serienumsetzers für eine serielle Schnittstelle mit dem Logik-Element SN54LS195A.

Der Parallel-/Serienumsetzer verfügt über einen Rücksetzeingang $\overline{\text{Reset}}$, der aktiv Low wirkt. Das Schieben und Laden der Dateneingänge erfolgt über einen Steuereingang S (S = 0: Laden der Dateneingänge; S = 1: Schieben) und die Dateneingänge sollen mit D_0 bis D_7 bezeichnet werden.

a) Geben Sie die komplette normgerechte Schaltung des 8-Bit-Parallel-/Serienumsetzers mit dem SN54LS195A in Abbildung 30.13 und Abbildung 30.14 aus dem Abschnitt »Beispiel für ein 4-Bit-Schieberegister SN54LS195A« in Kapitel 30 an.

zu a)

geg: 4-Bit-Parallel-/Serienumsetzer SN54LS195A

ges: Schaltung des 8-Bit-Parallel-/Serienumsetzers

Lösung:

Der 8-Bit-Parallel-/Serienumsetzer wird durch die Hintereinanderschaltung zweier gleichartiger Logik-Elemente SN54LS195A erzielt.

Trim Size: 176mm x 240mm Buchau718665 bapp01.tex V1 - 8.¯August 2025 2:30 P.M. Page 167

Die niederwertigste Stelle am Dateneingang A des ersten Umsetzers wird auf die J- und $\overline{\text{K}}$-Eingänge des ersten Umsetzers gelegt, da diese für $J = K = 0$ und $J = K = 1$ jeweils eine logische 0 (Rücksetzvorgang) beziehungsweise eine logische 1 (Setzvorgang) für den Ausgang Q_A des ersten RS-Flipflops des ersten Logik-Elements zur Folge haben.

Die höchstwertige Stelle des ersten Umsetzers D3 wird auf die J- und $\overline{\text{K}}$-Eingänge des zweiten Umsetzers gelegt, da diese für $J = K = 0$ und $J = K = 1$ jeweils eine logische 0 (Rücksetzvorgang) beziehungsweise eine logische 1 (Setzvorgang) für den Ausgang Q_A des ersten RS-Flipflops des zweiten Logik-Elements zur Folge haben.

Mit diesen Sachverhalten ergibt sich die nachfolgende Schaltung eines 8-Bit-Parallel-/Serienumsetzers einer seriellen Schnittstelle.